卒業研究報告

ウェハーボンディングによる 分離接合型 InGaAs/SiAPD の作製とそ の特性

指導教員

神戸 宏

報告者

加瀬川亮

平成 13 年 3 月 2 日

高知工科大学 電子・光システム工学科

	目 次						
1. /	荡 論	4					
1.1.	光検出器の役割	4					
1.2.	光ファイパ	5					
1.3.	半導体光検出素子	6					
1.4.	光源	6					
1.5.	背景と目的	7					
2. 7	アノ『ランシフォトダイオード						
2.1.	フォトダイオード						
2.2.	アバランシフォトダイオード	9					
2.3.	イオン化率	11					
3. 5)離接合型 InGaAs/Si の構造と設計	13					
構造と	:特徵	13					
3.2.	基板材料	13					
3.3.	ブレークダウン電圧	15					
4. 5)離接合型 InGaAs/Si APD の作製	17					
4.1.	はじめに	17					
4.2.	ウェハーボンディングとは	17					
4.3.	ボンディングプロセス	18					
4.5.	分離接合型 InGaAs/SiAPD 製作プロセス	19					
5. 1	「ッチング	26					
5.1.	活性化について	26					
5.2.	エッチャントとエッチングレート	26					
5.3.	Si のメサエッチング	29					
5.4.	ドライエッチングによる接着	31					
6. 1	ペンディング	33					

謝辞		45
付録		43
8. 結	論	42
7.6.	まとめ	41
7.5.	S i メサエッチングの効果	40
7.4.	再現性について	38
7.3.	電流 - 電圧特性	37
7.2.	特性測定回路と構成および、ランプの特性	35
7.1.	はじめに	35
7. //	製した素子とその特性	35
6.3.	ポンディング接合界面	34
6.2.	ポンディングの時間依存性、温度依存性	33
6.1.	ポンディングの荷重依存性	33

1.序 論

1.1.光検出器の役割

光伝送方式は図に示すように、光源、変調器、光伝送媒質、光検出器から構成される。 光通信システムにおける光検出器は、伝送された光信号をそれに対応する電気信号に変 換する働きを持つ。光検出器の設計では、伝送する波長帯に適切な光検出素子を選択す る。光ファイバーによる通信ではファイバーの特性を考慮しシステムの性能を十分に発 揮させるよう設計する。



図1 光伝送方式の構成

光検出器は光ファイバーや光源のもつ性能に応じて伝送された光信号をできるだけ忠 実に電気信号に変換する能力を持っていなければならない。光検出器には

> 高感度であること(光源の波長に対応していること) 広帯域であること(あるいは高速で応答すること) 付加雑音の小さいこと

外部条件に対し特性が変化しないこと

などが要求される。

このような光検出器として、半導体の光検出器である、PIN フォトダイオードやアバラ ンシフォトダイオードが用いられている。

1.2. 光ファイバ

伝送損失のもっとも小さな光ファイバーは、石英ガラス(SiO₂)を母材としたものである。 コアーには屈折率を高めるために Ge または P が、GeO₂ または P₂O₅の形で添加される。 図に示すように、GeO₂ - SiO₂ では $1.3 \mu m$ と $1.55 \mu m$ でもっとも損失が少ないことが 報告されている。



損失の最も少ない波長で通信することが光ファイバー通信システムにおいて適してい

ることは明らかである。図2の場合伝送損失がもっとも小さいのは 1.55µm でありその波長に合わせた、受光素子を作ることが要求される。

1.3. 半導体光検出素子

1.3.1. 半導体での光の吸収とキャリアの 発生

半導体における光の吸収は 2 種類の過程 がある。1 つは、価電子帯から電子伝導帯 に励起し電子と正孔を発生するものであ る。他の過程は不純物準位を介した正孔 または電子の発生である。



図 3 光吸収による自由キャリヤ励起過程

図3にキャリヤの発生過程を示した。前 者の過程は図のようにバンドギャップ

以上の光子エネルギーを持つ光が入射すると半導体中で自由キャリアが発生する。 自由キャリヤが生成されるには、光(フォトン)のもつエネルギーは禁制帯幅 Eg 以 上でなければならない。または、不純物準位から価電子帯、不純物準位から伝導帯幅な ければならない。これらを E と書くとすると。光(フォトン)のエネルギーは h (h: プランク定数, :光の周波数)であるから

$$h\mathbf{n} \ge Ec$$
 (1-1)

または光の波長 を用いて

$$I \ge \frac{1.24}{E} \tag{1-2}$$

という条件を満たす必要がある。ここで (µm),E(eV)である。すなわち、エネルギ ーEで決まる波長より短い光を吸収することになる。このため光ファイバ通信において は、InGaAs,InGaAsP 等 - 族3元混晶半導体受光素子が用いられる。なお一部 Ge による受光素子も用いられている。

1.4. **光源²**

石英ファイバでは、波長1.3µmや1.55µmで最低の伝送損失特性を示し、この波長帯 で使える半導体レーザー材料を示す。

Ga _x In _{1-x} As	(0.87 µ m~1.7 µ m)
GaAs _{1-x} Sb _x	(0.4 µ m~1.4 µ m)
$Ga_x In_{1-x} As_y P_{1-y}$	(0.92 μ m~1.7 μ m)

括弧の中は成分を変化させたときのバンド間エネルギーに対応する波長を示している。 (必ずしも発光可能とは限らない)

1.5. 背景と目的

石英光ファイバ通信においては、損失や分散が小さくなる波長帯が使われている。1.3 µm および、1.55µm のこの波長帯における光検出器として、InP をなだれ増倍層と し InGaAs を光吸収層としたヘテロ接合を有する分離接合型(SAM 型)APD が知られて いる。SAM 型 APD はこの波長帯で優れた特性を持つことが報告され、以後この APD が実用化され光通信に広く使われている。しかし、なだれ増倍層として InP は理想的 ではなく、雑音特性と応答速度の点で Si を用いることが望ましい。ただし Si では長波 長帯では感度がないが、Si におけるイオン化率比が 0.02 と InP の 0.3 にくらべて小さ くなだれ増倍における過剰な雑音の発生は知られている半導体中でもっとも小さく、ま たなだれ増倍における時間遅れがもっとも短くなるためである。 したがって Si/InGaAs ヘテロ接合を用いることが考えられたが、Si 上に InGaAs をエピタキシャ ル成長することは困難である。このため、Si と InGaAs のウェハーボンディングの手 法の確立が望まれる。

本研究では、InGaAs/Siのウェハーボンディングの確立、ヘテロ界面の結晶学的評価、 静特性からウェハーボンディングを用いた分離接合型 Si/InGaAs APD それぞれの特性 を評価する。

¹ M.Horiguchi and H.Osanai, "Spectral losses of low-OH-content otical fiber, "Electronics Lett., Vol.12, No.12, pp310-312, 1976

² 末松、伊賀"光ファイバ通信入門"(改定3版ん) オーム社 1989

2.アバランシフォトダイオード



図 4 受光素子の電流 - 電圧特性

これがフォトダイオードの原理である。

フォトダイオードの基本構造は pn 接合である。pn 接合用電流 - 電圧特 性を図4に示す。これに光を入射し キャリヤを発生すると、光電流が流 れる。これを利用したものがフォト ダイオードであり。逆方向電圧を印 可して使用する。逆方向電圧を印可 すると空乏層が伸びるが、図5のよ うに、空乏層端から拡散長以内の領 域で発生した少数キャリヤーが光電 流になる。空乏層を厚くしてそのな かでほとんどの光を吸収するように すれば、発生した電子とホールはほ とんどすべて空乏層内の電界で分 離・ドリフトされて光電流になる。



図 5 フォトダイオードの原理

2.2. アバランシフォトダイオード

フォトダイオードでは、入射光子数より多い電子 ホール対を得ることはできない。ブレ ークダウン電圧近傍にバイアスすると、空乏層内において、高電界で加速されてイオン化 を起こして電子 - ホール対を発生する。光電流は増副作用を受ける。この増倍作用をアバ ランシ増倍 (avalanche multiplication)と呼ぶ。このため光電流よりはるかに大きな光電 流が得られる。また、アバランシ領域では電圧が通常のフォトダイオードの逆バイアスよ り高くなるから、同じ受光素子を用いた場合には、空乏層幅は十分広がって接合容量は小 さくなり、高速応答が得られる。量子効率の向上と雑音の低減のために光吸収領域とアバ ランシ領域を分離する構造がとられることがおおい。

アバランシフォトダイオードにおける増倍の原理は、衝突イオン化によるキャリヤーの増 倍作用にある。この増倍機構を支配するのは電子と正孔のイオン化率比である。

半導体の pn 接合に逆方向電圧を印可すると比較的低い電圧では逆方向飽和電流が流 れるが、さらに高い逆方向電圧を加えると、逆方向電流はある電圧で急激に増加するこ の現状はなだれ降伏(アバランシブレークダウン)(avalanche breakdown)と呼ばれ、 この時の電圧をなだれ降伏電圧とよび、以下 Vbと表すことにする。なだれ降伏は空乏 層内にある自由キャリヤによる衝突電離(impact ionization)の繰り返しに起因してい る。すなわち、接合で形成される 10⁵V/cm 以上の区暴走電界により加速された自由キ ャリヤが価電子帯にある束縛電子に衝突し運動エネルギーを与え、束縛電子を伝導帯へ 励起する。これは新しい自由電子とホールを作ることを意味する。これらの電子・ホー ルの数は急激に増加することになる。この過程を模式的に図示すると図6のようになる。



図 6 衝突電離によるキャリヤの増倍過程

では空乏層内の電界でホールは加速され格子と衝突して、自らはエネルギーを失うと ともに、 で電子 - ホール対を発生させる。発生した電子とホールはそれぞれ反対方向 にドリフトして、 でまたイオン化を起こす。このような過程を繰り返してなだれ増倍 がおき電流が流れる。

この値は図4に示した。低電圧での電流 I_{p0} に対するある電圧 V での増倍された光電流 I_p との比 $M=I_p/I_{p0}$ を増倍率と呼ぶ。増倍率 M を表す式として次のミラーの式が知られ ている。³

$$\frac{1}{M} = 1 - \left(\frac{V}{V_B}\right)^n$$
 (2-1)

ここで V_B は降伏電圧であり、n は半導体の種類、素子の構造、光の波長などで決まる 定数である。

2.3. イオン化率⁴

衝突電離においては、イオン化率(ionization coefficient)という重要なパラメータが定 義される。すなわち、1個の電子が単位距離進行したときに生成する電子 - ホール対の 数がホールのイオン化率 である。ホールに対しても同様に、1個の電子が単位距離進 行したときに発生する電子 - ホール対の数がホールのイオン化率 である。イオン化率

, は[cm⁻¹]で表され、電界強度 E の増加とともに指数関数的に大きくなる。図3は Si,InP,InGaAs のイオン化率である。(Si⁵,InP⁶,InGaAs⁷)





通常イオン化率は次の形で近似される89

$$a = Ae^{-b/E}$$

$$b = Ae^{-b/E}$$
(2-2)

ここで A,b は定数である。本研究でもこの近似式を用いることにする。一般にとの 値は異なる。アバランシフォトダイオードの雑音の低減にはとの相違の著しいこと

$$k = \frac{b}{a} \tag{2-3}$$

が望ましい。との比

はイオン化率比といわれ、結晶材料固有の雑音を示すパラメータになっている。 ここで重要なのは、Si と InP のイオン化率比の違いである。Si のイオン化率比が電界 強度の逆数 1/E=3 でおよそ 0.06 なのに比べて、InP はおよそ 2.57 と Si にくらべて大 きい。イオン化率比は通常小さいほうが雑音が少ない。これは、 > および > の 場合、空乏層のアバランシ領域に入った電子がイオン化を繰り返してアバランシ領域端 に至るがホールはイオン化をほとんどすることなく、アバランシ領域を通過する。この ため、注入電子がアバランシ領域を通過する際の増倍キャリヤーのみが発生するので増 倍雑音が小さい。ここからも Si の優れた特性が増倍層に適していることは明らかであ る。

図 3-2 に InGaAs のイオン化率も示した。InGaAs のイオン化率比はおよそ 1.8 で InP よりも小さい。 またグラフの と を見ると、 の値が よりも大きい場合増倍は電 子を中心に行われる。その反対に が よりも大きい場合増倍はホールを中心に行われ る.

³ S.L. Miller : Avalanche breakdown in germanium. Phys. Rev., 16 (1973),pp1189-1203.

⁴ 米津 宏雄 "光通信素子工学"1995

⁵ S.M Sze and G. Gibbons, "Avalanche breakdown boltage of abrupt and linerlygraded p-n junctions in Ge, Si, GaAs, and GaP, "Appl. Phys. Lett.,8,111(1966)

⁶ C.A. Armiento, S.H. Groves, and C.E Hurwitz, "Ionization coefficients of electrons and holes in InP," Appl. Phys. Lett., 35, 333 (1979)

 $^{^7\,}$ T.P Pearsall, "Ga_{0.47}In_{0.53}As: a ternary semiconductor for photodetector applications," IEEE. J.Quantum Electron., QE-16,709 (1980)

⁸ S.M Sze, "Physics of Semiconductor Devices," whley-Interscience, NewYork(1969)

⁹ J.L. Moll, "Physics of Semiconductors." McGraw-Hill, Inc., NewYork (1964)

3. 分離接合型 InGaAs/Si の構造と設計



図 8 InGaAs/Si APD の層構造

3.1.構造と特徴

図 8 に本研究で提案する分離接 合型 InGaAs/SiAPD の構造を示 す。これは、InGaAs 層で 1.6µ m 以下の光を吸収し励起したキ ャリヤがヘテロ接合を乗り越え て、p-Si に注入され増倍を受ける。 受光面積の限定および、エッジブ レークダウンを防ぐために、メサ 構造になっている。

光の吸収と増倍層を分離した、分
 離接合型であり、Sin-p接合か
 ら伸びる空乏層は動作状態で、空
 乏層が InGaAa 層まで延び
 InGaAs層で発生したキャリヤー
 は電界を受け、増倍層となる Si

に注入される。増倍層となる Si と光を吸収する InGaAs 層は、ウェハーボンディングを用いて接合する。ウェハーボンディングは、別々に用意した二つの基板を接触させ熱処理を施すことによって接合する。

3.2. 基板材料

本研究で使用した基板は、光吸収層は Zn ドープのp+InP450 μ m の基板上に 1 μ m の p -InGaAs をおよそ 1 μ m 成 長させ、その上に Zn ドープ pInP をお よそ 0.5 μ m 成長させた。Si 基板は Sb をドープした n+Si 基板に B をドープ した p+Si をおよそ 1 μ m エピタキシ ャル成長した。(基板は NTT-AT に発 注) pInGaAs 層は、InP と格子整合を とるために、InP の組成を 0.53 とした。 図 9 では InGaAs 層を含む基板で、上





層部に p+InP があるが、図8では pInGaAs 層とpSi 層の間に p+InP 層がな い。本研究で実際に作製した素子では p+InP層がある。このp+InP層はInGaAs エピ層表面の酸化を防ぐこと、およびウ ェハーボンディングの実績があるため導 入した。ウェハーボンディングの手法が 確立された段階では、直接接合 InGaAs と Si のボンディングをすることが望ま しい。InP バランシフォトダイオードの 特性は、光電流の発生領域である空乏層 の状態よって大きく支配される。電気回 路的には容量(キャパシタンス)の役割 をし、応答速度を支配する。 空乏層内の電界強度は走行するキャリヤ ーの速度を定め、ブレークダウン電圧を 定める。図10は、分離接合型 InGaAs/SiAPD の 不純物分布 空間電荷密度 電界強度分布 静電電位 の模式を表した。 それぞれの不純物密度は、 n+Si 1019 p Si 1016 1019 pInP pInGaAs nondope 1018 p+InP

とした。

pInGaAs は nondope だが、エピタキシャ ル成長時に上下の不純物 Zn が熱拡散し InGaAs が p 側にシフトするという予測 (3-3-1) から、pInGaAs とした。空間電荷分布を に示した。真空の誘電率 の、半導体の

図 10 InGaAs/SiAPD の空間電位と静電電位

比誘電率 ょとしてポアソン方程式は次式となる。

$$\frac{d^2 \mathbf{y}}{dx^2} = -\frac{qNa}{\boldsymbol{e}_r \boldsymbol{e}_0}$$

さらに ではポアソン方程式を積分し、電界強度 を求めた。Va,Vb,Vc はそれぞれの 逆方向電圧を変化させたときの電圧を表している。図ではVa Vb Vc となる。前にも のべたが、印可電圧を Vc 以上に空乏層を InGaAs 層にまで伸ばすことによって、 InGaAs層で発生したキャリヤが増倍層となる Si に InP層を乗り越えて、注入される。

3.3. ブレークダウン電圧

これは不純物濃度 N に対するブレークダウン電圧である。



不純物濃度に対するブレークダウン電圧

図 11 不純物濃度に対するブレークダウン電圧

図は不純物濃度とブレークダウン電圧の実験式10

$$V = 60 \left(\frac{E_g}{1.1}\right)^{\frac{3}{2}} \left(\frac{N}{10^{16}}\right)^{-\frac{3}{4}}$$
 (3-3)

から算出した。不純物濃度が大きくなるとブレークダウン電圧は減少する。Eg はバンドギャップ。N は不純物濃度(m-3)V はブレークダウン電圧である。

(3-3)式から、N=10¹⁶のときブレークダウン電圧は、31.6Vである。このとき、図8の構造では、InGaAs層を拡散によって、不純物濃度がN=10¹⁶(cm⁻³)となっているとすると、InGaAs層の電位差はInGaAs層の厚さx=1µmとして定積分すると。

$$\mathbf{y} = q \frac{N}{\boldsymbol{e}_0 \boldsymbol{e}_r} \int_0^{1.0 \times 10^{-6}} dx$$
 (3-4)

となり電位差は 0.0073V である。

¹⁰ S.M. Sze and G.Gibon, "Avalanche breakdown boltages of abrupt and linearly graded p-n junctions in Ge, Si, GaAs and GaP, "Appl. Phys. Lett., Vol.8 No.5

4. 分離接合型 InGaAs/Si APD の作製

4.1. はじめに

分離接合型 InGaAs/Si APD では、Si の上に InGaAs をエピタキシャル成長することは、 格子整合の面から困難である。そこで、素子をウェハーボンディングという手法を用い て作製することにした。

InGaAs/Si APD 素子の作製には次の3つのウェハーボンディングの技術の確立事項を 経て、作製に製作に成功している。

Si 同士での接着(手順、活性化、温度、圧力、時間決め)

InPとSiで良好なヘテロ界面がえられることを確認

Si と InGaAs を接合。分離接合型 Si/InGaAs を実現した。

末章ではまずウェハーボンディングについて述べた後、具体的な作製工程について記述 する。

4.2. ウェハーボンディングとは

ウェハーボンディングとは、2 つの基板のそれ ぞれの面を処理することによって活性化をお こない、それぞれ鏡面同士を接触させ、熱処理 を行うことによって、接着する。界面は、結晶 学的に連続な結晶構造が得られ電子輸送が界 面を通して行うことができる。接触する鏡面は それぞれ、pInP と pSi で面方位は(100)面 とした。



4.2.1. ウェハーボンディングプロセス

図 12 ウェハーボンディング模式図

ウェハーボンディングのプロセスは

基板洗浄(フォトリソグラフィー) 活性化 (表面のエッチング、酸化膜の除去、表面の親水性化) 接触 窒素プロー アニール の手順で行う。それぞれのプロセスの詳細については次節で説明する。

4.3. ボンディングプロセス

図は Si/Si のボンディングプロセスを表した 図である。¹¹

表面が親水性であるときのボンディングプ ロセスは、活性化によって基板表面 Si では SO4の働きによって表面は OH 基で覆われ、 よって表面が親水性になる。これを接触させ ると図のようになり表面の OH 基によって ファンデルワールス力で密着する。その後、 アニールを施すことによって結晶 Si - Si の 結合ができる。一方弗化水素に浸けられて表 面が疎水性になった場合、表面は OH 基より もさらに結合力の強い F に H が結合してい るため表面は疎水性となる。H はさらにアニ

ールを施されると F の結合力のほうが強く H と置換し、Si と F の結合ができる。さら に熱を加えると Si と Si の結合ができる。



図 13 ウェハーボンディングプロセス

この F から Si への過程で結合がうまくいかないことが多い感触があり、疎水性の場合はデ ータにはなっていないが結合確率が落ちるのではないだろうか。

4.4. フォトリソグラフィー

本研究における、フォトリソグラフィーのプロセスとその条件は、

1基板の超音波洗浄…アセトン5分 エタノール5分

2 ふっ酸による表面の活性化と自然酸化膜除去。ふっ酸による表面処理は、Au を蒸着した 後表面から Au が剥離するのを抑えるために行う。詳しくは後の活性化とエッチングで述べ る。

3 レジスト塗布...スピンコータにより初速 300rpm 本速 5000rpm or 6000rpm 終速 7000rpm

3 プリベーク 恒温曹で 110 7 分

4 露光 10s

5 現像 10s

6リンス 純水によってリンスする。

7ポストベーク 120 5分

本研究では、上の条件でレジストパターンを基板上に作製した。パターンは直径 1mm の円 形パターンである。

4.5. 分離接合型 InGaAs/SiAPD 製作プロセス

分離接合型Si/InGaAs APDの製作プロセスは次のとおりである。



図 14 基板の洗浄と活性化

1 **基板洗浄**

超音波洗浄を

アセトン5分

純水 5 分

で行い十分に基板表面の汚れを落とす。 2 **活性化**…ボンディングを行う前に表面の活 性化を行う。ウェハーボンディングでは重要な 項目で、それぞれの基板、ここでは InP Si を親 水性にすることと、それぞれの鏡面についてい る自然酸化膜の除去が目的である。

活性化におけるエッチャントやエッチングレート、表面状態等の詳しい説明は後で述べる。

Si は HF(弗化水素酸)10%に 2 分浸け、鏡面の 自然酸化膜を除去する。 pnSi の裏面(鏡面の 裏面)にエピタキシャル成長時に付けたと思わ れる SiO₂ 保護膜があるがこの時点では保護膜 は除去しない。残った保護膜はボンディングの 時点で保護の役目もはたす。

次に自然酸化膜を除去した Si を H₂SO₄:H₂O:H₂O₂=3:1:1=15ml:5ml:5ml の溶 液に1分浸け、おなじく 10 秒リンスした。こ の工程は Si 表面を親水性にする。HF で Si を エッチングした後鏡面は疎水性で H₂SO₄:H₂O:H₂O₂に浸けることによって表面が 親水性に変化する。

表面を親水性にすることによって表面に OH 基が付きボンディングの確率が高くなる。親水 性とボンディングの関係は後で述べる。図11 では Si を HF で処理を行った後、硫酸系エッチ ャントに浸ける前に純粋でリンスする工程が抜けているが、実際には HF で処理を行った後は純水でリンスを行はなければならない。HF に浸けた後、リンスをせずに H₂SO₄:H₂O:H₂O₂ 溶液に浸けると H₂SO₄:H₂O:H₂O₂ 溶液の水面や Si 表面に白い汚れが 付き、ボンディングの妨げになる。この白い汚れは H₂SO₄:H₂O:H₂O₂ 溶液と HF の反 応物と思われる。

InPはH2SO4:H2O:H2O2=3:1:1の溶液に2分浸ける。

それぞれ浸けた後はビーカーに入れた純水でリンスした。おそらく、リンスは流水して リンスするほうが更によい。**リンスは 10 秒**ほど行った。 活性化には他に、ドライエッチングを用いる方法も試したが、ボンディングすることは なかった。詳しいことは活性化の詳しい説明で述べる。

3 接触…洗浄した基板Aと基板Bを純水中で鏡面同士を接触させる。このときピンセットで基板表面を傷つけないようにすることとと、そのピンセットに汚れがついていないことに注意する。ここで基板Aは、p+InP/pInGaAs/pInPで、基板BはpSi/n+Siである。

4 窒素プロー...接触させた後、ビーカーから大気中に取り出し、p+InP/pInGaAs/pInP と p-nSi の(110)面が平行になるように目測で確認して接触させ、二つの基板をピンセ ットで押さえながら、窒素ブローで表面の水分をすべて吹き飛ばす。吹き飛ばした後は、 ファンデルワールス力で密着しピンセットで押したぐらいでは基板Aと基板Bが取れ ることはない。窒素ブローを行う際、両基板の表面が親水性であるとファンデルワール ス力が強く、両基板のへき開面<110>方位が平行になり易い。なぜかはわからない。窒 素ブローを行った後、ボンディングジグにセットしジグによって挟む。ジグについては 装置の説明の章で述べる。

¹¹ Q.-Y.Tong U.Gosele "Semiconductor Wafer Bonding"







図 15 アニールから研磨まで

5 アニール…表面を窒素ブローして 密着した後自然酸化をなるべくしな いように、また汚れが付着しないよ う注意してアニールチャンバーにセ ットし真空にする。アニールは、

a **水素流量**

30ccm/s

b チャンバー圧力

60Pa

c アニール温度

400 ~ 600

(InGaAs/Si 試料No.1~8は500)

d アニール時間

30 分~6 時間

(InGaAs/Si 試料 No.1~7 は **30 分**。 500 での1分間の温度変化率が0 の時間)

e おもり重量

なしまたは、650g のおもり (InGaAs/Si 試料 No.1~4 はおもり なし)

上記 a,b,c,d,e の条件で行った。アニ ール時間は温度を上げる時間も含め ると1時間 30分で、加熱用ヒータに 流した電圧、電流は 6.9V,11A~9.5A である。装置については後の章で述 べる。

熱を加えることによって、密着した

ウェハーは結晶学的に結晶が連続したものになると予測される。ボンディングの荷重、 時間、温度の依存性、ボンディングのメカニズムについては後で述べる。 アニールをした後は、フィラメントの電圧を0にしてゆっくりと常温になるまで冷ます。

6 ボンディングの成功…アニールをした後、ピンセットで押して p+InP/pInGaAs/pInP と p-nSi がずれないことを確認する。ずれなければ本研究ではボンディングは成功した

ものと定義する。ただしこの後工程すなわち、純水や溶液、研磨、その他の理由で接合 がはがれる場合もあった。

7 **研磨**…表面を研磨し p+InP と n+Si を薄くする。研磨はボンディングした際の酸化膜の除去、Si 裏面についた保護膜の除去、拡散による応答速度低下を防ぐため、吸収による光の減衰を抑えるために行う。研磨の際に接合が壊れることが多い。

ボンディングした試料を図15のようにジグにワックスで取り付ける。

ホットプレートでジグを 100 まで熱し、 ワックスをその上で適量溶かす。100 以 上に温度を上げて溶かすとアセトンでの ワックス剥離がしにくくなる。溶かしたワ ックスにより試料を十分に覆い接合部分 に余分な力がかからないように注意する。

研磨はまず、カーボン系研磨剤で粗削りした。



図 16 研磨ジグへの固定方法

p+InP、n+Si とも 200 µm ほど削った。研磨した残りが 200 µm を超えると Si や InP は研磨の荷重に耐え切れなくなり砕ける。特に InP は柔らかくすぐに砕ける。 研磨を終えたら、ワックスをろ紙等で吸い込みながらジグからはずす。ワックスが多量 に試料に残っていると剥離する時間が長くなり、接合がはがれる危険性が高くなる。 ワックスの剥離はアセトンにワックスが目視でなくなるまで浸ける。その後1分ほど純 水の流水でリンスする。

鏡面研磨...本研究では鏡面研磨は行わなかったが、素子のプロセスでは重要な項目であ るので述べておく。 p+InP 側の研磨は鏡面になるまで研磨すべきである。p+InP 側で は

1粗削り

2 研磨

3 鏡面研磨

4 鏡面エッチング

のプロセスをおこなう。鏡面研磨は鏡面研磨剤を用いて研磨し、HClを含む塩酸系エッ チャントで鏡面エッチングを施してさらに鏡面にする。これは分離接合型 Si/InGaAs APD の光の入射面は p+InP 側にあって、入射する光が表面で散乱によって減衰するの を抑えるためである。





図 17 レジストからリフトオフまで

8p+InP **側電極付け**...p+InP 側電極 付けは、

レジスト付け

電極 Au の蒸着

リフトオフ

の順に行う。p 型基板の電極には通 常 Al や Au を使用する。 本研究では、p 型電極の作製は行わ ず、銀ペーストで電極とした。







9 **メサエッチング**…本研究でエッ チングによる光吸収層のエッチン グは行わなかった。よって、エッチ ングプロセスの提案のみ行う。

まずレジストパターンを p+InP 上 に作製。InP を塩酸系エッチャント でエッチング。InGaAs を硫酸系エ ッチャントでエッチングし、 p InP をエッチングする。Si を硝酸系エ ッチャントでエッチングしメサは 完成する。

実際に行った素子作製プロセスは 図 に 示 す よ う に お よ そ p+InP/InGaAs/pInP 縦 5mm 横 5mm を縦 10mm 横 10mm の pnSi とボンディングさせ、ボンディング した試料 InGaAs を含む層をマス ク に し て HNO₃:CH₃COOH:HF=15ml:5ml: 3ml によって pnSi を 1 µ m 以上エ ッチングした。エッチングレートに ついては後で述べる。



図 18 メサエッチングプロセス



図 19 本研究のエッチングプロセス



10 n+Si 側電極付け

n 側には通常 Au を蒸着する。本研 究では図によって作製した素子の n+Si 側に Au のみ蒸着した。蒸着す る前に、前処理として HF に 2 分ほ ど浸けた。

図 20 素子完成予想図

Au の蒸着条件は

プラズマ要素 Ar の流量	30ccm
プラズマ出力	300W/h
圧力	8Pa
時間	1分

で蒸着した。

電極 Au の厚さは1µm 程度である。

以上のプロセスを行い、分離接合型 InGaAs/Si APD は完成する。

5.エッチング

5.1. 活性化について

エッチングを行うことによって基板表面の性質、状態をかえることを活性化といい。素 子作製プロセス工程のいくつかの段階で、表面の活性化を行いずれも活性化により以下 の理由で予想される良好な結果を得ている。

活性化を行う工程とその理由は

ウェハーボンディングを行う前

理由:表面状態を変化させる

エッチングのためのレジストを塗布する前

理由:エッチングの際にレジストが剥離するのを防ぐ

Au を蒸着する前

理由:Auをエッチングする際に Au が剥離するのを防ぐ

それぞれに活性化を行う。

5.2. エッチャントとエッチングレート

InP,Si を接着する際、表面上にできた自然酸化膜を除去するための前処理を行う。Si についてはそのエッチングレートを測定した。Siの自然酸化膜を除去するだけでなく、 エッチング後の、基板表面の状態がボンディングに大きく影響する。したがって、基板 によってエッチャントを変える

5.2.1.エッチャント

材料	エッチング組成
	HF:HNO ₃ :CH ₃ COOH=2:15:10
Si	$H_2O_2:NH_4F=10,3.7g$
51	HF:HNO ₃ :CH ₃ COOH=3:5:3
	セミコクリーン
C'A	HF
SIO ₂	セミコクリーン
InD	$H_2SO_4:H_2O_2:H_2O=3:1:1$
111F	HCl
InCoAs	$H_2SO_4:H_2O_2:H_2O=3:1:1$
IIIGaAS	HCl

表1に、それぞれの基板におけるエッチャントとその組成について示した。

表 1 各種材料用エッチャントとその組成

5.2.1.1. SiO₂ エッチング

Si の自然酸化膜 SiO₂は通常 HF 弗化水素酸で除去することができる。その反応式は、 SiO₂+HF H₂SiF

で与えられる。反応速度は水あるいは NH4F との混合によって調整される。ボンディングの活性化(前処理)として自然酸化膜を除去する際は 10%の溶液で、保護膜の除去、レジスト塗布、Au 蒸着時の Si 自然酸化膜の除去の際には 46%の溶液を使用した。

5.2.1.2. Si エッチング

Si のエッチング液の代表例は、HNO₃とHFの溶液であるHNO₃は酸化剤としてのNO₂ を生成し、Si を酸化して SiO₂を形成する。形成された SiO₂は HF によって水溶性の H₂SiF に変化する。反応式は、

 $Si+HNO_3+6HF$ $H_2SiF+HNO_2+H_2O+H_2$

で表され、反応速度は水や酢酸を導入することにより減速できる。

5.2.1.3. InP エッチング

InP を H₂SO₄:H₂O₂:H₂O = 3:1:1 でエッチングし表面を活性化させると、InP の P 抜け がある。InP の P 抜けが発生すると結晶欠陥となり素子にダメージが加わることは明ら かである。500 3 時間でボンディングを施した InP/Si の FIB 像である。図 20 は InP と Si のボンディング界面を FIB で拡大した図である。InP には裏面から見ても大きな P 抜けは見られない。



図 21 InPとSiの接合面 FIB 拡大図

5.2.2. Si エッチングレート

Si を室温(25)で弗化水素酸:硝酸:酢酸=2:15:5でエッチングした場合の エッチングレートは約80nm/sである。

Si(100)面と(110)面、両面のエッチングレートはほぼ同じと考えられる。

5.3. Si のメサエッチング

5.3.1.問題点

SiをHNO₃:CH₃COOH:HF 組成液でエッチングする場合やHNO₃:H₂O:HF 組成液でエ ッチングする場合は基板表面が白く濁った。レジストパターンが形成された Si では HNO₃:CH₃COOH:HF 組成液に浸されたとき、20 秒ほどでレジストが剥離した後、基 板表面が白く濁った。これをやけど跡と名づけた。HNO₃:H₂O:HF 組成液でエッチング する場合においても、Si 表面に黒ずみがみられた。

5.3.2.やけど跡の解決法

Siをエッチングするとき弗化水素酸に浸けることで、表面の自然酸化膜が除去される。 その後、HNO₃:CH₃COOH:HF組成液でエッチングを施すと、前処理によって自然酸化 膜がない Si はエッチングが成功する。しかし、前処理を行っていない Si は上記のよう なやけど跡が残る。また、レジストパターンの形成された Si ではエッジの部分のみ Si がエッチングされる。



図 22 前処理ありの Si エッチング

5.3.3.検証

Si エッチングのそれぞれの工程においてどの段階でやけど跡がみられるのか検証した。

5.3.3.1. 基板と酢酸

アセトン5分 純水5分で超音波洗浄し、前処理を施さないものと、前処理として弗化 水素1分浸けた基板を、酢酸に浸けその後の状態や、表面性質を調べた。、やけど跡に 関係しているか検証した。

5.3.3.1.1. 結果

	HF による前処理あり	前処理なし
表面性質	疎水性	親水性
表面状態	鏡面	鏡面

表 2 前処理と酢酸に浸けた Si との関係図

前処理を行わないで酢酸に1分浸けたものは鏡面であった。表面性質は親水性。 前処理を行ったものにおいても鏡面。酢酸に1分浸けたものは鏡面であった。表面性質 は疎水性

5.3.3.1.2. 考察

前処理を行わなくても、行っても表面が白く濁らないため、表面の白く濁る原因がエッ チング組成要素である酢酸の影響の可能性は低い。ただ表面が親水性であるときは、部 分的に親水性である場合に親水性の部分と疎水性の部分でエッチング速度が変わる可 能性が考えられ、Siを HNO₃:CH₃COOH:HF 組成液でエッチング後に表面が粗くなる と推測される。

5.3.3.2. レジストと酸およびエッチャント

5.3.3.2.1. 実験

次にアセトン5分 純水5分 超音波した Si にレジストパターンを形成し、エッチャン トが前処理をレジスト及び基板にそれぞれのが与える影響について調べた。

	(CH3COOH)酢酸	HNO3(硝酸)	HF:CH ₃ COOH:HNO ₃ = 2:15:5	
レジストパターン	×		×	
レジスト溶解までの時間	20 秒	-	2 分	
基板のやけど跡	あり	なし	あり	

表 3 エッチャントがレジストに与える影響

5.3.3.2.2. 結果

酢酸(99%)に入れると。20秒ほどでレジスト液は溶け、HF: CH₃COOH: HNO₃ = 2:15:5で見られた、やけどの跡も見られた。硝酸に12分ほどつけてみたが、 レジストに変化はみられなかった。NH3:HF:H2O = 15:2:5の溶液に浸した場合 1分30秒あたりでレジストが解け始め、2分ではレジストはすべて消えた。表面には 茶色い斑点が現れ、表面はでこぼこしている。

5.3.3.2.3. 考察

レジストパターンを用いて Si のエッチングを行う場合、前処理がないと酢酸系エッチャントを用いるときレジストが剥離してしまう。

5.3.3.3. HNO3:CH3COOH:HF 組成液とSi 基板

HNO₃:CH₃COOH:HF 組成液がレジストパターンを形成した Si 基板に与える影響を検証した。

5.3.3.3.1. 実験

あらかじめアセトン(5分) 純水 5分で洗浄した Si 基板を弗化水素(46%)での前処 理を行ったものにレジストパターンを形成したものと前処理を行わずにレジストパタ ーンを形成したものを HNO₃:CH₃COOH:HF=15:5:2 でエッチングし Si 表面の状態と やけど跡の有無を調査した。

5.3.3.3.2. 結果

	前処理あり	前処理なし
表面状態	ほぼ鏡面	白いにごりが見られる
やけど跡	なし	あり

表 4前処理による Si 基板の HNO3:CH3COOH:HF 組成液の影響

前処理を行ったほうは泡の跡と見られるでこぼこが表面に現れたが表面はほぼ鏡面でやけど跡もなかった。前処理も行わないほうは、かすかにやけど跡が現われた。

5.3.4.これまでの検証結果からの考察

弗化水素による前処理を行うことによって疎水性となり時間に対してより均一に表面 がエッチングされるのではないか。またやけど跡の原因は、Si上に酸化膜がついてい るとその酸化膜が除去された部分が時間的にむらになって、表面を粗くするのではない か。さらに、表面の性質によって、エッチングレートが変わり表面を粗くすると思われ る。

5.4. ドライエッチングによる接着

本研究の活性化かていでは、当初ドライエッチングによるボンディングは活性化過程に おいてのエッチングをドライエッチングで行い、表面の酸化膜を除去、または水素化す ることによって、結合をねらった。ドライエッチングによってボンディングする利点は。 エッチングからボンディングまで大気にさらされることがなく酸化膜がつきにくいこ と。エッチングからボンディングまでの間の時間が短く活性化の効果が大きいと思われ ることである。

5.4.1.Si/Si ドライエッチングによるボンディング

5.4.1.1. 試料作成プロセス

アセトン・DI でそれぞれ超音波洗浄を 5 分した後、In で鏡面をエッチングするようにジグに固定。ECR により酸化膜を除去と同時に表面の活性化させ、接着し、

最後に熱処理を施す。

5.4.1.2. 結果

表1の条件において実験を行なった。

	エッチングソース ・量	エッチンク [゙] 時間	アニール温度	アニール時間
1	Ar 30ccm	15min	500	20min
2	Ar 30ccm	10min	600	3h
3	Ar 30ccm	20min	600	3h
4	Ar 30ccm H10ccm	20min	600	2h
	Ar 20ccm H10ccm	10min		
5	Ar 30ccm	20min	600	3h
	H 30ccm	20min		
6	H 30ccm	20min	600	3h
7	H 30ccm	20min	500	2h
8	H 30ccm	30min	600	30min

表 5 ドライエッチングによる活性化 条件

2、3は表面をエッチングするだけでボンディング

5 は水素とアルゴンで Si 表面をエッチングしながら水素化しボンディングをねらった。 6 では水素だけでエッチング、表面の水素化を行いボンディングをねらった

いずれもまったくボンディングされることはなかった。

ドライエッチングの問題点

1活性化が不十分であること

2 In でのジグ固定の際に鏡面がピンセットによって傷つけられやすいこと。

3(110)面方向どうしを平行にすることが困難であること。

以上のことが問題点である。

23は解決は容易であるが、ドライエッチングによってボンディングに成功すること自体は疑問である。

6.ボンディング

6.1. ボンディングの荷重依存性

ボンディングの成功確率はアニール時の荷重によっても大きく変わる 表は Si/InGaAs の荷重によるボンディング確率の違いです. 活性化は Si は HF に 2 分 H₂SO₄:H₂O₂:H₂O=3:1:1 に 1 分浸け、p;InP/pInGaAs/pInP (以下 InGaAs)は H₂SO₄:H₂O₂:H₂O = 3:1:1 に 2 分浸けた。

	荷重あり	荷重なし
Si/InGaAs	80%	8%

表 6 荷重によるボンディングの確率

荷重をかけることによってボンディングの確率が大幅に高くなる。

6.2. ボンディングの時間依存性、温度依存性

時間、温度による依存性によるボンディングの成功確率は測定していない。

6.3. ボンディング接合界面

図は Si/InP の SEM によるへきかい面の拡大図である。



図 23 界面の SEM 画像

Si と InP が滑らかに結晶がつながっていることを期待したが、(110)面が平行では なく横にずれている。接合する際に結晶面を精密に平行にすることが必要である。また このことから、結晶の方向がずれていてもボンディングが可能であることがいえた。

7.作製した素子とその特性

7.1. はじめに

Si と InGaAs がボンディングに成功した素子は全部で9個でそれぞれ No.1~No.9 とした。しかしその多くは研磨や水に浸けるだけではがれてしまった。表はそれぞれのボンディングした素子がどこではがれたかを示した。

	No.1	No.2	No.3	No.4	No.5	No.6	No.7	No.8	No 9
はがれたプロセス	研磨中	研磨中	研磨中	純水中		純水中	純水中	純水中	純水中

表 7できた素子数とはがれたプロセス

このうち No.4~No.9 は荷重を重くしてボンディングを施したものである。

7.2. 特性測定回路と構成および、ランプの特性

それぞれに電流 電圧特性を測定した。測定はボンディングを行った後、エッチングを 施したものである。ただし、No.9 だけは、メサエッチングを施していない結果である。

測定図 回路図は図のように作製した回路を使って測定した。なお、測定回路における 抵抗値の誤差はグラフでは補正してある。



図 24 電流 - 電圧測定回路図

光電流の特性測定の、測定装置構成図を次に示した。 白色ランプは ORIELCORPORATION MODEL66184 分光器は NIKON G250 MONOCHROMATOR、ロックインアンプは hp f610B TWO-PHASE LOCK IN AMP で測定した。







lamp

図 26 使用したランプと分光器の特性

上に白色ランプと分光器の特性を次に示した。ディテクターは GePD を使用した。1400 µmより長い波長は、2次光の影響で正確な値ではない。1100 付近がもっとも強度が 強い。またランプ長波長帯での特性測定を行うため、短波長をフィルターで減衰してあ る。測定は図23の測定構成で行い、図24 は波長に対するロックインアンプの出力で ある。

7.3. 電流 - 電圧特性

図に No.5 の InGaAs/Si I - V特性を示す。



図 27 InGaAs/Siの電流 - 電圧測定結果

順方向と逆方向を比べると、整流特性が認められる。順電流が流れていないのは電極を 銀ペーストで測定しているために、抵抗の制限を受けているからである。表面を洗浄し n+Si にAu(Zn)、p+InP 側に Au 電極を形成することによって改善されだろう。逆方向 については、リーク電流が大きいために6 Vでは約 100 μA も電流が流れてしまってい ると思われる。本研究では、素子の作製法として、InP/InGaAs 層をマスクとしてS i にメサエッチングを施している。しかしこの方法では、接合面の面積が大きく特に大気 中にさらされる面積が合計約 2cm と非常に長いため、リーク電流が大きく素子の逆方 向電流を増加させていると考えられる。光電流の測定は、雑音を減らすためロックイン アンプを用いた。図の出力はロックインアンプの出力を I-V 特性にのレンジにあわせて 表示した。実際の電流とは異なることに注意してほしい。150W 出力の白色ランプを分 光器にかけ1 μm の光をIn P側から入射して測定した。素子から出力された光電流は OPアンプで増幅した後、ロックインアンプに入力した。図のグラフでは、入射光に対 して、光電流が検出されたことが確認できる。ここから、1μm の光を受けたSiでキ ャリヤが発生し電流に寄与したことがわかり、ボンディングによる結晶学的結合から電 子輸送が行われたという結果が得られた。

7.4. 再現性について

まったく同じ条件で作製しても、図のように特性がばらつく。図は No.9 と No.6 を比 べた。



No.9 InGaAs/Si IV

図 28 No.9 InGaAs/Si 電流 - 電圧特性



図 29 No.6 InGaAs/Si 電流 - 電圧特性

図はほとんど整流特性がない。これはリーク電流が大きいために起こることも考えられ るが、その他にボンディングによる接着が関係しているのではないか、ボンディングが 結晶学的に電子輸送ができない場合表面リークや放電による特性が表れ、整流特性がな いと思われる。他にも、どこかでショートをしていたり電極がショットキーである可能 性もある。いずれにしろ、2つのグラフを比較してもわかるように No.9 は No.6 と比べ て、電圧に対して電流が少ない。これらのことより、同じ条件で作製した素子は実際に は再現性はほとんどないものであるといえる。

7.5. Siメサエッチングの効果

図はSiメサエッチングを施して特性を測定したものと、メサエッチング行っていない ものを同じ素子 No.1 で比べてみた。



エッチングなし No.1 InGaAs/Si I-V

図 30 エッチングなし No.1 InGaAs/Si 電流 - 電圧特性



エッチングあり No.1 InGaAs/Si I-V

図 31 エッチングあり No.1 InGaAs/Si 電流 - 電圧特性

Si メサエッチングを施すことによって、リーク電流が抑えられ整流特性が現われた。 メサエッチングを行うと1Vで10µA以上の電流が流れていたものが1µA以下に抑 えられた。このことからSiメサエッチングによって、10µA以上のリーク電流が抑 えられることがいえる。

7.6. まとめ

再現性はないが作製した素子の中の1つの特性を測定した結果、明確な整流特性を得る ことができた。また光電流も認められた。これはウェハーボンディングによる素子作製 でも、良好な界面が得られたことがいえる。逆方向電流のリークを抑えるために、Si メサエッチングを施しその効果があることも I-V 特性から認められた。

8. 結論

- 光ファイバー通信用 1.55 µ m 帯の受光素子として分離接合型 InGaAs/SiAPD について説明した。
- 2. 分離接合型 InGaAs/SiAPD の構造と、その設計について述べブレークダウン 電圧は31Vであり、InGaAsとSiをボンディングしたAPD 構造では、空乏層が InGaAsまでのび、光を検出できることを述べた。
- 3. 分離接合型 InGaAs/Si 作製プロセスでは、ウェハーボンディングという手法を 用い、その手法によって、51回のボンディングのうち9個の分離接合型 InGaAs/Si 素子の作製に成功した。また、ウェハーボンディングから素子特性そく ていまでの素子作製プロセスを確立した。
- 4. リーク電流を抑えるため、p+InP/InGaAs/p+InP 基板をマスクにして Si をメ サエッチングする手法によって、逆方向リーク電流を抑えることに成功した。
- 5. メサエッチングでは、レジストによる Si のメサエッチングを試みた。そのな かで、前処理を施すことによって、良好なメサエッチングを施す手法を確立した。 弗化水素酸:硝酸:酢酸=2:15:5でエッチングレート約 80nm/s を測定した。
- 6. 上記以外に Si,InP の表面処理条件と、その後のエッチングや蒸着などの処理 における表面状態との関連をしらべ表面処理がその後の工程に重要な要因である ことをあきらかにし、プロセスの改善をした。
- 7. 作製した素子の電流 電圧特性を測定。再現性はみとめられないが、ボンディングによる素子作製によって界面を評価した結果、良好な界面が得られたことを示した。

付録

使用装置図

ボンディング装置図を次に示す。装置は加熱ステージとおもりで試料ホルダーをはさむ仕 組みになってる。おもりは可動式になっており、スティックを使って移動する。図にはな いが右側にECR装置がありドライエッチングを終えた試料をスティックを使って試料ホル ダーにのせる。



試料ホルダー

図に試料ホルダーについて示した。



図のように試料を In で固定し、ドライエッチングを行う。ドライエッチングを行ったあと スティックを使って閉じ、加熱ホルダーにセットする。

謝辞

在学中すべての期間また、本研究において懇切丁寧に御指導御鞭撻を頂いた、高知工科大 学電子・光システム工学科神戸宏教授に深く感謝いたします。

実験に協力いただいた、西岡伸博氏、前田裕子氏、大西健一氏に感謝いたします。助 言を頂いた高知工科大学 電子・光システム工学科 河東田 隆助教授、西田 謙助手に感 謝します。住友卓氏に感謝いたします。森沢桐彦氏に感謝いたします。