# 卒業研究報告

## 題 目

# MicroCap5/CQ を用いたA 級エミッタフ オロワ回路の設計と製作に関する研究

## 指導教員

# <u>綿森 道夫助教授</u>

## 報告者

1010325

# 長谷川 和也

# 平成13 年2 月9 日

高知工科大学 電子・光システム工学科

# 目次

第一章	序論.	
第二章	研究目	目的2
第三章	トラン	ノジスタに関する基本的理 <b>解</b>
	3.1	種類3
	3.2	構造
	3.3	特性・動作
第四章	Micro	oCap5/CQ について
	4.1	特徴5
	4.2	トランジェント解析5
	4.3	伝達関数・周波数特性〔AC〕解析5
	4.4	DC 解析5
	4.5	FFT 解析5
第五章	基板0	D製作
	5.1	PCBE を使用してのプリントパターンの設計…6
	5.2	感光基板の製作
	5.3	それぞれの回路のプリントパターン7
	5.4	考察

# 第六章 1 石反転増幅器回路

6.1	1 石反転増幅器を使用する理由
6.2	MicroCap5/CQ での設計10
6.3	シミュレーションと解析結果
6.4	1 石反転増幅器の製作
6.5	動作·測定値比較
6.6	考察15

<b>新</b> 章	ΤΞ	ッタフォロワ回路
	7.1	エミッタフォロワ回路と特徴
	7.2	シミュレーションと解析結果
	7.3	考察
第八章	異極	性2 段エミッタフォロワ回路
	8.1	MicroCap5/CQ での異極性2 段エミッタフォロワ
		回路の設計
	8.2	シミュレーションと解析結果
	8.3	異極性2 段エミッタフォロワ回路の製作
	8.4	シミュレーション値、実測値比較

	8.5	考察	
第九章	3 石口	こミッタフォロワ回路	
	9.1	MicroCap5/CQ での3 石エミッタフォロワ	
		回路の設計	
	9.2	シミュレーションと解析結果	32
	9.3	実際に製作した3 石エミッタフォロワ回路	36
	9.4	シミュレーション値、実測値比較	37
	9.5	考察	38
第十章	位相褚	甫償によるひずみ率と周波数特性の改善	
	10.1	MicroCap5/CQ での設計	39
	10.2	シミュレーションと解析結果	39
	10.3	実際に製作した位相補償を加えた3 石エミッ	タフォロ
		ワ回路	42
	10.4	シミュレーション値、実測値比較	43
	10.5	考察	43
第十一章	総括		44
	参考文	献	45
	謝辞…		

# 第一章 序論

ハードからソフトへと移っていくこの世の中で、多くの人がはんだごてを握り、 実際に何か回路を製作するといったような複雑な作業は好まず、そもそも物を製 作することにあまり興味をもたないようになったと言われている。

私は、回路動作を MicroCap5/CQ でシュミレーションし、実際にプリント基板 を製作した。特性を測定し、動作を確認するといったように、個別トランジスタ を使った小規模回路を実際に製作することで、技術力を養いながら、回路設計の 楽しさも味わえるという一石二鳥的な考えで、本研究に取り組んだ。

また現在、シミュレーションは物理学、科学、工学、経済学、経営学などのあ らゆる分野で活用されている。シミュレーションとは、社会現象や物理現象を計 算機で模擬するもので、シミュレーションで解析することにより、大きな装置を 作って実験をしなくても現象や結果を類推することができる。したがって、シミ ュレーターを用いて十分な検討を行ったあと実際の装置を製作すれば、期間、経 費の点で効率的ということがいえる。ただ、回路シミュレーターはどう頑張って も現実の近似を越えることはできず、つまり実際の回路とは完全にイコールでは ないので、回路シミュレーターの特性を十分把握する必要があり、本研究で学ん だ。

本研究では、トランジスタの種類、構造、特性、動作を理解し、1 石回路、エ ミッタフォロワ回路を MicroCap5/CQ で設計し、実際に製作する。またそれぞれ で、周波数特性(AC)の解析、ひずみ率、を調べる。3 石エミッタフォロワ回路 とカレントミラー回路を取り除いた場合のエミッタフォロワ回路では温度の変 化による AC 解析(温度特性)での比較も試みた。特に、3 石エミッタフォロワ 回路とカレントミラー回路を取り除いた場合のエミッタフォロワ回路では、カレ ントミラー回路の特性を学び、MicroCap5/CQ ではその利用法を学び理解するま で多くの時間を費やし苦労した。

トランジスタは、2SC1815、2SA1015 を使用。1 石反転増幅器では、トランジ ェント解析を行い、入力波形と出力波形を比較。また、AC 解析を行って出力信 号の入力信号に対するゲインや位相を求めた。そして、ある程度予測した上でシ ミュレーションと実測バイアス値を比較。という手順で、3 石エミッタフォロワ 回路およびカレントミラーを取り除いた場合のエミッタフォロワ回路ともに試 みた。

# 第二章 研究目的

本研究では、MicroCap5/CQの利用法を学び、実際にシュミレーションしてみることで、エミッタフォロワ回路の動作を理解することを目的としている。

また、カレントミラー回路を追加したエミッタフォロワ回路と、通常のエミッ タフォロワ回路を設計し、シミュレーションによって回路特性を予測する。

実際に製作した回路を測定することで、シミュレーションの正当性を確かめる。

# 第三章 トランジスタ

#### 3.1 種類

トランジスタは大きく分けてバイポーラトランジスタ(Bipolar Junction Transistor) と電界効果トランジスタ(Field Effect Transistor)の2つのタイプに分類され、さらに、NPN型トランジスタ と PNP型トランジスタに分類される。本研究では、1 石増幅器では 2SC1815(NPN型の高周波用)を使用。3 石エミッタフォロワとカレ ントミラー回路を取り除いたエミッタフォロワ回路では 2SC1815、 2SA1815(PNP型の高周波用)を使用した。

#### 3.2 構造

トランジスタは増幅器やスウィッチング素子として使用するが、増幅器 として使用する場合は、エミッタ接合は順バイアス、コレクタ接合は逆 バイアス状態にセットする。

NPN 型トランジスタの構造とPNP トランジスタの構造をそれぞれ図 3-1、図 3-2 に表す。





3.3 特性、動作

### 基本特性

- トランジスタで増幅を行うためには、エミッタ接合を順バイアスとし、 コレクタ接合を逆バイアスとする。
- 2. コレクタ電流はベース電流に比例する。(式-1)

hfe Ic / Ib..... 1

3. ベース電流は VBE の指数関数である。(式 - 2)

IB = Is / hfe exp(qVBE / KT)....2

- 4. コレクタ電流は VBE の指数関数である。
- 5. IE = IB + Icである。
- 6. コレクタ電流は VCE に依存しない。
- 7 . 1.のバイアス状態にある場合、ベース、エミッタ間電圧は約 0.6V である。

# 第四章 MicroCap5/CQ について

### 4.1 特徴

回路シミュレーターMicroCap5/CQは、アナログ回路、ディジタル回路 の設計や、トランジェント解析。伝達関数、周波数特性(AC)解析。 DC 解析。FFT 解析などが特徴として挙げられる。

## 4.2 トランジェント解析

パルス信号や正弦波を入力として、その時間応答を求める解析方法。

#### 4.3 伝達関数、周波数特性(AC)の解析

横軸を周波数または、角周波数として、出力信号の入力信号に対するゲ インや位相を求める解析方法。

## 4.4 DC 解析

抵抗回路の解析や回路の直流的な動作状態を調べる解析方法。

## 4.5 FFT 解析

与えられた信号に対して周波数または角周波数に対するゲインや位相 などを求める解析方法。

## 第五章 基板の製作

# 5.1 PCBE を使用してのプリントパターンの設計

PCBE を使用し、それぞれの回路パターンを設計。自分で、パターンを 設計してみることにより、回路の仕組み、プリント基板の配線をわかり 易くやり易くを目的としている。

## **5.2** 感光基板の製作

1. PCBE で設計した図を透明フィルムに印刷し、基板の感光面を張り合わせる。



2. 太陽光またはブラックライトで露光する。



基板にパターンがついたら、現像液を用意し、その中に基板を沈める。
 この時、パターンがくっきりと現れるまで容器を動かしつづける。なお、現像液の温度は、35度程度が理想的である。



4. エッチング液を用意し、基板をその中に沈め、回路以外の銅が完全に 溶けたら、引き上げ水洗いする。なお、エッチング液の温度は35度程 度が理想的である



5. よく乾かした後、不要になったパターン部の感光剤をやすり等で落とし、フラックスを塗って完成。また、やすりで磨く際、パターンを傷つけないように注意する。

# 5.3 それぞれの回路のプリントパターン

3 石エミッタフォロワ回路、カレントミラーを取り除いた場合の2 石エ ミッタフォロワ回路のプリントパターン。また、3 石エミッタフォロワ 回路を AC 解析した場合 10MHz から 55MHz くらいまでピークが発生 する。それを抑えるため位相補償容量 C3 を取り付けた場合のプリント パターンをそれぞれ図 5 - 1、図 5 - 2、図 5 - 3 に表す。







図5 - 3 位相補償容量C3 を取り付けた3 石エミッタフォロワ回路のプリントパターン

#### 5.4 考察

第五章では、PCBEを使ってプリントパターンを設計することで、この章の目的である3つの回路の仕組みがよりわかり易くなり、実際にはんだを使っての製作も配線を使っての製作より楽に進めることができた。

感光基板を露光、現像、エッチングから引き上げるタイミングが難し く何度もやり直しをしたり、パターンが途中で途切れて回路が成り立た なかったりと苦戦した。

# 第六章 1 石反転増幅器

#### **6.1 1 石反転増幅器を使用する理由**

1 石反転増幅器を使うのには理由がある。それは、交流信号電圧 Vs をゼロと仮定したときの動作、いわゆる直流動作(直流動作時はキャパ シタに電流は流れない)と、適当な振幅の Vs を与えると、各部の電圧 と電流は動作点を中心にして変化する、いわゆる交流動作を分離して考 察するためである。

次に、負荷の概念を修得するためでもあり、また回路の欠点が明白な ため、かえって回路の進化に貢献できたからという点などが挙げられる。

### 6.2 MicroCap5/CQ での設計

次に、MicroCap5/CQを使って設計した1石反転増幅器を図6-1に 示す。この回路は、エミッタ電流を安定化させ、結果的にコレクタ電流 とVceの動作点を安定化させるものである。

まず、図6-2エミッタ電流安定化の原理からわかるように、

#### IE=(Vbias - VBE)/R4

であり、また、このことから VBE = 0.6V とすれば、IE は、1mA となる。

また、VBE は温度によって変化する。例えば、VBE の温度係数を - 2mV/ とすれば、1 の温度上昇に対し、(Vbias-VBE)は 0.1%増加す るのである。よって、IEも 0.1%増化し、すなわち IEの温度係数は 0.1% で、温度が 50 度変化しても IE の変動は 5%にすぎないのである。ここ で、IE と Ic の関係は、

#### hfe Ic/Ib

と、

#### IE=IB+Ic

だから、Icの変動も IEの変動並みに抑えられるのである。

このように、エミッタに抵抗 RE を挿入してエミッタ電流を安定化で きるのはネガティブフィードバック(NFB)が作用しているためである。 この場合の NFB は電流を安定化するので、電流帰還型 NFB といわれて いる。



次に、図 6 - 1 の直流動作回路を図 6 - 3 に示す。この回路は図 6 - 2 と違って 見えるが、図 6 - 3 の回路(a)の点線で囲んだ部分は、回路(b)の点線部に等価交換 される。回路(b)は、図 6 - 2 の安定化原理回路に(R1/R2)を追加しただけであ る。ここで、R1 と R2の並列合成抵抗を RBとおくと、RBにベース電流 IBが流れ るので、図 6 - 3 の回路(b)の IE は、

IE=(Vbias - RBIB - VBE)/RE

 Wocc

 PI

 R1

 R2

 R4

 Page

 Page

で求めることができる。

## R1、R2 の決定

まず、IE と RE を設定する。今回は図 6 - 2 と同様 IE=1mA、RE=2 k とした。 次に RBIB の電位降下を 0.1V と定めると、必要な Vbias は、 Vbias=ReIe + Vbe+RbIb

= 2 + 0.6 + 0.1 = 2.7V

となり、図 6-3の回路(b)の点線部から、

 $R_2/R_1+R_2=Vbias/Vcc=2.7/12$ 

また、R1とR2の並列合成値がRBだから、 R1R2/(R1+R2)=RB

となり、RBの値は0.1Vなので、この連立方程式を解いて、

 $R_1=88.8k$  ,  $R_2=25.8$ 

と定められ、実用値は R1=100k 、R2=27k としている。

#### 6.3 シミュレーションと解析結果

図 6 - 1 の AC 解析を図 6 - 4 に示す。



図 6 - 4 からわかるように、3dB 広域カットオフ周波数(ゲインが 3dB 低下する 周波数であり、電力半値周波数ともいう)は、62.54MHz となった。

## **6.4 1 石反転増幅器の製作**

図 6 - 1 の 1 石反転増幅器を実際に製作した。その実際の写真を図 6 - 5 に表す。



# 6.5 動作·測定值比較

表6-1にシミュレーションと実測のバイアス値を示す。

シミニ	ュレーションノ	《イアス値		実測のバ	イアス値	
Vв	1.53	V	VB	1.86	V	
Vc	4.88	V	Vc	5.47	V	
VE	0.82	V	VE	1.16	V	
VBE	0.651	V	VBE	0.72	V	
Vcc	9 V		Vcc	10.2	2 V	
	表6-1	シミュレー	ション	と実測のバイ	アス値	

#### 6.6 考察

この第六章では、エミッタ電流を安定化させ、コレクタ電流と VCE の 動作点を安定化する図 6 - 1 のような 1 石反転増幅器の動作を理解する とともに、実際に回路を製作しシミュレーションと実測のバイアス値を 比較することを目的とした。その結果、シミュレーションバイアス値と 実測のバイアス値がそれほど大きく変わらず、期待どおりになったと感 じている。

また、この研究の中で1石反転増幅器のトランジェント解析も試みた のだが、何度も位相が大きく出て多くの時間を費やした。異極性2段エ ミッタフォロワからは、ひずみ率特性についても考えていく。

# 第七章 エミッタフォロワ回路

#### 7.1 エミッタフォロワ回路と特徴

図 7 - 1 の回路はコレクタ共通回路であり、図 7 - 2 は、入出力波形の シミュレーションを試みた。これはまた、エミッタフォロワとも呼ばれ ている。

図 7 - 1 と 7 - 2 を見てみると、まず、Vs としてプラスマイナス V の三 角波を与えたとき、入力電圧 Vin と出力電圧 Vo の関係は近似的に

Vo=Vin - VBE Vin - 0.6

となる。このとき Vin と共に IB は変化する。しかし、IB が大幅に変化 しても VBE の変化は、わずかなものである。

そこで VBE を一定とみなせば、Vo は図 7 - 2 のように下方に約 0.6V シフトするだけで、波形は Vin にフォローしているのがわかる。つまり エミッタ端子の電圧が入力電圧にフォローしているので、エミッタフォ ロワというわけである。





<u>図7-2 エミッタフォロワの入出力波形</u>

次にエミッタフォロワ回路の特徴を示します。

- 1.入力インピーダンスが高く、出力インピーダンスが低い。
- 2. 電圧利得 (ゲイン)がほぼ1倍である。
- 3. 低ひずみ率である。
- 4. 周波数特性がよい。
  - \* 入力インピーダンスが低い増幅器では、入力に信号が加わると、 入力に電流が流れ込むので、入力源のインピーダンスが高いと、 入力電圧が低下する恐れがあるので、一般的には入力インピーダ ンスが高いほうが有利なのである。

#### 7.2 シミュレーションと解析結果

図 7 - 3 はシミュレーションに用いた回路であり、コレクタ電流は 2mA 程度になっている。また、図 7 - 4 に振幅 5V の入力を加えた場合の入力 信号とエミッタの信号波形を示してある。図 7 - 4 からもわかるように、 これは入出力信号が同相であり、ゲインは、ほぼ1 になっている。入出 力信号が同相とは、入力信号が増加した場合に出力信号も増加すること をいい、逆に入力信号が増加すると出力信号が減少する場合を逆位相と いう。なお、電源 - ベース間に挿入された 500K の抵抗を小さくする と、コレクタ電流及びエミッタ電圧は増加し、逆に抵抗を大きくすると コレクタ電流、エミッタ電流が減少することがわかる。





#### 7.3 考察

この第七章では、MicroCap5/CQを使用し、エミッタフォロワ回路の 動作、基本特性を学んだ。また、エミッタフォロワ回路では直流エミッ タ抵抗の電位降下が Vcc の 1/2 程度になるよう設計すること、発振防止 用の抵抗をベース端子とエミッタ端子の近くに設置することがわかっ た。そして、それぞれの用途に最適のトランジスタを探し出すことも重 要なことだと感じた。

それに、第八章から測定を試みたひずみ率は、エミッタ共通回路より、 エミッタフォロワのほうが桁違いに良いこと、その理由が回路に多量の NFB がかかっているためだということ、また、その副産物として高い 周波数(数十 MHz 以上)の発振を生じやすい欠点があることもこの章で 学んだ。

# 第八章 異極性2段エミッタフォロワ回路

#### 8.1 MicroCap5/CQ での異極性2 段エミッタフォロワ回路の設計

まず、図 8 - 1 のような、2 石で組むエミッタフォロワ回路で表した。 このように、NPN 型 (2SC1815)と PNP 型 (2SA1015)をカスケー ドにつなぎ、正負電源を使うと、Q1の VBE と Q2の VBE の極性が逆なの で、出力の DC 電位をほぼゼロにすることができる。よって、コンデン サによって直流をカットする必要がないといえる。また、R1 と R2 の比 を適当に選んでやると、1 石エミッタフォロワ回路より Zin を高くかつ Zo を低くすることができるのである。



図8-1 2 石で組むエミッタフォロワ基本回路

次に、図8-1の2石で組むエミッタフォロワ基本回路を応用して、実際に異極 性2段エミッタフォロワ回路を設計してみる。その異極性2段エミッタフォロワ 回路を図8-2に示す。



次に発振について考える。

まず、2段エミッタフォロワは、1段エミッタフォロワに比べ、発振しやすい(理由は後に説明する)ので、異極性2段エミッタフォロワ回路では発振対策としてベースに適当な値の抵抗を接続した。またR3は大きいほど安定するのだが、R1は必ずしも大きいほど安定とは限らないのである。

例えば、R1=470 と設定しシミュレーションしてみた結果 R3 = 1 のときに 約 2dB のピークが見られた。これから、R3 は 10 以上でないと回路が発振する ことがわかった。

次に、2 段エミッタフォロワ回路が発振しやすい理由だが、これはエミッタフ オロワの Zin と Zo を算出する次式からわかる。Q1 の Zo は、

#### Zo 1/gm + Rs/hfe

にしたがうが、hfe は高域で減少するので、上式の Rs/hfe は高域で上昇するといえる。

また、Q2の Zin は、

#### Zin hfe• RE

にしたがい、hfe は高域で減少するので Zin は高域で減少するといえる。

ここで、2段エミッタフォロワの等価回路を図8-3に示す。



Q2の負荷に容量 CLが入ると、図 8-3の R3は負の値をとるようになり(このとき R3を負性抵抗と呼ぶ)、負性抵抗がある値を越えると LC 回路の Q が無限大となり発振を生じるのである。これらから、図 8-2の異極性 2 段エミッタフォロワ回路の抵抗 R3 は、この負性抵抗を打ち消すために挿入しているのである。

なお、R4の値は図8-2 異極性2段エミッタフォロワと第九章の3石エミッタフォロワを比べ設定したものである。

#### 8.2 シミュレーションと解析結果

次に、図 8 - 2 異極性 2 段エミッタフォロワの AC 解析、周波数特性、 をそれぞれ図 8 - 4、図 8 - 5 に示す。

まず、図 8 - 4 からもわかるように、フラットのときが - 6.347dB、 そこから - 3dB 下がったところが、カットオフ周波数となる。この場合、 - 9.347dB の値をとって 69.123MHz となった。

次に、図8-5をみてみる。上が入力(青線)、下が出力(赤線)となって いる。入力は1Vとなっている。ここでは、入力電圧が、何V下がって 出力されているのかがわかる。それは、まず出力波形から、

523.821m - ( - 430.536)/2=46.6425

で、中線を求める。これから、入力波形 1V との差を求めると、0.953V となり、入出力の差は 0.047V となる。



図8-5より電圧利得=出力電圧/入力電圧から、この場合は、だいたい-5.8dB くらいになり、ここで、図8-4を見ると-6.347から始まっている。これは、図 8-2のノード7の出力をシミュレーションしたためであり、Rs=75の関係で図 8-5のように、入力電圧が1Vに対し、出力電圧は0.5Vと半減しているのでは

ないかと考えた。

この考えから、入力電圧に対し、出力電圧がほぼ1倍になるように図8-2か らノード6の値のシミュレーションを試みた。この、AC解析、周波数特性を図 8-6、図8-7にそれぞれ表した。



図8-6、図8-7から、入力電圧に対し出力電圧は、ほぼ1倍になっており、 これから、図8-4、図8-5のようになる原因は、出力抵抗R<sub>8</sub>の為だといえた。

次に、温度特性を調べた。図 8 - 8(a),(b)は、AC 解析で Temperature を 0 、 50 と変化させた場合について調べたものである。なお図 8 - 4 異極性 2 段エミ ッタフォロワ回路の AC 解析については 27 で、設定してある。また、それぞれ の結果表を表 8 - 1 に表す。



図 8 - 8(a)から、フラットのときが - 6.332dB、そこから - 3dB 下がった - 9.332dB の値、カットオフ周波数が 69.164MHz となった。

図 8 - 8(b)から、フラットのときが - 6.361dB、そこから - 3dB 下がった - 9.361dB の値、カットオフ周波数が 69.287MHz となった。

0 の場合

10Hz のとき	- 6.332dB
1KHz のとき	- 6.332dB
- 3dB 低下したとき	69.164MHz

27 の場合

10Hz のとき	- 6.347dB
1kHz のとき	-6.347dB
- 3 d B 低下したとき	68.439MHz

50 の場合

10Hz のとき	- 6.361dB
1kHz のとき	- 6.361dB
-3dB 低下したとき	69.287MHz

#### <u>表8-1 AC 解析による温度変化の結果表</u>

次に、図 8 - 2 のトランジェント解析を行い求めたひずみ率特性を表 8 - 2 に、 そのグラフを、図 8 - 9 に示す。

ひずみとは、まず、大信号の電力増幅では、必要な出力電圧を得るために、相応の直流入力電力をコレクタに供給する。そして、トランジスタの許容損失の範囲内で最大出力を得るようにするには、電源の利用効率を最大にすることが必要となる。そのため、非直線の領域にまで動作範囲が及ぶので、ひずみが生じるのである。

また、表8-2の VRms は図8-5のトランジェント解析した際、出力の最大 値と最小値の差を求め、2で割り、それを0.707倍したものである。なお、10Hz の場合も試みたが、入出力の波形が歪んで計測不可能であった。

入力電圧	0.0001	0.001	0.005	0.007	0.01	0.1	1
V1 (V)							
VRms(V)	0.000034	0.000340	0.001979	0.002809	0.003405	0.034045	0.337488
ひずみ率	10.348m	0.997m	1.979m	2.809m	4.045m	40.942m	718.645m
1kHz(%)							
主 0 9	トニンド	パージア名方・	7.分かた田 44			攻のハギュッ	





<u>図8-9 異極性2段エミッタフォロワ回路のひずみ率特性</u>

図8-9から、赤線は実測値で、青線はシミュレーション値となっている。

実測値は発振器(FUNCTION GENERATOR)自体のひずみ率が約 0.402%出てしまい、測定することができなかったが、一定の測定値が出てくるので、実測値がかなり小さいことは確かである。

また、ひずみを最小にするため調べたところ、NFB、カレントミラー回路、位 相補償の付加があった。

#### 8.3 異極性2 段エミッタフォロワの製作

次に、異極性2段エミッタフォロワ回路の製作を行う。PCBE でプリントパターンを設計し(第五章、図 5 - 2参照)、実際に製作してみた。実際に製作した回路を図 8 - 10 に示す。

完成した異極性2段エミッタフォロワ回路を、テスターで確認し、オ シロスコープで、入出力の波形の確認を試みた。結果、シミュレーショ ンと比較しても、さほど差はなくこの回路は、正常に動作していること が確認できた。



図8-10 実際に製作した異極性2段エミッタフォロワ回路

## 8.4 シミュレーション値、実測値比較

次に、図 8 - 10 の回路と、ノード 1~8 の電圧をそれぞれ比較した。この比較表を表 8 - 3 に表す。ノードは図 8 - 2 参照のこと。

	シミュレーション値	実測値
ノード1	0.00(V)	0.00(V)
ノード2	- 1.738(mV)	- 1.43(mV)
ノード3	- 611.174(mV)	- 672.0(mV)
ノード4	- 5.0(V)	- 5.0(V)
ノード5	- 605.382(mV)	- 672.0(mV)
ノード6	107.69m(V)	108.5(mV)
ノード7	53.847m(V)	70.1(mV)
ノード8	5.0(V)	5.0(V)
表8-3	シミュレーション値と	実測値比較表

それぞれのノード電圧は、シミュレーション値、実測値とも特に変化したところは見られず製作した回路は正常に動作した。

次に、異極性2段エミッタフォロワ回路の周波数特性の比較を試みたが、 この場合のカットオフ周波数は、1.435MHz と測定され、シミュレーショ ン値とは程遠く減衰し始めた。これは、発振器と回路間のケーブルが高い 周波数に耐えきれず、300kHz ぐらいで減衰し始めたためであり、正しい 実測値を得ることができなかった。

### 8.5 考察

この第八章では、この回路の発振対策を考え、回路にあった抵抗を設 定することで、動作の確認にあたった。そして、ひずみ率を測定するこ とで、回路のひずみを考え、さらに良い回路へとしていくことを目的と した。

# 第九章 3 石エミッタフォロワ回路

#### 9.1 MicroCap5/CQ での3 石エミッタフォロワ回路設計

第八章、図 8 - 2 で、2 石エミッタフォロワ回路を製作し、その基本 回路が図 8 - 1 であった。この回路にカレントミラー回路を付加すると、 ひずみ率を改善できることを知り、図 9 - 1、3 石エミッタフォロワ回路 を設計した。



まず、第八章図 8-1 の回路において出力電圧 Vout は、

Vout=Vs - VBE1 + VEB2

となり、信号 Vs が加えられると、VBE1(Q1 のベース、エミッタ間電圧) も VEB2(Q2 のエミッタ、ベース間電圧)も変化するが、ここで、もし VBE1 と VEB2 の変化量が等しくなるようにできれば、

$$( - V_{BE1} + V_{EB2}) = 0$$

となり、いかなる Vs が入力されても、

が成り立つ。VoFs は一定の直流オフセット電圧であり、つまり、Vout の波形は Vs の波形とまったく同じであり、無ひずみアンプとなる。

図 9 - 1 の 3 石エミッタフォロワ回路は、この考えに沿って設計して おり、D1,R2,Q3,R5 はカレントミラーとなっている。Q1 のコレクタ電流 と Q3 のコレクタ電流は、カレントミラーにより、比例的に変化する。

ここで、図 9 - 2(a)にカレントミラーの原理回路を(b)に個別トランジ スタによる実用的なカレントミラー回路を示す。



図9 - 2(a) カレントミラーの原理回路

図 9 - 1(a)をみると、Ic2 は独立電流にほぼ等しく、I に従属して変化する。 また、Q1 と Q2 は同じ特性のペアトランジスタと仮定すると、

Ic1=Ic2

 $I = Ic_1 + Ib_1 + Ib_2$ 

 $I_{B1}=I_{B2}=I_{C1}/h_{FE}$ 

となり、これから

 $I_{c2}/I=1/1+(2/h_{FE})$  1

となる。



#### (b) 個別トランジスタによる実用的なカレントミラー回路

例えば、Ic1が1%増加するとIc3も1%増加する。ここで負荷抵抗RLが十分大きいなら、RLに流れる電流は無視でき、IE2 IC3とみなせるのでIE2も約1%増加するのである。

また、トランジスタの VBE と Ic の関係は指数関数式 Ic=Is exp〔(q/kT)VBE〕より、Ic の大小とは関係なく、Ic が 1% 増加すると VBE は約 0.25mV 増加する。

つまり、Q1のVBEもQ2のVEBも、約0.25mV増加し、 (-VBE+VEB2) 0が 成り立つので、低ひずみ率が得られるということである。

なお、個別トランジスタは、同一品種でも飽和電流がばらつくので、そのばら つきを吸収するため、エミッタに抵抗を挿入する必要があるのである。

#### 9.2 シミュレーションと解析結果

次に、3 石エミッタフォロワの AC 解析、周波数特性をそれぞれ図 9-3、図 9-4 に示す。

図 9 - 3AC 解析では、周波数範囲は 10MHz ~ 100MHz に設定し、この場合温度は 27 で解析してある。

まず、図 9 - 3 からもわかるように、フラットのときが - 0.1dB、そこ からー3dB 下がった - 3.1dB の値、カットオフ周波数が 88.671MHz と なった。

次に、図 9 - 4 をみてみる。上が入力(青線)、下が出力(緑線)となって いる。これから入出力の差は、0.113V であった。



次に、3 石エミッタフォロワの温度特性を調べた。図 9 - 5(a),(b)はそれぞれ 0 、 50 の場合の AC 解析である。またそれぞれの結果表を表 9 - 1 に示す。



図 9 - 5(a)から、フラットのときが - 0.099dB、そこから-3dB 下がった - 3.099dB、カットオフ周波数が 88.968MHz となった。



図 9 - 5(b)から、フラットのときが - 0.100dB、そこから-3dB 下がった - 3.100dB、カットオフ周波数が 88.184MHz となった。

0 の場合

50.3MHz のとき	-1.088dB
1KHz のとき	- 0.099dB
- 3dB 低下したとき	89.070MHz

27 の場合

50.3MHz のとき	- 1.086dB
1kHz のとき	-0.100dB
- 3dB 低下したとき	88.528MHz

50 の場合

50.3MHz のとき	- 1.083dB		
1kHz のとき	-0.100dB		
-3dB 低下したとき	88.359MHz		

<u>表9 -1 AC 解析による温度変化の結果表</u>

以上のことから、カレントミラー回路に温度による変化はほとんど見られなかっ た。

次に、Vs が 1kHz で電圧を変化させたときのひずみ率特性をみてみる。それぞれの表とグラフを表 9 - 2、図 9 - 6 に示す。

入力電圧	0.0001	0.001	0.005	0.01	0.05	0.1	1
V1 (V)							
VRms(V)	0.000069	0.000699	0.003495	0.006989	0.034947	0.069893	0.698942
ひずみ率	0.48m	0.049m	0.2751m	0.4099m	1.9071m	3.7826m	3.857m
1kHz(%)							

<u>表9-2 3 石エミッタフォロワ回路のひずみ率表</u>



図9-6 <u>3 石エミッタフォロワ回路のひずみ率特性</u>

図 9 - 6 は赤線が実測値で青線がシミュレーション値となっている。ここでも 実測値を測定することはできなかったが、実際にはもっと小さいことは確かであ る。

図 9 - 2 の 3 石エミッタフォロワで RL=6k と設定した場合 2 石エミッタフォ ロワのひずみ率特性より大幅に改善されることがわかった。また、RL=75 の場 合も試みたが、改善度は 3dB と少なくなってしまった。これは RL に流れる出力 電圧が大きいために、IE2 と IC3 が比例的に変化しないためだと考えることができ た。

#### 9.3 3 石エミッタフォロワ回路の製作

図 9 - 7 は実際に製作した 3 石エミッタフォロワ回路である。完成した 3 石エミッタフォロワ回路を、テスターで確認し、オシロスコープで、 入出力の波形の確認を試みた。

結果、シミュレーションと比較しても、さほど差はなくこの回路は、 正常に動作していることが確認できた。



図9-7 実際に製作した3石エミッタフォロワ回路

## 9.4 シミュレーション値と実測値比較

図 9 - 1 の回路のノード 1 ~ 11 までの電圧のシミュレーションと実測値 の比較表を表 9 - 3 に表す。

	シミュレーション値	実測値
ノード 1	0.00(V)	0.00(V)
ノード 2	-1.743m(V)	-1.0m(V)
ノード 3	5.00(V)	5.00(V)
ノード 4	4.576(V)	4.52(V)
ノード 5	-611.272m(V)	-0.458(V)
ノード 6	-5.00(V)	-5.00(V)
ノード 7	-605.645(mV)	-0.63(V)
ノード 8	4.594(V)	4.5(V)
ノード 9	106.5(mV)	82.6(mV)
ノード10	105.216(mV)	101.2(mV)
ノード11	3.881(V)	4.8(V)
<b>-</b>		a Maria Andre III. aleste andre

<u>表9-3 シミュレーション値と実測値比較表</u>

表 9-3 からもわかるように、各電圧とも多少のずれが見られるが、大きい差 は出てきていない。これは、ジャンパー線が少量の抵抗値をもっているなどさま ざまな原因を考えられるがこれくらいの差であれば、関係が無いと考えても良い。

次に、3石エミッタフォロワ回路の周波数特性の比較を試みたが、この場合の カットオフ周波数は、1.423MHz と測定された。これも、第八章で述べたように、 シミュレーション値とは大きな差であり、300kHz くらいで減衰し始めたので、 やはり、発振器とケーブルが原因だと考えられる。

#### 9.5 考察

第三章では、カレントミラー回路について学び、2石エミッタフォロ ワ回路に加えることで、回路設計、動作について研究した。また、ここ ではひずみ率特性についても考え、RLの値によってひずみ率を改善して いくよう励んだ。結果、RL=6k の場合が2石エミッタフォロワ回路と 比較して大幅に改善された。

また、製作した回路の動作確認をオシロスコープなど使用し確認しシ ミュレーションとあまり変わらず動作し、良い回路が製作できたと感じ ている。

# 第十章 位相補償によるひずみ率と周波数特性の改善

#### 10.1 MicroCap5/CQ での設計

ひずみ率は位相補償により改善できる。図 10 - 1 は、図 9 - 3 の AC 解析でのピークを除去するために、他の回路で使われていた位相補償 を 3 石エミッタフォロワ回路に加えてみたものであり、異極性 2 段エ ミッタフォロワより、3 石エミッタフォロワよりもひずみ率特性を良 くするため、3 石エミッタフォロワ回路に、R7 と C3 を直列に挿入し たものである。



また、シミュレーションによる解析と回路の製作も行った。

<u>図10-1 位相補償を追加した3 石エミッフォロワ回路</u>

## 10.2 シミュレーションと解析結果

図 10 - 1 の AC 解析、周波数特性を、次の図 10 - 2,図 10 - 3 にそれ ぞれ表す。なお、図 10 - 2 の AC 解析では R7 値を決めるべく、R7=100 ~1k に設定した場合を 100 刻みで表している。



まず、図 10 - 2 からもわかるように、R7=300 の場合、フラットの ときが 0.385dB、そこから - 3dB 下がった - 3.385dB の値、カットオフ 周波数が 83.689 MHz となった。結果、R7=200 ~ 300 のときが、理 想だったので設計、製作では 240 を使用している。



次に、図 10-3 をみてみる。上が入力(青線)、下が出力(赤線)となっている。 これから入出力の差は、0.019V であった。

次に、位相補償を加えた3石エミッタフォロワ回路のひずみ率表を、表10-1 に、ひずみ率特性グラフを、図10-4に示す。

入力電	0.0001	0.001	0.005	0.01	0.05	0.1	0.5	1
<b>圧(V)</b>								
VRms	0.000069	0.000699	0.00349	0.006992	0.03495	0.06991	0.34958	0.69917
(V)								
ひずみ	2.221m	0.216m	0.037m	0.039m	0.2018m	0.4028m	2.019m	4.123m
率								
1kHz								
[%]								

<sup>&</sup>lt;u>表10-1 位相補償を加えた3 石エミッタフォロワ回路のひずみ率表</u>



#### 図10-4 位相補償を加えた3 石エミッタフォロワ回路のひずみ率特性

赤線は、実測値であるが、ここでも実測値は測定することができなかった。実際にはもっと小さいことは確かである。

結果、第九章での3石エミッタフォロワのシミュレーション AC 解析した際、 1.086dB のときに 50.332MHz のピークが出たが、これに位相補償をかけてやる と、見事にピークが下がった。ひずみ率特性も、異極性2段エミッタフォロワ、 3石エミッタフォロワに比べて格段によく、シミュレーションと比較しても期待 どおりの結果が出たといえる。

## 10.3 実際に製作した位相補償を加えた3 石エミッタフォロワ回路

図10-2が実際に製作した位相補償を加えた場合の3石エミッタフォロ ワ回路である。完成した位相補償を加えた3石エミッタフォロワ回路を、 テスターで確認し、オシロスコープで、入出力の波形の確認を試みた。 結果、シミュレーションと比較しても、さほど差はなくこの回路は、正 常に動作していることが確認できた。



図10-2 実際に製作した位相補償を加えた3 石エミッタフォロワ回路

### 10.4 シミュレーション値、実測値比較

図 10 - 1 の、ノード 1~12 のシミュレーション値と実測値の比較表 を表 10 - 2 に示す。

	シミュレーション値	実測値		
ノード 1	0.00(V)	0.00(V)		
ノード 2	-1.743(mV)	-1.0(mV)		
ノード 3	5.00(V)	5.00(V)		
ノード 4	4.535(V)	4.54(V)		
ノード 5	-611.241(mV)	-0.672(V)		
ノード 6	-5.00(V)	-5.1(V)		
ノード 7	-604.490(mV)	-0.670(V)		
ノード 8	4.555(V)	3.889(V)		
ノード 9	110.3(mV)	131.2(mV)		
ノード10	109.012(mV)	110.6(mV)		
ノード11	3.840(V)	3.3(V)		
ノード12	-1.743(mV)	-1.0(mV)		
表10-2	シミュレーション値と実測値比較表			

表 10 - 2 を見ると、この場合も多少の電圧の差は見られるが、正常に動作した といえる。

次に、位相補償を加えた3石エミッタフォロワ回路の周波数特性の比較を試み たが、この場合のカットオフ周波数は、1.422MHz と測定された。このときも、 300kHz くらいから減衰し始め、正しい実測値を得ることができなかった。

#### 10.5 考察

この第十章では、R7とC3を直列に挿入する位相補償により、ひず み率をより改善していくことを目的としている。この位相補償は、た またま他の回路で使用されているのを発見し、ひずみ率、周波数特性 が改善されていた。オリジナル回路として位相補償を加えてみた結果、 3 石エミッタフォロワ回路の AC 解析した場合のピークが見事に下が り、期待どおりの結果を得ることができた。

# 第十一章 総括

本研究では、1石反転増幅器、異極性2段エミッタフォロワ回路、 3石エミッタフォロワ回路、位相補償を加えた3石エミッタフォロワ 回路と、4つの回路を設計・製作し、その動作を学んだ。また、 MicroCap5/CQで設計してからシミュレーション予測し、実測値と比 較することで、それまでの経過を学んでいった。しかし、その節々で 様々な苦労を経験した。

まず、この研究で重要なポイントであるひずみ率特性と、周波数特 性。この2つにあたっては発振器自体のひずみ率が0.402%とあらわ れてしまい、ケーブルに関しては、高い周波数に耐えきれずに300KHz くらいで減衰してしまった。しかし、シミュレーション値によるひず み率は、異極性2段エミッタフォロワ回路と比べ、3石エミッタフォ ロワ回路、位相補償を加えた3石エミッタフォロワ回路のひずみ率は、 大幅に改善された。

4 つの回路を設計し、MicroCap5/CQ でのシミュレーションをそれ ぞれ行い、感光基板から製作する際にも、露光やエッチングで多くの 時間と苦労を費やしただけに、この2 つの実測値が正しく測定できな いと理解したときは本当に悔しかった。しかし、本研究で私は、様々 な難関にあたり、何とか設計し、製作し期待どおりに動作し、本当に 良かったと感じている。

最後に、自分なりに精一杯努力し、ここまで頑張れた自分に驚いている。

# 参考文献

- 1. 小高明夫・佐藤邦夫著 「改訂版」SPICE による電子回路の基礎(東海大学出版界)
- 2. 黒田徹著 はじめてのトランジスタ回路設計(CQ 出版社)
- トランジスタ技術 SPECIAL No.56 特集 電子回路シミュレーター活 用マニュアル(CQ 出版)
- 4. パソコン用電子回路シミュレーターMicroCap5/CQ 取扱説明書(CQ 出版)

#### 使用ソフト

- 1. MicroCap 5 /CQ SpectrumSoftware 社
- 2.PCBE 高戸谷隆 氏

# 謝辞

今回の研究と論文の作成にあたり、終始丁寧なご指導と、ご指示を承りました 高知工科大学電子・光システム工学科、綿森道夫助教授に深い感謝の意を表しま す。

また、高知工科大学電子・光システム工学科在学中にご指導を賜った原央学科 長に心から感謝いたします。

最後に高知工科大学電子・光システム工学科在学中、本研究の実験遂行、各過 程で終始ご厚意、ご協力を頂いた高知工科大学電子・光システム工学科、平木昭 夫教授・河津哲教授・河東田隆教授・神戸宏教授・成沢忠教授・矢野政顕教授・ 畠中兼司教授・西本俊彦教授・橘昌良助教授・野中弘二助教授・八田章光助教授・ 井上昌昭助教授・関口晃司助教授・笠原泰講師・武田光由実験講師・西田謙助手 の方々には重ねて感謝の意を述べさせていただきます。

また、本研究を遂行するにあたり細部にわたり実験にご協力いただいた梅村佳克 氏、久保格致氏、嶋真秀氏、新田敏弘氏に感謝いたします。