

# 卒業研究報告

題目

強誘電体評価用電気回路の作製と  
PbTiO<sub>3</sub>(PTO)薄膜の電気的特性の評価

---

指導教員

河東田 隆

---

報告者

杉野 友紀

---

平成 14 年 2 月 5 日

---

---

# 目次

---

---

第一章	序論	
1.1	はじめに	1
1.2	本研究の目的	2
第二章	使用装置説明	
2.1	PE-CVD 装置	3
2.2	X 線回析装置	7
2.3	原始間力顕微鏡	9
2.4	顕微ラマン分光装置	10
2.5	真空蒸着装置	12
2.6	まとめ	13
第三章	PTO 薄膜と Sawyer-tower 回路の作製とその電気的性質	
3.1	PTO 薄膜の作製	14
3.2	Sawyer-tower 回路の作製	16
	3.2.1 ヒステリシス特性	
	3.2.2 Sawyer-tower 回路の作製	
3.3	電気的特性の観測	20
第四章	ヒステリシス特性の評価	
4.1	ヒステリシス特性と a 軸 c 軸配向比についての考察	25
4.2	ヒステリシス特性の膜厚依存についての考察	26
4.3	ヒステリシス特性が測定できなかったことについての考察	27
4.4	本章のまとめ	27
第五章	本研究の結論	
5.1	本研究の結論	34

# 第一章

## 序論

### 1.1 はじめに

強誘電体の歴史は、1921年に Valasek によりロッシェル塩 ( $\text{NaKC}_4\text{H}_6/4\text{H}_2\text{O}$ ) が強誘電性を示すのが始まりである。以来、リン酸二水素カリウム ( $\text{KH}_2\text{PO}_4$ )、チタン酸バリウム ( $\text{BaTiO}_3$ ) や硫酸グリシン等多くの物質から強誘電性が見出され、現在までに数100種類の強誘電体材料が発見されている。強誘電性とは、結晶構造により発生する電気的性質で電場を印加しなくても自発的に電気分極を持ち、この自発分極が温度上昇と共に減少し、ある温度になると消失するものをいう。この温度を強誘電相転移温度(キュリー温度:  $T_c$ )という。この強誘電性の発生理由によって秩序 無秩序型と変位型の二つに分けられる。前者は、KDP 属のリン酸二水素カリウムや TGS 属の硫酸トリグリンなどがあり、結晶の各格子点に回転もしくは反転できる永久双極子が存在し、これらが整列することにより自発分極が生じるものである。後者は、ペロブスカイト属のチタン酸バリウムやイルメナイト属のニオブ酸リチウムなどがあり、高温相(常誘電相)より温度降下と共に結晶内の成分イオンが中心対称性の構造から、正イオンと負イオンを形成するそれぞれ一つの副格子が相対的に自発分極容易方向にわずかに自発変位する事により、中心対称性が失われ自発分極が生じる。強誘電体の電子材料として特徴には、ヒステリシス特性や誘電率の大きさ、強誘電性を示す温度(キュリー温度)、圧電効果・焦電効果・電気光学効果・非線形効果が顕著であるなどがある。このような様々な特徴が強誘電体がメモリに応用されている理由である。

近年、パソコンメモリの大容量化が進み卓上のマシンで大きなプログラムを高速で処理することができるようになってきた。しかし、現行のメモリである DRAM (Dynamic Random Access Memory)・SRAM は高速性に優れているが常に電力を供給しないと記憶内容は消えてしまう。この為、消費電力が大きくなり、モバイル機器には不向きである。電力を供給しなくても記憶内容が消えない現行のメモリの代表は Flash メモリがある。この Flash メモリは携帯電話、デジタルカメラ等に使用されている。しかし、動作速度が遅く、書き込み電圧が高く消費電力が高い等の問題が残っています。この問題を解決するのが高密度な不揮発性メモリである。この中でも FRAM(Ferro-electric Random Access Memory)と呼ばれる強誘電体メモリが期待を集めている。その理由として、FRAM は現在もっとも広く使われている DRAM のキャパシタ部分を強誘電体薄膜に置き換えたもので、強誘電体の分極反転とそのヒステリシス特性を利用した高速、低消費

電力、高繰り返し特性、不揮発性という事があげられる。

強誘電体材料の工業的応用では常誘電相を利用した容量素子が主であった。これには、強誘電体として単結晶や多結晶の固まりが用いられていた。しかし、半導体素子への応用を考えると、1センチ平方の半導体チップの中に数十万個の容量素子を作成するにはその面積や厚さそのものを小さくする必要がある。つまり、強誘電体材料は薄膜である必要がある。この強誘電体薄膜からヒステリシス特性を得るためのソーヤータワー回路が必要である。本研究は、このソーヤータワー回路を作製することをテーマとする。

## 1.2 本研究の目的

本研究の目的は、ヒステリシス特性を得るためのソーヤータワー回路を作製し、強誘電体 PTO の電気的特性を評価すること目的とする。ヒステリシス特性の膜厚依存、 $a$  軸  $c$  軸配向比との関係について明らかにする事を目的とする。

## ＝ 第二章 ＝

### 使用装置説明

#### 2.1 PE-CVD ( Plasma-Enhanced Chemical Vapor Deposition ) 装置

直流、高周波、マイクロ波電力等によって一定の圧力のガスを放電させプラズマ状態にし、化学的に活性なイオンやラジカル(励起原子又は分子)を生成させる。プラズマ CVD 技術は、原料ガスがプラズマ中で生成された活性粒子により、基板表面での化学反応を促進し、低温で基材上に薄膜を形成する装置である。図 2.1 にプラズマ CVD 装置での薄膜の成長過程を示す。直流は薄膜形成にはほとんど用いられず、高周波放電とマイクロ波放電が多用される。

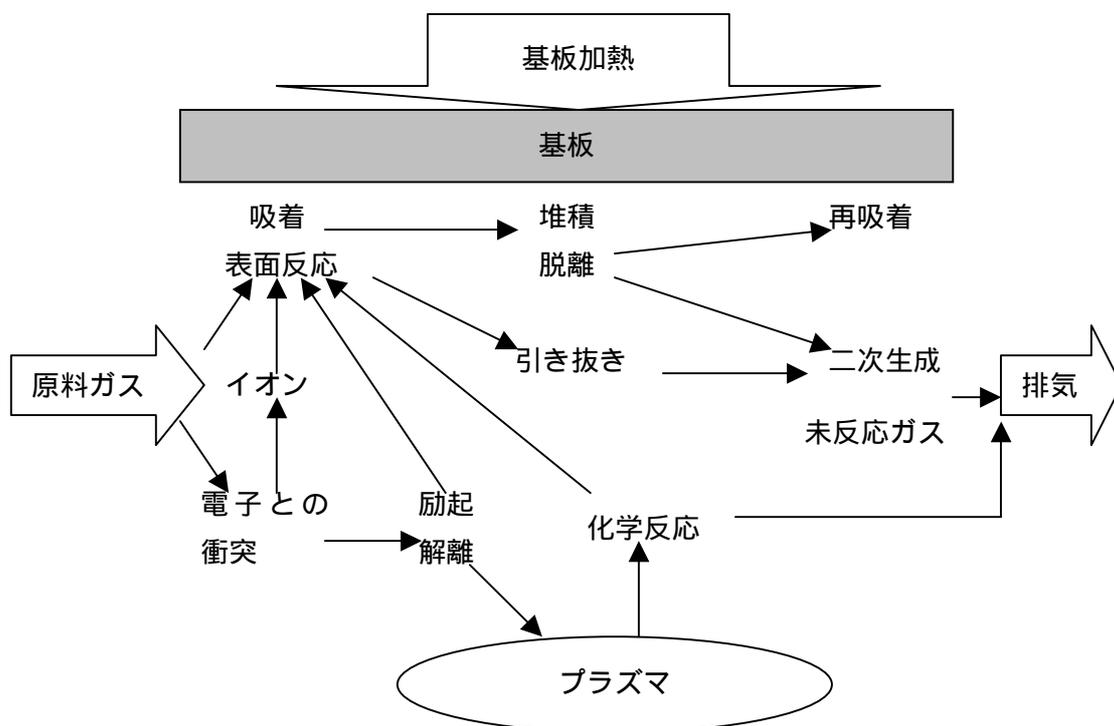


図 2.1 PE-CVD 装置の薄膜の成長過程

熱 CVD と比べ PE-CVD の長所は、低温で緻密な薄膜が形成できること、熱分解では不可能か反応が遅い物質でも、適当な堆積速度で薄膜形成が可能である事や熱分解温度の異なる原料からの物質を種々の組成比で合成することができるなどがあげられる。短所は、光 CVD に期待されるような、望ましいラジカルを選択的に生成させることはできないという事である。これらの他にも、PE-CVD にはイオンと電子が存在するという特徴がある。プラズマ CVD における主要な成膜種はラジカルであるが、イオン、電子の膜表面への衝突は物性に影響を与えるため、基板をバイアスし衝突するイオンのエネルギーを制御することが重要である。大きなイオンエネルギーによって凹凸表面の凸部をスパッターし、凹部に選択的に成膜してトレンチカバレッジを向上させることも可能である。表 2.1 は一般的な CVD 法の特徴とその他の成膜法の特徴をまとめたものである。

表 2.1 CVD 法とその他の成膜法の特徴

CVD 法	スパッタリング法	ゾルゲル法
成膜速度が速い 多成分薄膜の組成制御性に優れている 合成時の残留応力が小さく、成膜中に結晶欠陥を生じにくい 高い段差被覆性 広い面積に成膜でき、量産性に優れている	プラズマフリーであるため、基板へのダメージが少ない 高真空での成膜が可能 クリーンな雰囲気での成膜が可能 最も量産化の完成度が高い	組成比やドーパントの制御が容易 ウェハの面内均一性が比較的得られやすい 欠点として段差被覆性が悪い

図 2.2 に本研究で用いた PE-CVD 装置の概略図を示す。CVD 装置は基本的にガス供給系、反応系、排気系から構成されている。

CVD 法には反応ガスとそれを輸送するキャリアガスが用いられる。本研究の PE-CVD 装置では反応ガスとしては酸素ガス(O<sub>2</sub>)、キャリアガスとしては窒素ガス(N<sub>2</sub>)を使用している。反応ガスとキャリアガスの流量をマスフローコントローラ(MFC)によって制御している。原料の適当な蒸気圧を得るために、原料の入った容器の温度を制御し一定に

保っている。鉛原料である  $\text{Pb}(\text{DPM})_2$  は高温で気化させる固体昇華法を用いて供給している。チタン原料である  $\text{Ti}(\text{i-OC}_3\text{H}_7)_4$  は気化器で加熱し気化させる溶液気化供給法が用いて供給している。原料ガスの停滞をできるだけ減少させるために切り替えバルブは、三方弁バルブの組み合わせで構成されており、複数の反応ガス(鉛・チタン・酸素)および窒素キャリアガスを混合器(mixer)で混合し、反応室に供給している。ガス供給系と反応室を結ぶステンレスの配管は気化した原料が配管内で凝固することを防ぐために下流(反応室側)程、温度を高くし制御するため温度勾配を設けている。

加熱方式は抵抗加熱方式を採用し基板のみを 700 まで加熱することができる。また、反応室はステンレス製で反応室の内壁は冷却水で冷却するコールドウォール型を用いている。図 2.2 に示すように平行平板型の放電装置で、電極間距離は可変であり 57mm にし、電極サイズは 2 インチ、電極の一方を接地し、他方に高周波電圧を印加する構造になっている。プラズマは工業用周波数(13.56MHz)の高周波(RF:Radio Frequency)電力によるグロー放電を用いて発生させたグロー放電プラズマである。熱対流によって起こる原料ガスの不均一さを避けるために、基板回転を行い膜の均一性向上を促す。また、原料供給ノズルを反応室側面から挿入することで、未反応原料ガスを容易に排気することができ、副成物の生成と、原料ガスの基板表面への再吸着を抑制することができる。

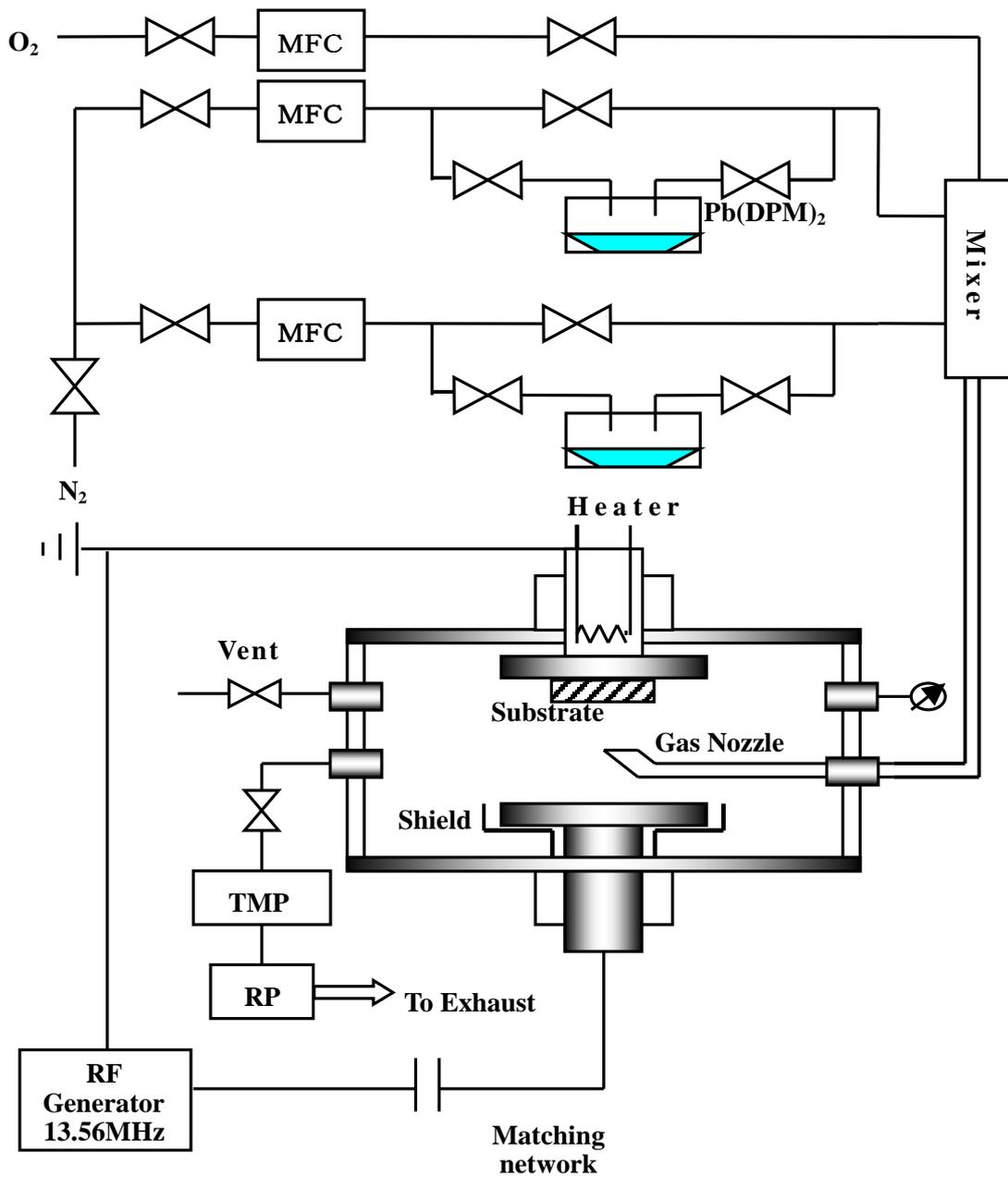


图 2.2 PE-CVD 装置概略图

## 2.2 X線回折装置 (X-ray diffraction, XRD)

X線回折装置は、波長の回折現象を利用し、物質中の原子・分子配置の周期性に関する情報を得るための装置である。

物質には様々な状態があるが、粉末試料の多くは、原子・分子が空間的に規則正しく配置している結晶が集まったものである。そして、この原子・分子の周期構造を回折格子として利用する。しかし、回折現象を観測するためには、さらに格子間隔と同程度の波長の「光」が必要である。これには中性子線や電子線も該当するが、実験室系での測定にはX線が最も広く、日常的に利用されている。

X線回折装置はX線発生部、ゴニオメータ、X線検出器、計数装置、システムコントローラ、コンピュータシステムで構成されている。図2.3にゴニオメータの図を示す。

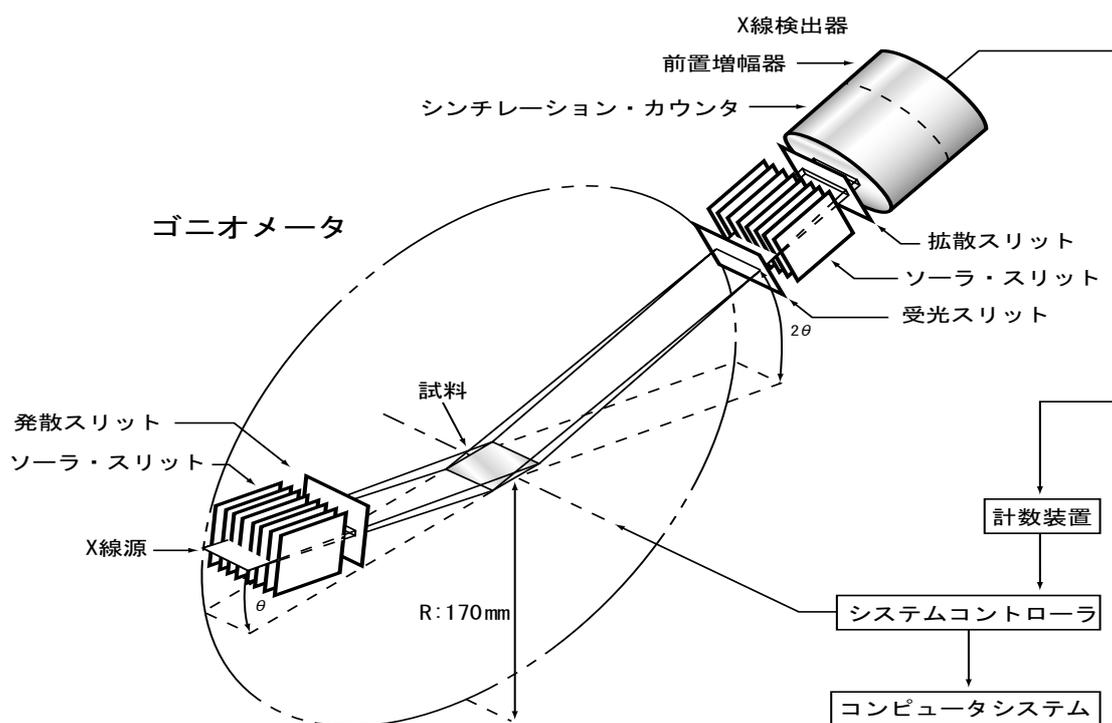


図 2.3 ゴニオメータ

ゴニオメータは独立に回転する軸を2つ持っている。試料面へのX線の入射角と反射角が等しくなるようX線検出器が試料の2倍の速さで回転するようにシステムコントローラによって制御されている。X線源から発生したX線はソーラ・スリット、発散スリットを通り、細い平行ビームとなって試料に入射する。試料に入射したX線は回折現象を起こす。回折光(反射光)は受光スリット、ソーラ・スリット、散乱スリットを通

リシンチレーション・カウンタで検出され、検出された X 線は計数装置、システムコントローラを経てコンピュータシステムに記録される。X 線源から X 線は完全な平行光ではなく分散と呼ばれる広がりを持っているため、各スリットを用いて分散を制限、制御し空間分解能を改善させている。発散スリットは水平方向の分散を制限し、散乱スリットは水平方向の分散を制御している。受光スリットは測定の空間分解能を決めている。ソーラ・スリットは回折面に垂直な方向の分散を制限している。シンチレーション・カウンタは X 線が入射すると蛍光を発する。蛍光を発する物質は NaI 単結晶が使われ、X 線量のエネルギーに比例した光子数を発生させる。発生した光子は電気量に変えられ電圧パルスになる。

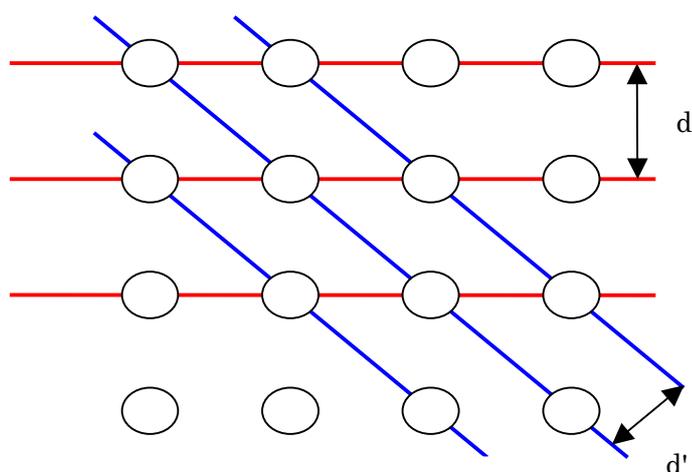


図 2.4 結晶中の原子の配列モデル

回折現象はブラッグの回折条件を満足する限られた方向に非常に強い回折光が現れる。回折光の現れた反射角  $2\theta$  を標準物質の回折データと照らし合わせることで、試料中に目的の結晶物質が含まれているか容易に確かめることができる。

回折現象はブラッグの回折条件を満足する限られた方向に非常に強い回折光が現れる。回折光の現れた反射角  $2\theta$  を標準物質の回折データと照らし合わせることで、試料中に目的の結晶物質が含まれているか容易に確かめることができる。

図 2.4 は、結晶中での各原子の規則的配列を表したもの。そして、これらの原子を通る面（青色、紫色の面）を考えると、結晶はこれらの面が等間隔で無数に並んでできたものと見なすことができる。この面は原子網面（格子面）と呼ばれ、回折現象は原子網面から反射した X 線が相互に干渉して引き起こすと考えられる。

図 2.5 のように 格子面間隔を  $d$  とすると、X 線の干渉により  $2d \sin\theta = n\lambda$ （ブラッグ

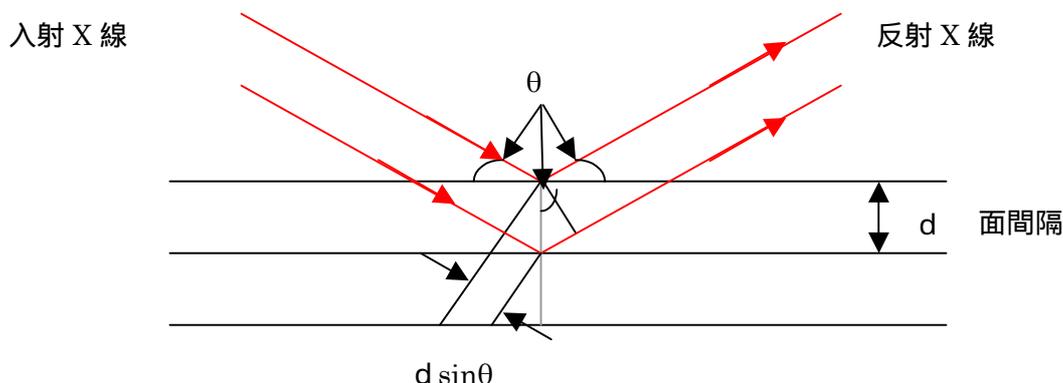


図 2.5 X 線の干渉原理（ブラッグの条件）

グの条件)で示される方向にだけ強度が認められ、それ以外の場所では弱くなり観測されない。

### 2.3 原子間力顕微鏡(Atomic Force Microscopy, AFM)

原子間力顕微鏡はカンチレバーと呼ばれる AFM の根本原理は、プローブと試料表面間に働く力(原子間力)を検出することである。カンチレバーの先についた探針と試料との間にかかる原子間力を利用し、原子間力が一定になるように探針を制御することによって、試料表面の凹凸を測定して、それを画像化する顕微鏡である。図 2.6 は探針を示す。

カンチレバーは、一般に試料表面 - 探針間に働く力は柔らかいバネの先端に鋭い探針でバネのたわみをレーザー光で検出する。試料表面の画像 (AFM 像) を得るためには、表面 - 探針間に働く力を一定に保ちつつ、圧電素子を用い針を試料表面に沿って走査する。このと

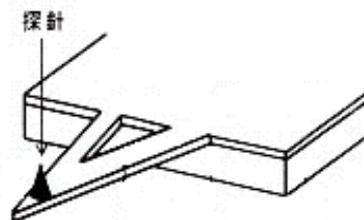


図 2.6 AFM の短針

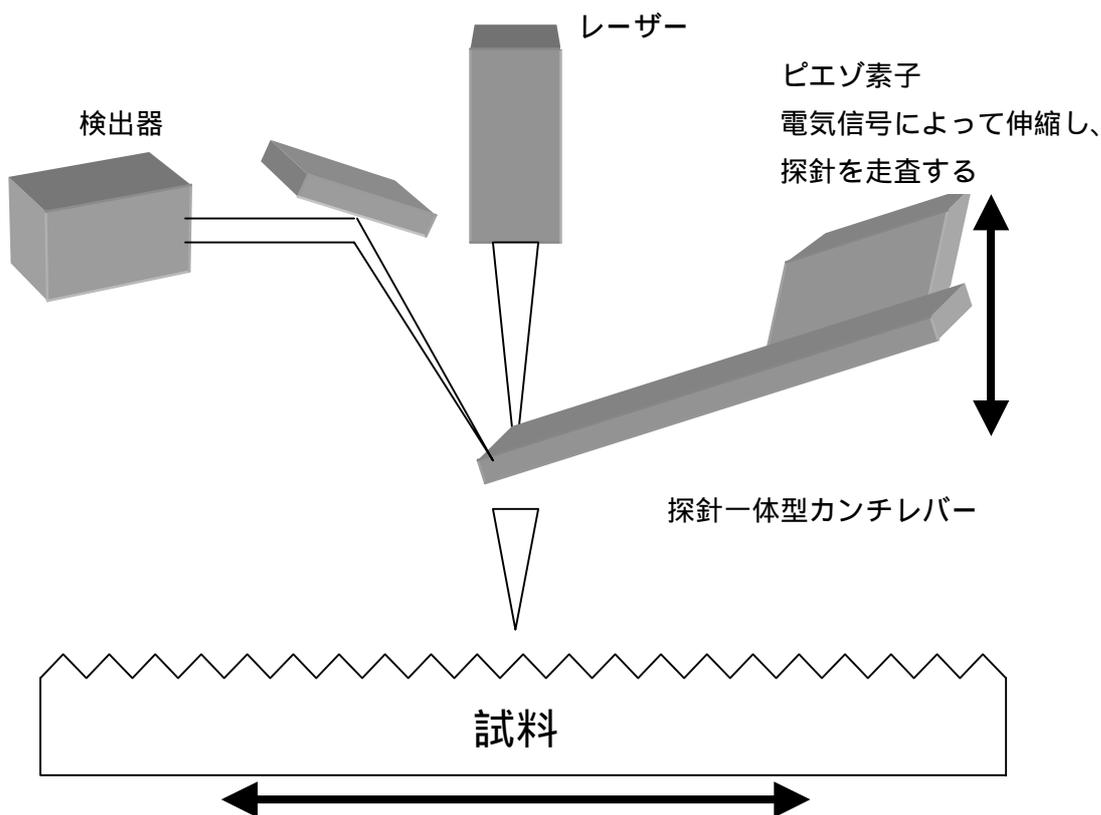


図 2.7 AFM の測定スタイル

き表面 - 探針間に働く力を一定に保つために圧電素子に加えた制御電圧を記録し、画像化することにより AFM 像が得られる。AFM の最大の特徴は「力」を検出する事である。したがって、観察試料の導電性を要求しない、つまり絶縁性の試料も観察できるところ

にある。この光学検出系は“光てこ法”を利用したもので、カンチレバーの微小な変位を検出器上に拡大投影して検出している。検出器には分割形検出器を使用し、A,Bそれぞれの検出信号量の差(A-B)を演算回路によって演算することで位置情報を得ている。つまり、カンチレバーの先端が上下に変位し反射スポットの位置がずれると検出信号量の差(A-B)の演算結果に変化が生じる。誤差増幅器はこの結果を受けて圧電素子駆動電源(Z駆動部)に基準位置からの誤差が最小となる出力を送っている。このフィードバック回路により、例えばカンチレバーが上方に変位した場合にはZ圧電素子が縮み、カンチレバーの姿勢が元の位置に戻る。このようにAFMは探針と試料間に作用する原子間力を一定に保持するフィードバック制御下で試料表面上を走査し、この時のZ駆動電圧を距離換算したデータに基づいて凹凸情報として画像化する。図2.7にAFMの測定スタイルを示す。

ちなみに本研究で使用したAFM装置では原子レベルでの観察ができ、XY軸は $1\mu\text{m}$ ~ $10\mu\text{m}$ 、Z軸は $10\text{nm}$ ~ $2\mu\text{m}$ までの測定が可能である。

## 2.4 顕微ラマン分光装置

研究に使用した顕微ラマン分光装置について以下に説明する。顕微ラマン分光装置は、光学顕微鏡で拡大観察される物体の特定な局所にレーザー光を集光して、その部分がどのようなラマンスペクトルを示すのかを知ることにより、局所の情報を得ることができる装置である。図2.8に本研究で使用した顕微ラマン分光装置の模式図を示す。顕微ラマン分光装置は、光学顕微鏡と光源と分光器との3部分からなる。光源には、アルゴンイオンレーザー( $514.5\text{ nm}$ )を使用した。分光器に導入されたレーザーは、はじめにレーザーバンドパスフィルタによって、 $514.5\text{ nm}$ 以外の成分が除去される。2つの対物レンズとミラーによって、ビームを平行にし、ノッチフィルタに到達させる。ノッチフィルタに到達したビームは反射して、顕微鏡の光学系に導入される。顕微鏡内に導入されたレーザーは、ミラーにより下方に向きを変え、対物レンズを通して試料に照射される。顕微鏡に取り付けられたCCDカメラによって、レーザーの焦点位置を確認したり、試料表面を見て任意の場所を測定することができる。顕微鏡の対物レンズには10倍、50倍、100倍があり、これを変えることにより、ビーム径が変わり、分解能も変わる。試料で反射したレーザーは、同じ光路で分光器に戻る。ここで、はじめにノッチフィルタに到達するが、ノッチフィルタとレーザーが、この角度であると反射せず、レーザーは通過する。このとき、レーザーの波長 $514.5\text{ nm}$ の成分だけが除去される。つまり、レイリー散乱光は、除去され、ラマン散乱光のみ残る。そしてスリットにより光が絞られ、ラマン散乱光のみプリズムミラーに到達する。プリズムミラーに到達したラマン散乱光は、向きを変え、グレ

ーティングにより分光される。グレーティングは2つあり、2400本/mmと1800本/mmである。グレーティングにより分光されたラマン散乱光は、プリズムミラーで向きを変え、CCD検出器で光学的信号を検出される。検出された信号は、PCによって処理され、ラマンスペクトルとして表示される。

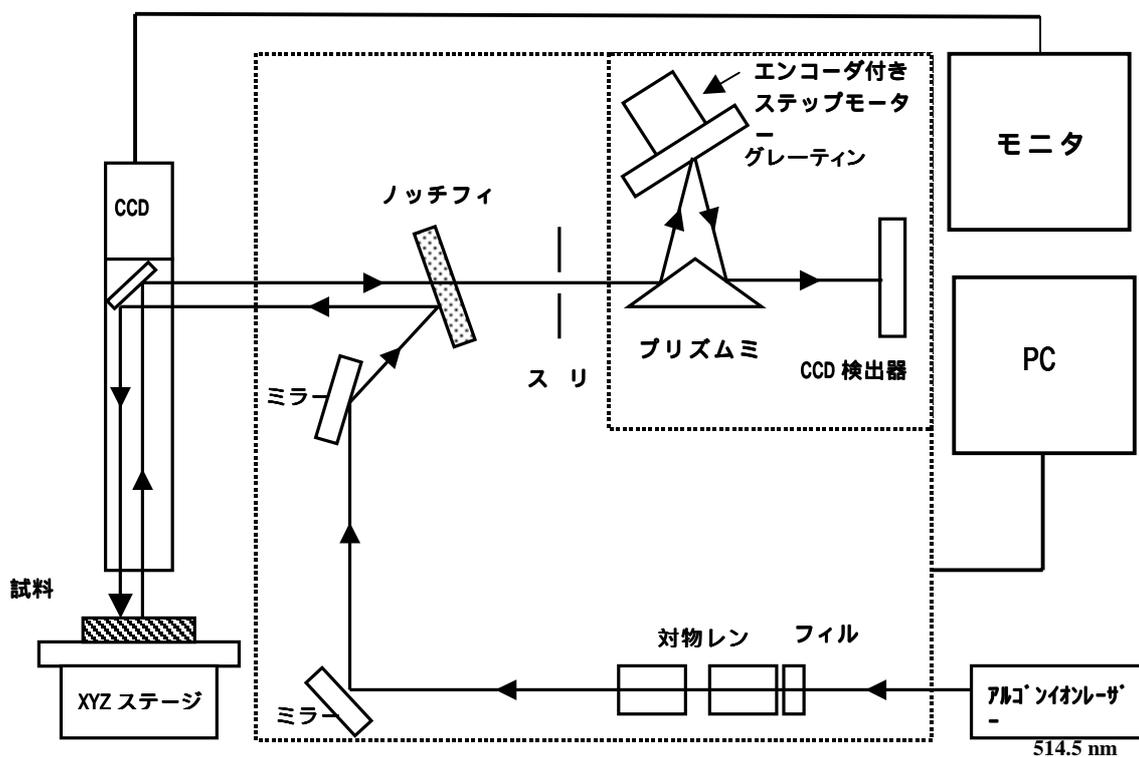


図 2.8 顕微ラマン分光装置の模式図

## 2.5 真空蒸着装置

単位時間あたり単位面積から飛び出す、すなわち蒸発する原子または分子の数は、温度に依存する。閉じられた空間では、蒸発面上に飽和圧力が生じ、この状態では蒸発面から蒸発する分子と、蒸発空間から蒸発面に戻る分子の間に平衡状態が存在する。しかし、実際の蒸発では、このような平衡状態は発生せず、蒸発表面の外周部に蒸気流の影ができる。したがって、蒸発表面から飛び出す原子や分子は、蒸発源よりも温度が低い周辺に全部凝結する。

図 2.9 は本研究で使用した真空蒸発装置である。

高真空中の蒸発では、蒸発物は真空中で加熱され、蒸発分子が直線的に飛行するために、 $10^{-4}$ Torr 以下の低い圧力が必要である。したがって蒸着槽内は真空排気装置により、常にこれ以下の圧力にしなければならない。

高真空中における蒸気流は蒸発源表面から発生し、この蒸気流に基板をいれる事により、蒸発物質の一部が付着し蒸着される。蒸着効率は蒸発源に対向する基板との配置関係によって決まる。一般的に蒸気流のかなりの部分が蒸気槽の周壁に付着し、薄膜生成に寄与しない現象は避けられない。

蒸気流密度の分布は、蒸発時のパラメータに依存し、この蒸気流密度分布と蒸気槽内における蒸発源および基板の位置関係が、基板上の膜圧分布を決定する。基板表面における蒸気流密度が高くなればなるほど、膜の生成速度が速くなる。

薄膜の性質は蒸発材料、蒸着層の厚み、蒸着プロセスのパラメータなどにより左右される。基板における凝固条件、とくに表面状態および温度が、薄膜の組織とその性質に

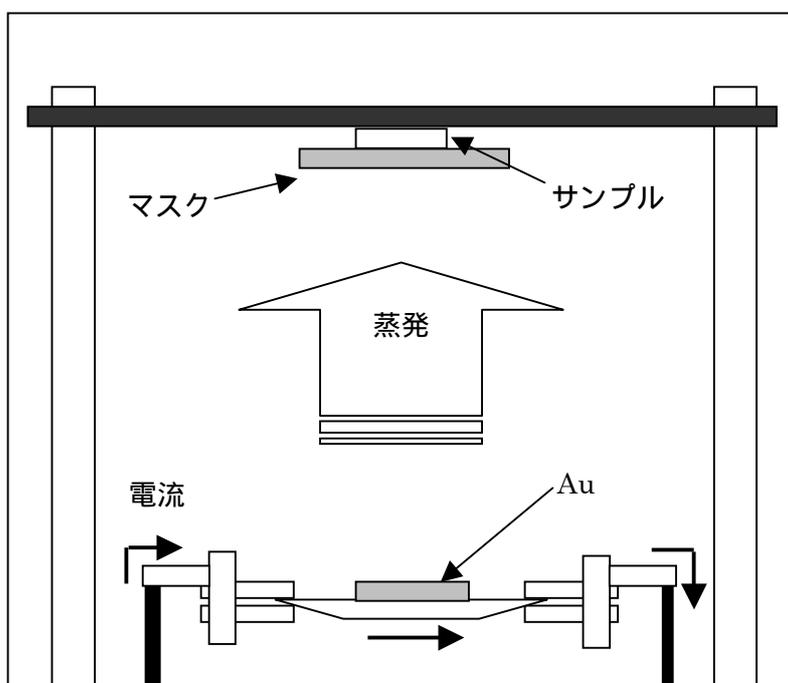


図 蒸着装置内部の概略図

影響を与える。同様に、蒸着前の基板の前処理および清浄処理も影響をおよぼす。

蒸発粒子の他に、雰囲気残留ガスも基板に入射し堆積するか、また凝固する蒸発粒子と反応するが、これは蒸着作業に悪影響をおよぼす。したがって、基板に入射する蒸発粒子の数に対し、残留ガス粒子の比はできるだけ小さく押さえる必要がある。これは、蒸着中の圧力を低くし、または凝固速度を十分速くすることによって避けることが出来る。一方、特殊な目的として、ガス雰囲気による残留粒子の堆積や反応が利用される事もある。この種の用途の場合は、一定のガス成分と雰囲気圧力を保持しなければならない。

蒸発プロセスのパラメータを所定の許容範囲に保つためには、測定器や制御装置が必要である。

## 2.6 まとめ

PE-CVD 装置・X 線回析装置・AFM・ラマン分光装置・真空蒸着装置、以上の装置を用いて、本研究をおこなった。本章では、各装置の特徴、原理などについて簡単な解説を行った。装置を用いた作成や評価は次章より報告する。

## —— 第三章 ——

# PTO 薄膜の作製と Sawyer-tower 回路 とその電気的特性の観測

### 3.1 PTO 薄膜の作製

本研究で作製した PTO 薄膜について述べる。本研究では、PTO の電気特性を観測するため、MgO(100)基板の上にスパッタで下部電極 (Pt (100) 電極) をつけ、その上から PE-CVD を用いて PTO 薄膜を成膜した。上部電極として真空蒸着装置を用いて PTO 薄膜に Au を蒸着した。表 3.1 と Pt と Au の特性を示す。

Pt 電極は強誘電体材料とのミスマッチが小さいという利点があり、この他にも、反応

表 3.1 Pt と Au の特性

	Pt	Au
原子量	195.08	196.96654
金属性	遷移金属	遷移金属
安定同位体	有	有
沸点(°C)	3827	2710
融点(°C)	1772	1064.43
原子半径( )	1.39	1.44
密度 (g/cm <sup>3</sup> )	21.37	19.3
比熱 (cal/mol°C)	21.37	0.031
結晶構造	fcc	fcc
イオン化エネルギー (eV)	9	9.225
電気親和力 (eV)	2.128	2.3086

性が低い、高温耐性に優れる、細密充填構造である FCC(面心立方格子)構造をとるため自己配向性が強いという特徴がある。

Au 電極はスパッタで PTO 薄膜につけると PTO 薄膜が劣化するため、真空蒸着装置を用いて蒸着した。Au は Pt に比べ、融点と沸点が低い。このため、Pt よりも真空蒸着するのに適した特徴を持っている。真空蒸着装置を用いることにより、PTO 薄膜が劣化することなく Au 電極を付ける事ができた。真空蒸着装置で使用したマスクの直径は 0.2 mm でマスクの面積は 0.0314 mm<sup>2</sup>であった。蒸着した Au 電極の直径の平均値は 191.34 μm で面積の平均値は 0.0288mm<sup>2</sup>であった。

次に PTO の成膜の条件について図 3.2 に示す。本研究で作成した PTO は、成膜時間を制御し、膜厚を変えたものを作成した。作製した PTO 薄膜の膜厚は 17nm , 28nm , 39nm , 48nm , 58nm , 76nm , 89nm , 115nm , 170nm となった。

表 3.2 PTO の成膜条件

成長方法	MOCVD
成長圧力	10 Pa
基板温度	546 °C
電極間距離	57 mm
流量	
Pb(DPM <sub>2</sub> )	50 sccm
Ti(I-OC <sub>3</sub> H <sub>7</sub> )	5 sccm
O <sub>2</sub>	50 sccm

## 3.2 Sawyer-tower 回路の作製

ここでは、まず Sawyer-tower 回路で測定するヒステリシス特性について述べた後、Sawyer-tower 回路の作製について述べる。

### 3.2.1 ヒステリシス特性

多くの強誘電体は  $ABO_3$  という化学式で表わされ、中央付近に小さい方の金属元素を含んだ酸素八面体構造を内蔵する。強誘電相においてペロブスカイト型構造は正方晶 ( Tetragonal )、斜方晶 ( Orthorhombic )、菱面体晶 ( Rhombohedral ) のいずれかの構造を取る。常誘電相においては立方晶のペロブスカイト構造を有しており、変形もなく中心対称構造をしている。

本研究で作成した PTO はペロブスカイト結晶構造をとり、 $ABO_3$  構造を持つ立方晶系 ( 図 3.1 ) である。図 3.1 に示される

ように、A サイトには鉛元素、B サイトにはチタン元素、O サイトには酸素元素が位置する。電界を印加する事によって、結晶構造は少し歪み  $Pb^{2+}$  イオンと  $Ti^{4+}$  イオンは  $O^{2-}$  イオン対して図 3.2 のように相対的に変位する。このため、正電荷の中心と負電荷の中心が一致せず、結晶内に電氣的不均一 ( 分極 ) が生じる。図 3.2 のように PTO の分極方向が c 軸方向に分極する。また、PTO は a 軸より c 軸のほうが格子定数が小さい。a 軸と c 軸の格子定数が次章で示す。

通常の方法で作製された強誘電体においては、多結晶はもちろん、単結晶においても自発分極の方向が試料全体にわたって一様である事はほとんどなく、結晶粒あるいは結晶を多数に分ける小さな領域内でのみ方向がそろっている。この小さな領域を分域 ( domain ) と呼ぶ。このような強誘電体に電界を印加する

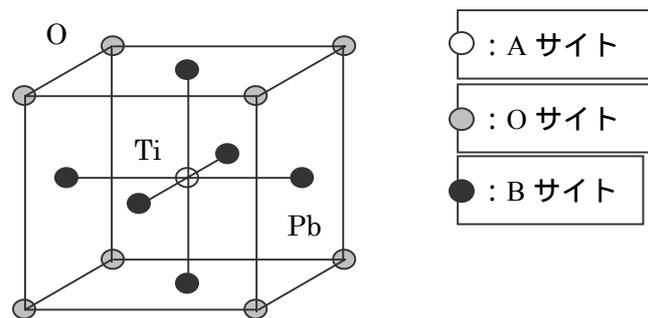


図 3.1 PTO のペロブスカイト結晶構造

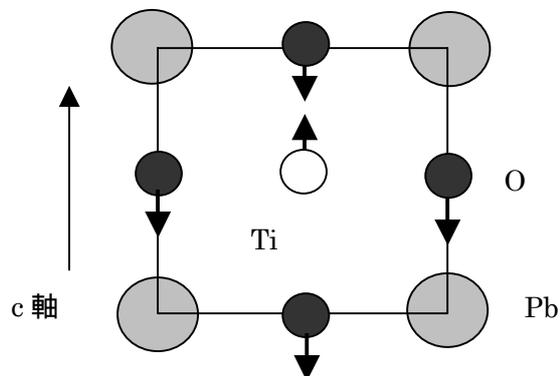


図 3.2 強誘電体結晶に自発的に生じる原子の変位

前の状態では、各分域の方向は異なっており、全体として自発分極にばらつきがある。図 3.3 のように強誘電体材料を二枚の電極で挟んだ強誘電体容量の電気特性が以下のようになる。強誘電体容量の電極間に印加している電界(電圧)を増加させると、3.1 で述べた正イオンと負イオンの相対的変位量が増加し、分極量が増加する。電界を減少させると分極量も減少する。この特性をヒステリシス特性と言う。(図 3.4)常誘電体はこのような特性を示さない。ここで図 3.4 について説明する。

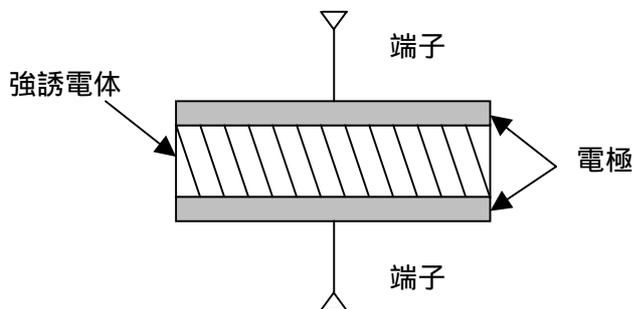


図 3.3 強誘電体容量構造

強誘電体材料が作製された直後、すなわち電界が一度も印加されていない時、電界・分極量は共に零点 (O 点) 電界をプラス方向に印加していくと分極量も増加していく (A-B)

その後、電界を印加し続けても分極量が殆ど増加しなくなる (B-C)。この分極量を飽和分極値  $P_{max}$  と言う (C 点)。その後、電界を零点にまで戻しても、分極値は零点には戻らず、ある有限の分極量を示す。この値を残留分極値  $P_r$  (D 点) という。その後、電界をマイナスに印加すると飽和分極値マイナス  $P_{max}$  (F 点) を通り、マイナス分極

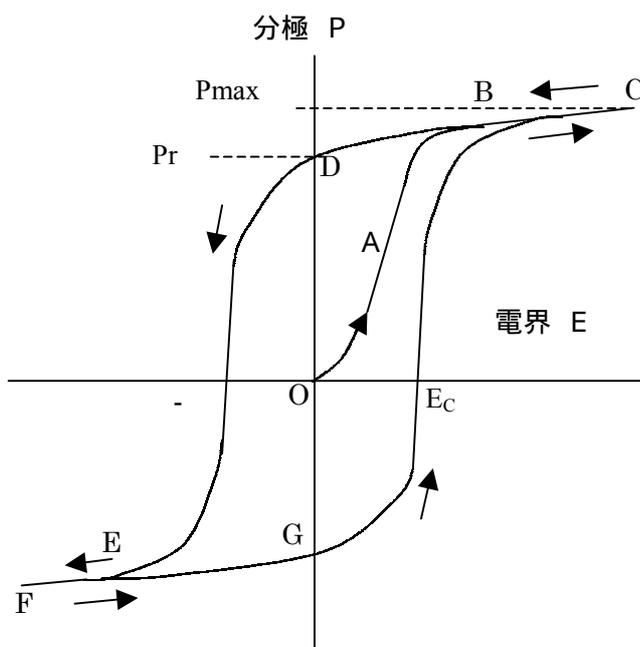


図 3.4 強誘電体のヒステリシス曲線

値  $P_r$  に到達する。その後、電界をプラスに印加していくと飽和分極 (C 点) まで達し、その後は D、F、G 点をそれぞれ通過する曲線を描く。残留分極量  $P_r$  が大きく、抗電界  $E_c$  が小さいほど良いヒステリシス特性であるといえる。このことについては、次章で述べる。

強誘電体のこのような性質は分域構造により説明される。PTO などの正方晶系強誘電相では、3.1 で述べたイオンの相対的な変位や格子の伸張に伴い自発分極が発生する。

### 3.3.2 Sawyer-tower 回路の作製

ヒステリシス特性を観測するために、ソーヤータワー回路を作成する必要があり、ソーヤータワー回路を作製した。図 3.5 に作製した回路を示す。

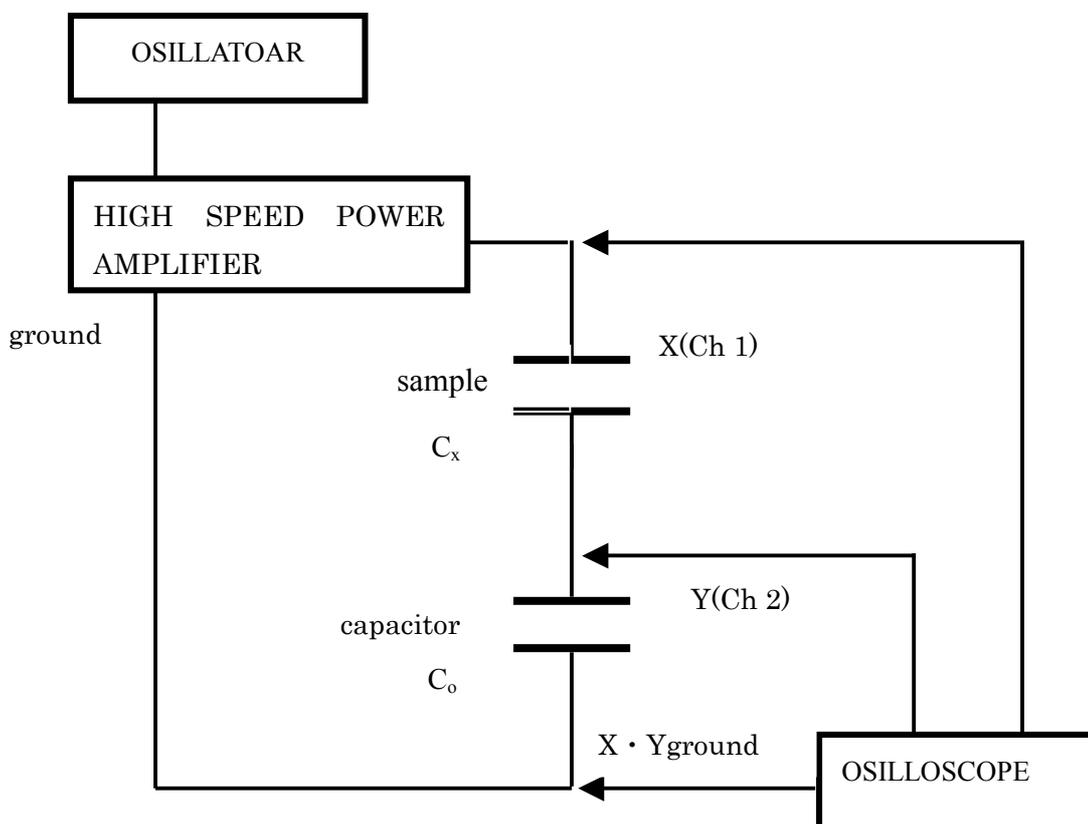


図 3.5 本研究で用いたソーヤータワー回路の

ここでソーヤータワー回路の原理について簡単に説明をする。強誘電体試料の静電容量  $C_x$  と標準コンデンサーの静電容量  $C_o$  ( $\gg C_x$ ) とを直列接続し、その回路に交流電圧を印可すると  $C_o \gg C_x$  より大部分の電圧は試料に加えられる事になる。試料の電荷量の変化に伴い、試料に流入する電流は直列接続された  $C_o$  にも流入し、試料の電圧の変化は標準コンデンサーの両端の電圧変化

$$V = Q / C_o \quad (\text{式 1})$$

として読み取る事ができ、ここで  $Q$  は電荷量である。このようにオシロスコブの縦軸は試料の分極を、横軸は試料にかかる電圧を表わす。試料が強誘電体であるならば、図 3.4 のようなヒステリシス曲線を示す。

ここで、作成したソーヤータワー回路について、解説する。交流電圧を印加するものと

して OSILLATOAR を使用した。しかし、この OSILLATOAR は電圧が  $\pm 5V$  であり、電圧が低い。そこで、HIGH SPEED POWER AMPLIFIER を使用し、電圧を増幅し高くなった。P-E 測定とは、電界に対する分極量を測定することで、オシロスコープの X で電界を測定するために  $V_x$  を測定し、Y は分極量を測定擦るために  $V_o$  を測定する。本来、オシロスコープで測定する X は sample の両端をつなぎ sample にかかる電圧  $V_x$  を測

表 3.3 SBNT の抗電界と残留分極量 (Othello)

抗電界 ( kV/cm )	55
残留分極量 ( $\mu C/cm^2$ )	8.1

定するが、本研究で使用したオシロスコープでは X と Y が短絡してしまうため、測定できなくなってしまう。そのため、X を sample と capacitor の両端の電圧  $V_o$  を測定している。Sample の容量  $C_x$  は capacitor の容量  $C_o$  に対して非常に小さいので、sample に殆どの電圧がかかります。したがって、X は sample の電圧を測定しているが capacitor にかかる電圧が sample の電圧に比べ、非常に小さいため無視できます。つまり、 $C_x \ll C_o$  の時、 $V \approx V_x$  となり、オシロスコープの X は  $V$  を測定しているが、近似値  $V_x$  を測定しているのと同じといえる。 $C_x \ll C_o$  の条件を満たすコンデンサが必要となるので、コンデンサの選定には注意が必要である。本研究で使用したコンデンサの容量は 101 pF と 4700 pF である。

作製した Sawyer-tower 回路が、どのくらいの精度でヒステリシス特性を測定できるかは、基準となるサンプルがないので調べることができないが、Othello ( Channel Ferroelectric Measurement System ) でヒステリシス特性を測定した SBNT のデータと比較し、このデータとの差を示す。表 3.3 に Othello で測定された SBNT の抗電界と残留分極量を示す。

次に作製した Sawyer-tower 回路で測定した SBNT のヒステリシス特性を図 3.6 に、抗電界と残留分極量を表 3.4 に示す。

表 3.4 SBNT の抗電界と残留分極量 (作製した Sawyer-tower)

抗電界 ( kV/cm )	74 ~ 85
残留分極量 ( $\mu C/cm^2$ )	7 ~ 11

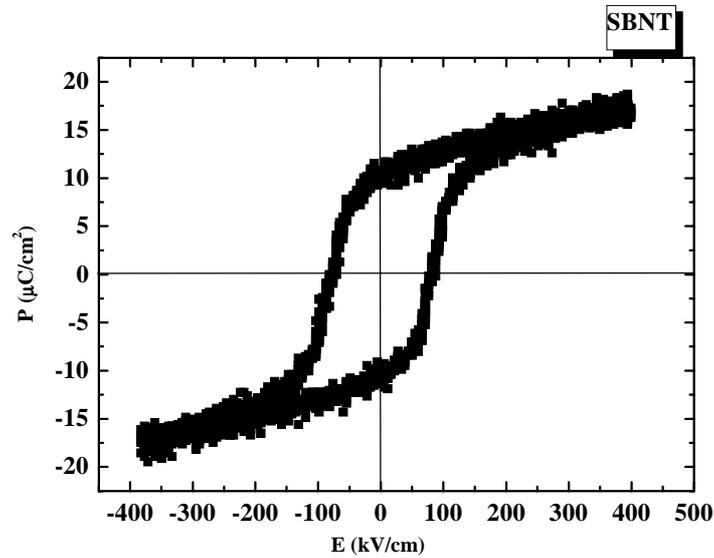


図 3.6 SBNT のヒステリシス特性

作製した Sawyer-tower 回路は Othello と抗電界は 35%から 54%の差があり、残留分極量は -14%から 35%の差があった。この差を無くすには、回路を完全にシールドする事、配線に使用しているバナナクリップを BNC に代える事やオシレ - タ - の正弦波を良くすることなどが考えられる。

### 3.3 電気的特性の測定

ソーヤータワー回路を用いて PTO 薄膜の電気特性の観測を行った。針を図 3.7 のように、上部電極と下部電極に接地し、電界をかけ、オシロスコープでヒステリシスループの観測を行った。

オシロスコープで測定したデータは縦軸、横軸ともに電圧で測定しているため横軸を電界、縦軸を分極量

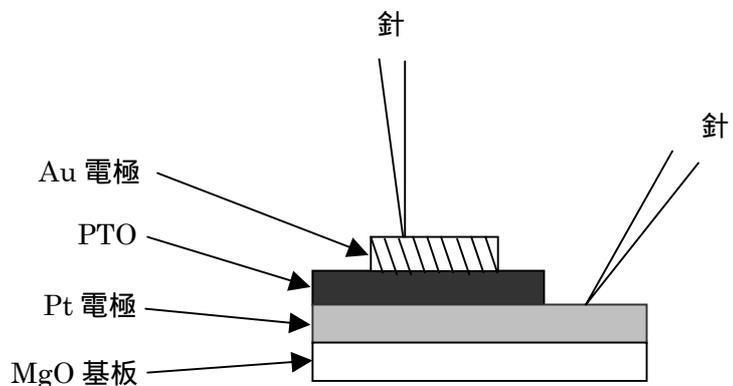


図 3.7 Au 電極と Pt 電極に針を落とした

に直さなければならない。電界 E は、

$$E=V/d \quad (1)$$

の式からもとめることができる。(1) 式の d は膜厚である。

次に分極量は単位面積あたりの電荷量である。Sample の電荷量と Capacitor の電荷量は同じなので

$$Q=CV \quad (2)$$

より、sample の電荷量を求める事が出来る。(C は Capacitor の容量) したがって、分極量 P は、

$$P=Q/S$$

となる。(S は Au 電極の面積)

このようにして電界と分極量を計算しグラフ化したものを次のように示す。図 3.8 に膜厚 17nm・28nm・39nm のヒステリシス特性、図 3.9 に膜厚 48nm・58nm・76nm のヒステリシス特性、図 3.10 に膜厚 89nm・115nm・170nm のヒステリシス特性をそれぞれ示す。

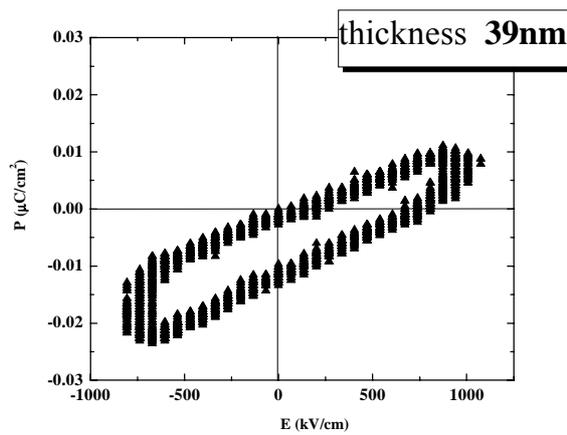
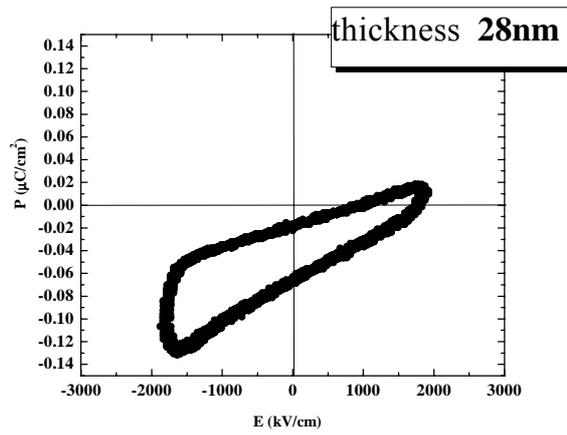
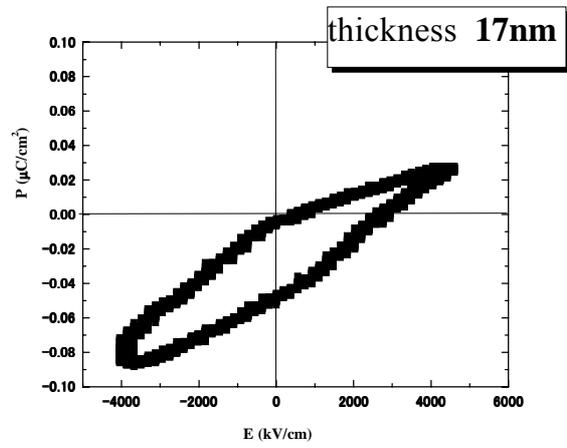


図 3.8 PTO 薄膜の膜厚 17nm,28nm,39nm のヒステリシス特性

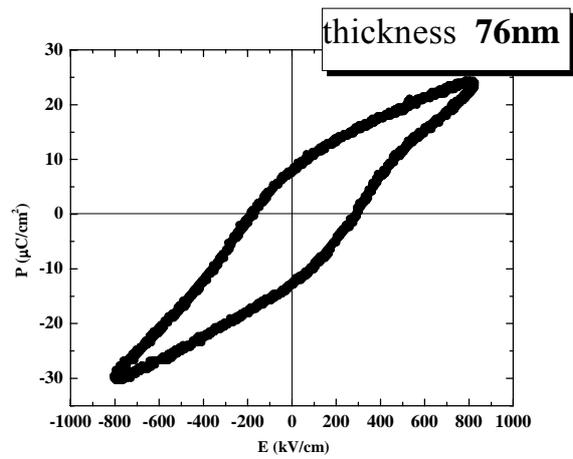
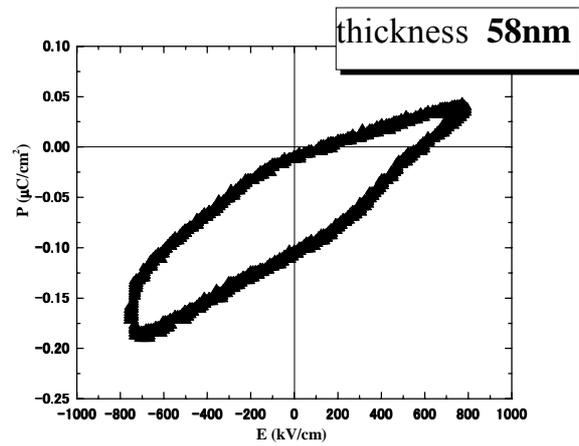
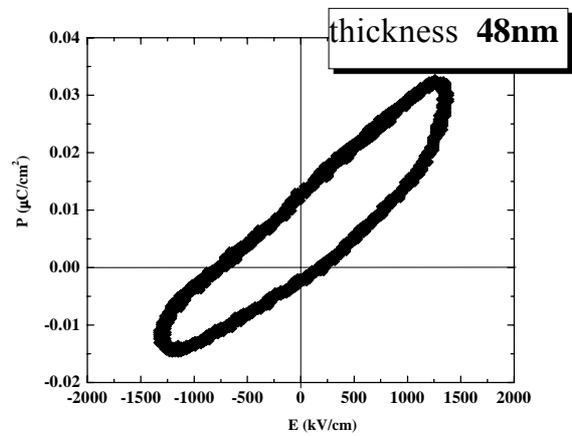


図 3.9 PTO 薄膜の膜厚 48nm,58nm,76nm のヒステリシス特性

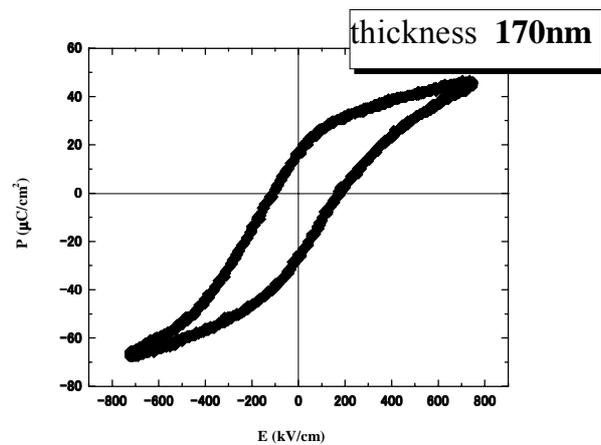
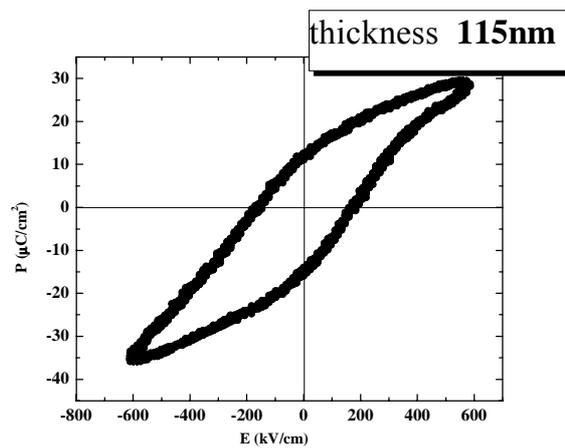
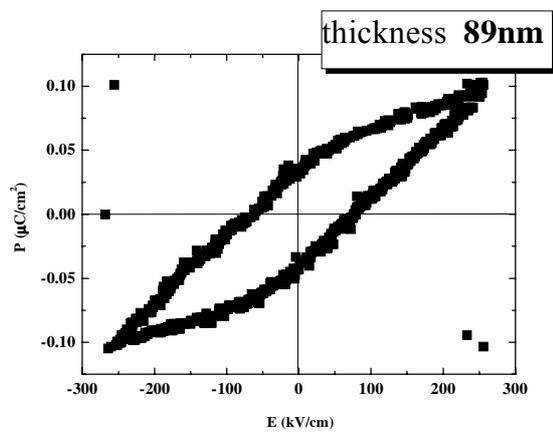


図 3.10 PTO 薄膜の膜厚 89nm, 115nm, 170nm のヒステリシス特性

## 第4章

# ヒステリシス特性の評価

### 4.1 ヒステリシス特性の a 軸 c 軸配向比についての考察

本研究で作製した膜厚の違う PTO 薄膜の X 線回折スペクトルを、X 線回折装置を用いて測定を行った。測定した結果を図 4.1 と図 4.2 に示す。図 4.1 と図 4.2 から膜厚が厚くなるにしたがい PTO (001) 面と (100) 面の強度が強くなり、半値幅が狭くなっているのがわかる。このことから、PTO の結晶化が進み、結晶性が良くなっていることがわかる。また、膜厚が厚くなるにしたがって PTO (001) 面、すなわち c 軸方向が支配的になっているのがわかる。

この図 4.1 と図 4.2 から得られる膜厚に対する PTO の a 軸 c 軸の配向比を図 4.3 に示す。図 4.3 は横軸に膜厚、縦軸に a 軸 c 軸配向比を表わしている。図 4.3 から膜厚が厚くなるに従い c 軸配向が a 軸配向に対して支配的になっているのがわかる。図 4.4

のように PTO(100)面は下に c 軸があり、PTO(100)面は下に a 軸がある。下にくる軸の格子定数が大きいほうが安定しやすいと考えられるので、初めは PTO (100) 面が多く PTO (001) 面つまり c 軸配向が支配的にならないのだと考えられる。Pt (100) 面、PTO (100) 面、PTO (001) 面、それぞれの格子定数を表 4.1 に示す。膜厚が厚くなるにしたがって、c 軸が支配的になっていき、ほぼ八割の配向比で安定しているのは、PTO(100)

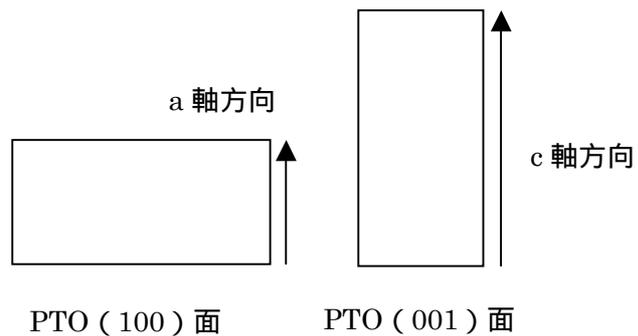


図 4.4 PTO(100)と PTO(001)

表 4.1 Pt(100),PTO(100),PTO(001)の格子定数

物質名 ( 配向 )	格子定数
Pt ( 100 )	3.93
PTO ( 100 )	3.90
PTO ( 001 )	4.15

の格子定数二割と PTO (001) の格子定数八割の和が Pt の格子定数に近いと考えると、c 軸の配向が九割、十割となるような成膜条件を今後、考えていく必要があると考えられる。

PTO では、第三章で述べたように、分極方向が c 軸である。図 4.5 に(001)面と(100)面の分極方向を示す。図 4.5 のように、(001) 面の時、電極のある上下方向に分極方向があるため、ヒステリシス特性が得られる。逆に、(100)面の時は、分極方向が電極に対して垂直になり、ヒステリシス特性は得られない。したがって、(001)面つまり c 軸配向の多い時では、ヒステリシス特性が得られると考えられる。逆に、c 軸配向の少ない時には、ヒステリシス特性が得られないと考えられる。

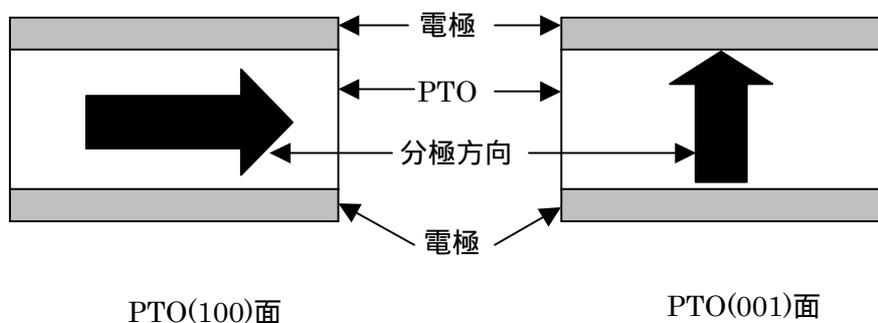


図 4.5 PTO(100)面と PTO(001)面の分極方向

## 4.2 ヒステリシス特性の膜厚依存についての考察

膜厚 76nm, 115nm, 170nm の PTO 薄膜の残留分極量と抗電界を表 4.2 に示す。この表 4.2 から膜厚が厚くなるにしたがって、分極量が増加し、抗電界が減少しているのがわかる。膜厚が厚くなるに従って蓄積できる電荷量が増える。この電荷量が増えたことにより、分極量は単位面積 (S) あたりの電荷量 ( $P=Q/S$ ) ということから、残留分極量が増えたと考えられる。抗電界が減少した理由とし

表 4.2 PTO 薄膜の残留分極量と抗電界

膜厚	残留分極量 ( $\mu\text{C}/\text{cm}^2$ )	抗電界 (kV/cm)
76nm	6	237
115nm	12	170
170nm	16	166

て、結晶性が良くなったことから抗電界が減少するのだと考えられる。結晶性が良くなるのは、X 線回折スペクトル(図 4.2)からわかる。残留分極量が大きいほど”0”と”1”の判別が付けやすく、ノイズに対して強くなる。抗電界が低くなるほど動作電圧が小さくなる。このことから、膜厚が厚くなるにしたがい、良いヒステリシス特性になっていると考えられる。

### 4.3 ヒステリシス特性が測定できなかったことについての考察

本研究で用いた PTO 薄膜の AFM 画像を図 4.6 と図 4.7 に示し、RMS 値を図 4.8 に示す。図 4.4 をみると膜厚が 48nm の時と 89nm の時に RMS 値が高いのがわかる。RMS 値が高いと、図 4.9 のようにリーク電流が流れる部分が多くなるため、リーク電流が増加しやすくなると考えられる。本研究で得られたヒステリシス特性をみると、膜厚が厚い 89nm より 76nm のほうが良いヒステリシス特性が得られているのがわかる。これは、膜厚 89nm の RMS 値が高いため、リーク電流の増加による影響により、ヒステリシス特性が得られなかったと考えられる。また、本研究で膜厚の薄い PTO 薄膜の電気特性を測定しているとき、約 2 秒で素子が壊れてしまった。これは、膜厚が薄いため、RMS 値が低かったが、リーク電流が発生したと考えられる。

### 4.3 本章のまとめ

膜厚 17nm , 28nm , 39nm , 48nm , 58nm の PTO 薄膜では、リーク電流による影響や a 軸 c 軸配向比による影響でヒステリシス特性を得る事ができなかった。膜厚 89nm の PTO 薄膜では、a 軸 c 軸配向比の影響は受けなかったが、リーク電流の影響によりヒステリシス特性が得られなかった。膜厚 76nm , 115nm , 170nm の PTO 薄膜では、ヒステリシス特性を得る事ができた。

PTO / Pt (100) / MgO (100)

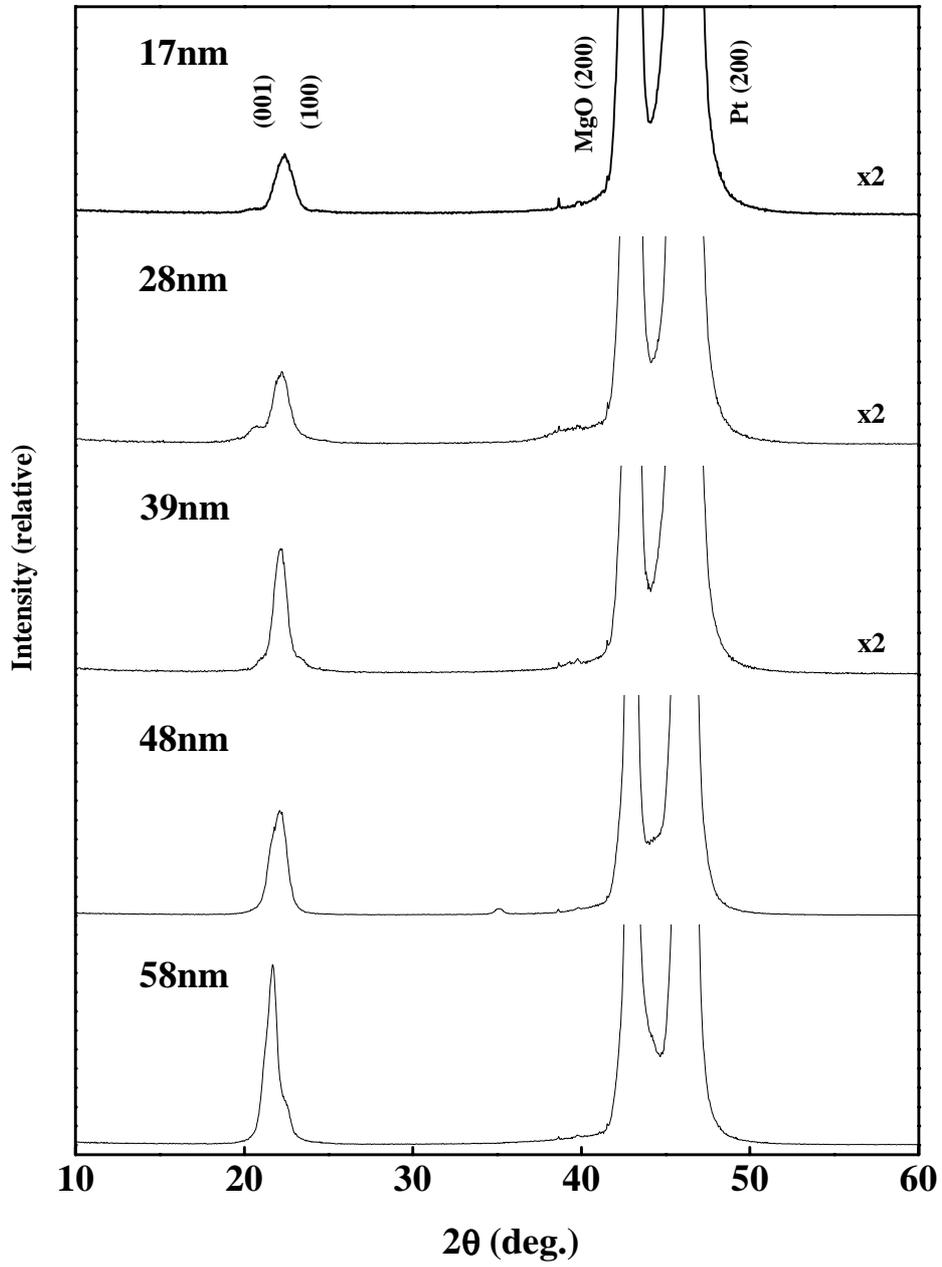


図 4.1 PTO 薄膜の X 線スペクトル ( 17nm-58nm )

PTO / Pt (100) / MgO (100)

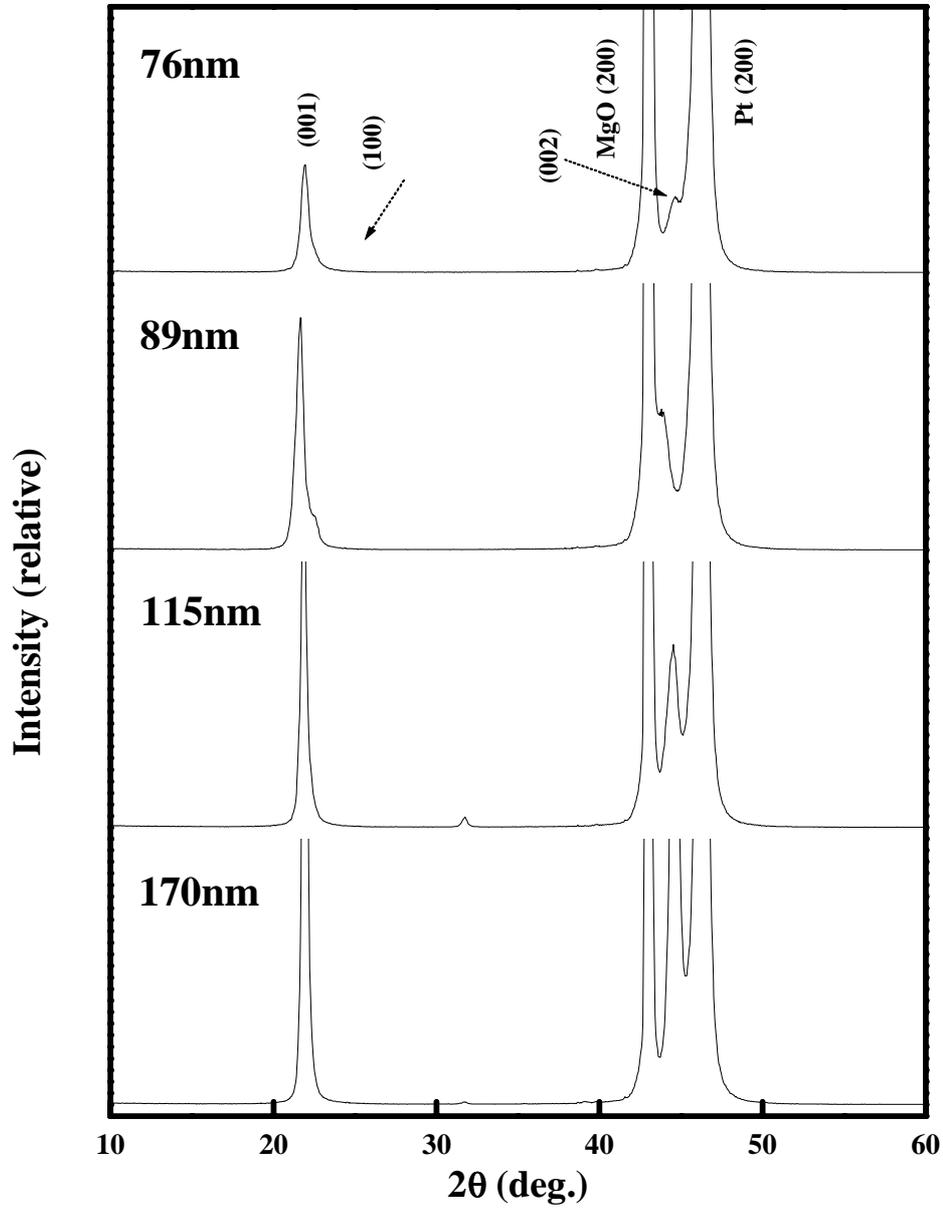


図 4.2 PTO 薄膜の X 線スペクトル (76nm-170nm)

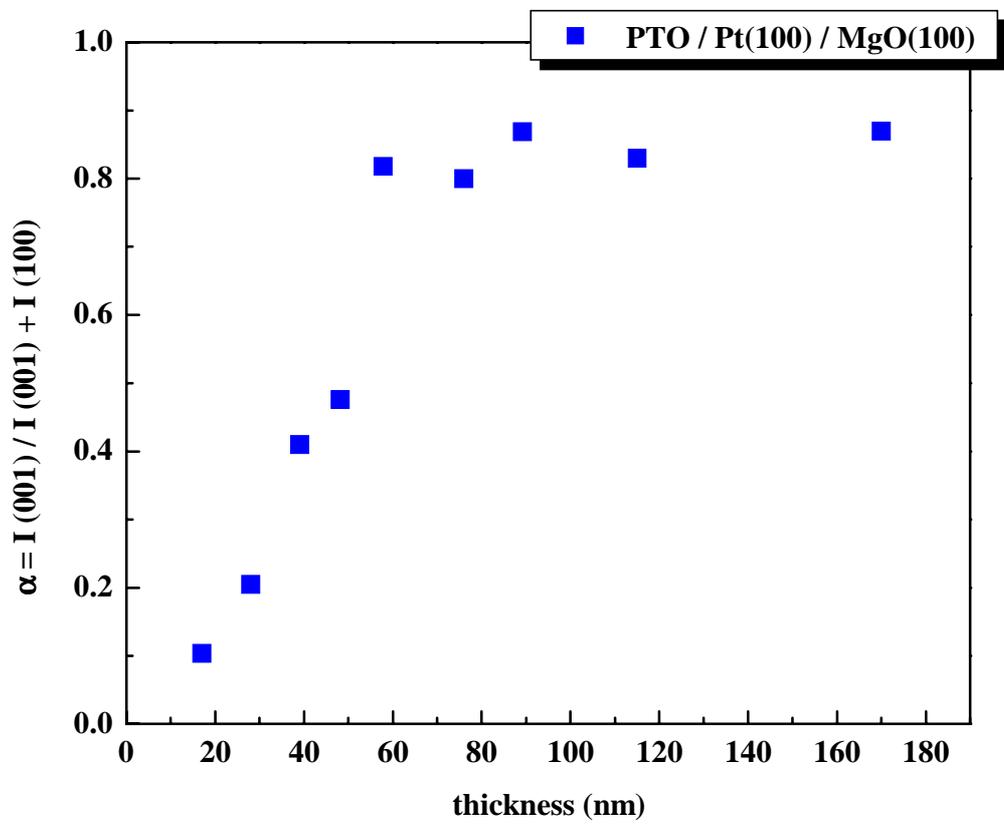
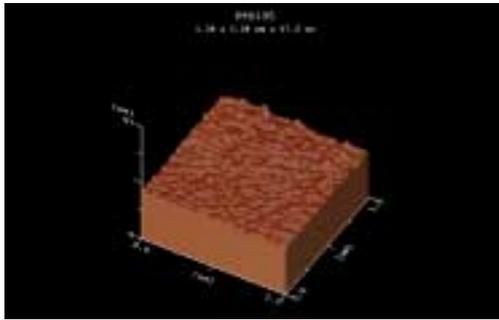
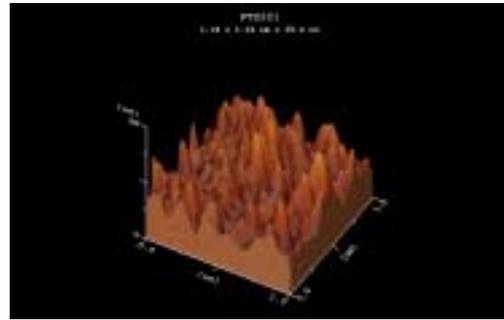


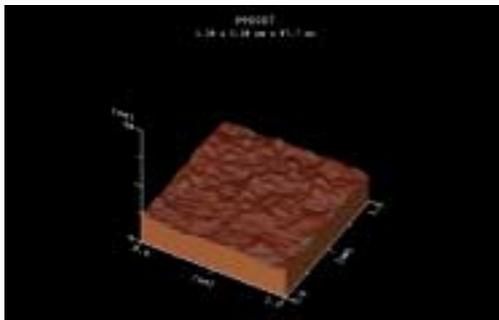
図 4.3 膜厚に対する a 軸 c 軸配向比



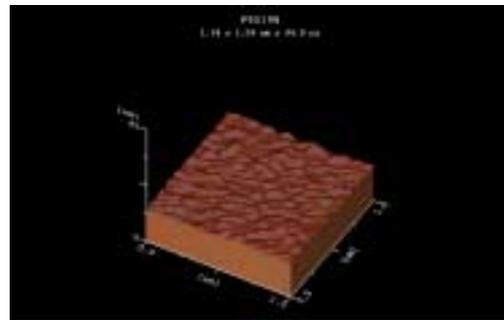
17nm



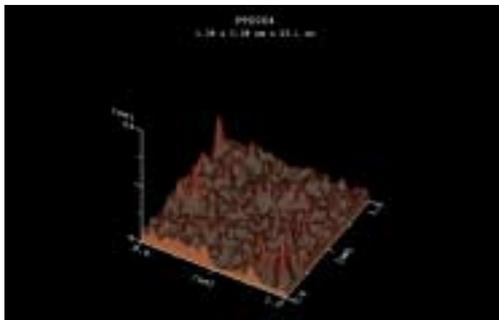
48nm



28nm

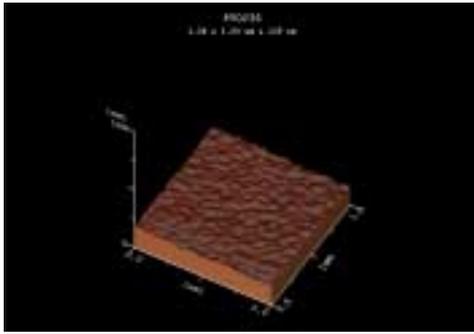


58nm

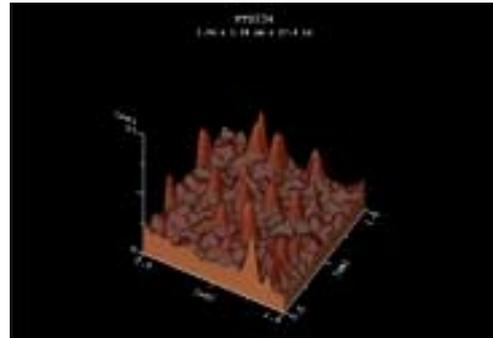


39nm

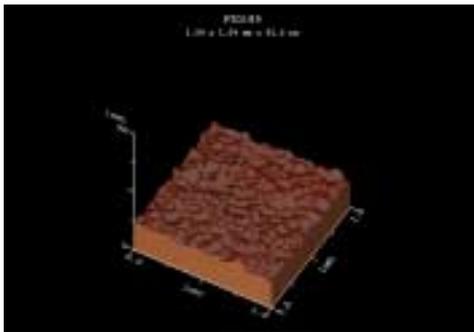
図 4.6 PTO 薄膜の AFM 像 (17nm-58nm)



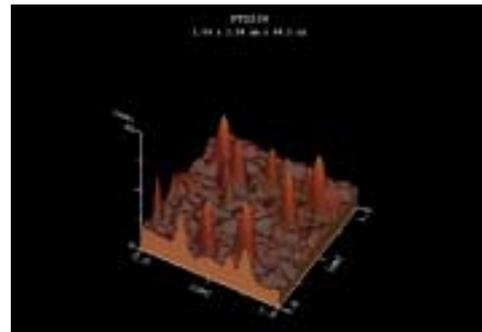
76nm



115nm



89nm



170nm

図 4.7 PTO 薄膜の AFM 像 (76nm-170nm)

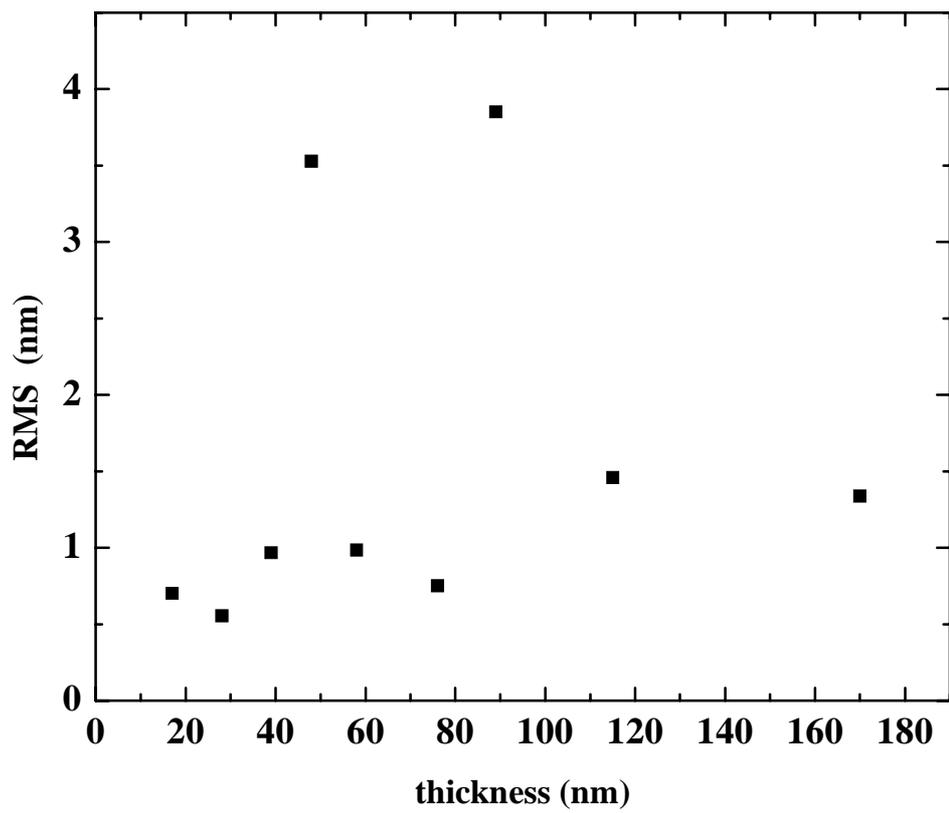


図 4.8 膜厚に対する RMS 値

## 第 5 章 本研究の結論

### 5.1 本研究の結論

本研究では、sawyer-tower 回路を作製し、プラズマ CVD 装置を用いて作製した膜厚の違う PTO 薄膜のヒステリシス特性を測定し、幾つかの評価装置を用いて、考察を述べてきた。ここで本研究の結論を述べる。

#### (1) Sawyer-tower 回路の作製について

- ・ Sawyer-tower 回路を作製する時、サンプルの容量より大きい容量のコンデンサを使用しなくてはならないので、コンデンサの選定には注意が必要である。

#### (2) ヒステリシス特性の評価について

- ・ PTO の分極方向が c 軸方向なので、c 軸配向が多い時にヒステリシス特性が得られ、少ない時にはヒステリシス特性が得られない。
- ・ 膜厚が厚くなるにしたがって、電荷量が大きく動作電圧が低くなることから、良いヒステリシス特性が得られる。
- ・ RMS 値が高い時、リーク電流の影響が大きいためヒステリシス特性が得られにくく、低い時にはリーク電流の影響が少ないためヒステリシス特性が得られやすい。

## 参考文献

- |                           |            |
|---------------------------|------------|
| (1) 消えない IC メモリ-FRAM のすべて | 河合 知二 編著   |
| (2) 強誘電体薄膜集積化技術           | 塩崎 忠 監修    |
|                           | 阿部 浩之 編集要員 |
|                           | 崎山 恵三 編集要員 |
| (3) 電気的特性                 | 佐藤 隆夫 執筆者  |
| (4) 酸化物エレクトロニクス           | 鯉沼 秀臣 編著   |
| (5) 強誘電体メモリ先端プロセス         | 塩崎 忠 著者    |
| (6) 図解薄膜技術                | 日本表面科学会    |

## 謝辞

本研究は高知工科大学工学部電子・光システム工学科、河東田 隆 教授の指導の下に行われました。研究を進めるにあたり、ご指導してくださいました。河東田 隆 教授に心から感謝いたします。

また、実験をすすめるにあたり、多くのご助言、ご指導してくださいました 西田 謙 助手に深く感謝いたします。氏には、研究、実験に関する様々なことを教わりました。本研究を進めていくことができたのも氏の的確なご助言によるものです。

本研究の共同研究者である修士過程一年の 松岡 学 氏、熊谷 耕一 氏には、四年生の春、研究室に配属されてから私に装置の操作方法から評価方法にいたるまで細かくご指導していただきました。本研究を成し遂げることができたのも、氏のご助言、ご協力によるものです。この一ヶ年、本当に有難うございました。心から感謝いたします。

また、四年生であり本研究の共同研究者の 白方 健君にも感謝いたします。彼の協力がなくては本研究を成し遂げることはできなかったと思います。

本研究を進めるにあたり様々なご協力を頂いた河東田研究室の皆様に深く感謝いたします。皆様の切磋琢磨する姿を見て、私も励まされ、ここまで頑張ってきたのだと思います。本当に有難うございました。

最後に、四年間ご指導頂いた電子・光システム工学科 原 央 学科長をはじめ教職員の方々に心から感謝致します。