

平成 14 年度

春季終了

博士（工学）学位論文

T F T を用いたカラー液晶表示デバイスの開発とその事業化

Development and Commercialization of Color Liquid-Crystal Display Devices using TFT

平成 14 年 1 月 8 日

高知工科大学大学院 工学研究科基盤工学専攻 起業家コース

学生番号 : 1036021

両角 伸治

Shinji Morozumi

TFTを用いたカラー液晶表示デバイスの開発とその事業化

Development and Commercialization of Color Liquid-Crystal Display Devices using TFT

両角 伸治

本論文は筆者が受けた大学教育、社会人としての実践経験を基礎知識・見識として、本高知工科大学大学院博士課程・起業家コースにおいて行った研究をまとめたものである。本テーマに関し、これまでのベースに新しい知識と学識を加え、広い視野から深く学術的研究と考察、さらに起業家コースの最も基本的な理念である起業実践の視野のもとに、総括的にまとめを行ったものである。

本論文は90年代に驚異的な成長を遂げたTFT液晶ディスプレイを対象とし、その原動力となった筆者が行ったTFT液晶技術に関する研究開発の成果の内容を詳述する。そして、この成果が新規に生み出したTFT液晶産業の事業化過程を考察するとともに、産業構造変革に伴う第2の事業化期にふさわしい新たなビジネス・モデルとその実践を研究成果として報告する。

本論文は第1章から第9章で構成される。まず第1章では本研究の背景を電子ディスプレイ産業・技術の観点から述べ、本研究の意義と目的を明らかにする。

第2章 - 第4章では高性能表示を実現させるためのTFTの開発及びその液晶表示への応用について述べる。まず第2章で駆動法とその動作原理を解析して、TFTの性能目標を明確にした。次に第3章でこの目標値をベースに新規に考案した多結晶SiTFTの構造・製造工程について議論し、そのデバイス特性の解析を含めた最適化技術に関する研究開発の成果を論述する。第4章ではこの多結晶SiTFTを実際の液晶駆動に応用し、その動作を確認し解析した結果、TFT駆動法を用いた液晶表示が本研究の目的にかなった性能を実現できることを明らかにする。

第5章では多結晶SiTFTを用いた液晶駆動法の成果を用いて、最終目標であるブラウン管並みのカラー表示を実現するための構造・原理を提案し、それに沿って実表示デバイスを試作・評価し、目標に合致する性能が実現できたことについて報告する。そして第6章では本研究により得られた成果を、更なる高性能化・大型画面化に拡張・発展させていくための方法、課題、解決策、について考察を加える。

第7章では本研究の成果が原動力となり事業化が進み、新たに2兆円とも言えるTFT液晶産業を興したその過程と市場を考察するとともに、産業形態の特殊性と投資採算性について論じ、従来ビジネス・モデルが転換期に来たことを示す。次に第8章では日本の製造業の構造変化を背景に、現在をTFT液晶産業・第2の事業機会と捉え、これに相応しい新たなビジネス・モデルを考案し、実践に向けた事業戦略について論じる。

第9章では本研究の技術成果が新たな産業を興したことを実証し、次に第2の事業化に向けて実践過程に入ったことを報告し、結言とする。

最後に本研究にあたり、ご指導、ご支援賜った方々に謝辞を述べる。

さらに末尾に、本研究に関連した著書・特許、など業績一覧を添付する。

T F Tを用いたカラー液晶表示デバイスの開発とその事業化

Development and Commercialization of Color Liquid-Crystal Display Devices using TFT

両角 伸治

Shinji Morozumi

目 次

第1章 序論（本研究の目的と背景）	1
第1節 電子ディスプレイとCRT（ブラウン管）	1
第2節 フラット・ディスプレイ技術の比較	1
第3節 液晶ディスプレイ発展の歴史	3
第4節 液晶を用いたテレビ表示の歩み	5
第5節 本研究の目的	7
第2章 TFTを使った液晶表示における動作解析と要求特性に関する考察	10
第1節 緒言	10
第2節 TNモード液晶の構造と特徴	11
第3節 アクティブ・マトリクス方式の基本動作理論	13
第4節 TFT素子に要求される特性についての考察	15
第5節 結言	21
第3章 多結晶Si膜を用いたTFTとその特性最適化	24
第1節 緒言	24
第2節 多結晶SiTFTの基本構造と材料の設定	25
第3節 多結晶Si薄膜の成長とその熱酸化特性に関する実験と考察	28
第4節 多結晶SiTFTの製造プロセスとその最適化	33
第5節 多結晶SiTFT特性に関する考察と最適化	39
第6節 TFTオン特性に関する伝導機構の考察	41
第7節 TFTオフ特性の解明とその改善策に関する考察	45
第8節 多結晶SiTFT特性安定性に関する考察	50
第9節 結言	51
第4章 多結晶SiTFT駆動による液晶パネルの動作確認と解析	54
第1節 緒言	54
第2節 液晶パネル全体構造の検討	55
第3節 TFT基板の設計	56
第4節 TFT基板製造プロセス・デザインとそのフロー	59
第5節 液晶表示パネルの設計と形成方法に関する考察	62
第6節 TFT液晶パネルの駆動方式の検討	68
第7節 TFT液晶パネルの表示性能評価とその考察	71
第8節 結言	75
第5章 多結晶SiTFTを用いた液晶カラー表示デバイスの開発	78
第1節 緒言	78

第2節	液晶を用いたフルカラー表示原理の考案	78
第3節	カラーフィルタを用いたフルカラー表示の具体的構造の検討	81
第4節	カラーフィルタの製造方法と条件	84
第5節	バックライトの設計と性能	89
第6節	液晶カラーパネルの作成と駆動に関する検討	93
第7節	カラー液晶パネルの表示評価	95
第8節	結言	97
第6章	TFTカラー液晶・高性能化と大型化に関する考察	100
第1節	緒言	100
第2節	多結晶SiTFTを用いた周辺回路のガラス基板上への集積化技術	101
第3節	多結晶SiTFTプロセス温度の低温化に関する試験と考察	110
第4節	TFT液晶画面の大型化に関する考察	113
第5節	結言	118
第7章	カラーTFT液晶技術による新規産業創出に関する考察	120
第1節	TFT液晶市場形成の歴史	120
第2節	「揺籃期」のTFT液晶事業とインフラストラクチャの構築	121
第3節	成長期に見る生産技術開発と応用市場の発展	123
第4節	TFT液晶産業の特長と特殊性(半導体及びCRT産業との比較)	125
第5節	コスト構造分析と市場競争力に関する考察	128
第6節	台頭する韓国・台湾と日本復活シナリオに関する考察	131
第7節	結言	132
第8章	第2の事業機会を捉えた新しいビジネス・モデルの提言と実践	134
第1節	緒言	134
第2節	「第2の事業機会」期の背景と産業形態	134
第3節	国際分業をベースとする新しいビジネス・モデルの提言と展開コンセプト	136
第4節	基本事業戦略の策定	138
第5節	モバイル機器用液晶ディスプレイの市場分析	139
第6節	技術開発計画	141
第7節	事業の形態と計画	142
第8節	競合分析とリスク分析	144
第9節	TFT液晶の新しいビジネス・モデルと半導体ファブレスとの比較	145
第10節	結言	146
第9章	あとがき	148
謝辞		151
業績一覧		152

第1章 序論（本研究の背景と目的）

第1節 電子ディスプレイとCRT（ブラウン管）

かつて能動素子として真空管が使われてきたが、70年代の半導体技術の出現によりこれらは固体素子に置き換えられた。この固体化がすべての電子機器・装置を小型化コンパクト化するという今日のエレクトロニクスの源流となった。その一方で、固体化に乗り遅れたのがブラウン管（CRT：Cathode Ray Tube）である。

CRTの今の形が誕生したのは今から50年以上も前であり、その実用化はテレビ技術の開発と一体となってアメリカRCA社のDavid Sarnoff 研究所などを中心に進められた。このCRTはまさに大きなガラス容器で作られた真空装置であり、大きく、重く、そのバルキーな構造は最初から頭痛の種ではあったが、結局はそれに対抗できる有力な固体化技術（平面表示技術、フラット・パネル・ディスプレイ技術あるいはFPD技術）は登場しなかった。RCA社はカラー表示画面を実現するシャドーマスク方式を60年代に開発し、そして70年代にはカラーテレビの時代にマッチした大量生産技術を確立した。このCRTは今日では価格的には他の方式の追従を許さないまでの成熟産業として発展して、テレビやパソコンのモニター画面用途に広く普及するようになった。

そもそもエレクトロニクスの世界で「ディスプレイ」という用語が認知され、パソコンを始めハイテク機器のメイン・デバイスになったのはそう古い話ではなく、ここ10数年ほどのことである。それ以前は表示装置といえばCRTであり、それはテレビ受像機のことを意味していた。しかしながらCRTが普及すればするほど、固体化するかわち平面ディスプレイへの要求は強くなってきた。コンパクト化を進める最先端のエレクトロニクス産業にあっては、CRTの固体化は最後の願いであったとも言える。

興味深いことにはDavid Sarnoff 研究所でテレビの実用化を進めていたときに、すでに図体が大きくかさばるCRTを平面化したいと考えていた。いわゆる「壁掛けテレビ」という概念である。実際に「壁掛けテレビ」方式を研究していたようであるが、最終的には実用化は困難と判断し、CRTに注力することとなった。それ以降、「壁掛けテレビ」の潮流は、日本のNHK技術研究所が開発したプラズマ・ディスプレイ技術へと引き継がれていった。

その次に平面表示、すなわちフラット・パネル・ディスプレイ（FPD）の流れを作ったのは、80年代に発達したパーソナル・コンピュータ（パソコンまたはPC）に代表される情報産業である。ここでは記憶装置やCPUとならんでディスプレイがキーデバイスとして注目を浴びるようになった。その結果パソコン・モニターはCRTにとってテレビに続く2つ目の大市場として成長していく。しかしながら、情報機器でもバルキーなCRTはポータブル化を進める上で大きな障害となり、本当のフラット・スクリーンへの要望が高まっていった。実際、80年代には黄橙色のプラズマ・ディスプレイやモノクローム液晶を搭載したポータブル・パソコンが登場している。

第2節 フラット・ディスプレイ技術の比較

フラット・パネル・ディスプレイ実現に向けていくつかの技術アプローチが存在した。光を発する仕組みはいくつか存在し、それらを利用してディスプレイに応用する試みが過去活発に行われてきた。そのほとんどはキャリアの再結合や電子や光による蛍光体励起を利用した自発光型である。第1-1表にその一例を示す。

方式	原理	問題点
平面CRT	真空容器を平面化	陰極の構成が難しい
PDP (Plasma Display Panel)	プラズマ発光による蛍光体励起	駆動電圧が高く、発光効率が悪い
FED (Field Emission Display)	電界放出電子による蛍光体励起	発光色に制約がある、陰極の製造が困難
VFD(Vacuum Fluorescent Display)	低速電子線による蛍光体励起	発光色に制約がある、大型化が困難
EL (Electro-luminescence)	高電界電子励起による発光	色に制約がある、寿命が短い
LED (Light-Emitting Diode)	再結合による発光	色に制約がある、大型化が困難

第1-1表 発光型表示方式の一覧

平面CRT¹⁾は熱電子放出を利用して蛍光体を高電圧励起発光するCRTの原理をそのまま用いて、真空容器を平面化するものである。しかしカソードを平面分割する必要性から構造が複雑になり、長年の研究に関わらず結局は実用化に至らなかった。CRTの熱電子銃に代わり冷陰極電子放出(電界放出)を用いたフィールド・エミッション・ディスプレイ(FED)²⁾それに代わりうる技術として最近注目を浴びているが、技術のバリアは高くすなりと実用化できそうもない。これに似た蛍光表示管(VFD)³⁾も日本独自の技術して長年使われてきたが、フルカラー化がネックとなりその後の進歩が行き詰まっている。LEDは最近でこそ3原色の発光が可能になったが、面積あたりのコストが高く経済的に成り立たない。

発光型で覇権をとったのは、前述のように「壁掛けテレビ」に情熱を燃やしたNHK技術研究所である。同研究所はプラズマ・ディスプレイ(PDP)⁴⁾を大型画面化できる唯一の技術として強力に推進した。プラズマ表示技術はパロース社やNCR社などのアメリカの事務機器メーカーで70年代に開発され、黄橙色のモノクロ表示管はすでに実用の域にあった。しかしながらテレビに展開するには大きな障害が立ちはだかっていた。カラーに用いる3原色の蛍光体の制約から輝度・色度は低く、また気体放電を利用していることから駆動電圧が高く、ガラス容器も厚く・重いものになってしまう。結局は高価な「壁掛けテレビ」しか実現できず、需要の大半を占める10型から30型までのフルカラーを再現できる本来のフラット・ディスプレイにはなりえない。少なくともポータブルな機器には応用できない技術であることは明らかである。

次に可能性がありそうなのがエレクトロルミネセンス(EL)⁵⁾パネルである。従来からCdSeをベースとする無機材料が長く研究されてきた。黄橙色のモノクロ表示は実用化に至ったが、カラー表示は特に青色が出来ずに苦労している。最近では有機材料をベースとした有機ELあるいは有機LED⁶⁾が注目さ

れているが、やはり発光色の制約や寿命といったE L本来の問題は容易に解決できるように見えない。

このようにこれら発光型表示は、共通して次のようなバリアが存在すると考えられる。

- (1) 表示に適した発光色や高い発光効率を得るのに、材料そのものに強く制約される。これを乗り越えるためには予測しがたい材料のブレイクスルーに大きく依存し、なかなか先が見通せないのが現状である。最近でこそようやくPDPやOLED(有機ELまたは有機LED)は3原色の高効率発光の目鼻が立ちつつあるが、ここに達するまでに20年以上にわたる研究開発の歴史を経ている。
- (2) 表示の汎用性がない。発光型表示の場合、その原理から小型から大型までのあらゆる応用に対応させることが難しい。PDPのような気体放電、あるいはFEDのような真空中での電子ビームによる発光を利用すると、そのガラス容器は厚く、重くノートパソコンのような携帯用途には向かない。一方、ELのような薄膜発光素子では、大型・高解像度化しようとするとき時分割駆動のピーク電流がかなり大きくなり、薄膜配線層では駆動できないという理由から大きなディスプレイには適さない。

従って、これら発光型の技術を見渡した限りでは、汎用的にすべてのディスプレイ応用をカバーできるポストCRTとなる本命はない。ここで、この制約を解決できる鍵が液晶のような受光型素子にあると考えられる。

- (1) 受光型素子は自ら光を発せず、外部光を利用する。外部光さえ高い純度の色信号を有していれば、どんな色でも再現できる。発光色の制約は受けない。
- (2) 発光型は電流(電力)を注入して光らせるため、これが発熱、寿命などの問題を引き起こす。受光型は基本的に低電力で、画面サイズや解像度の制約を受けず汎用性が高い。

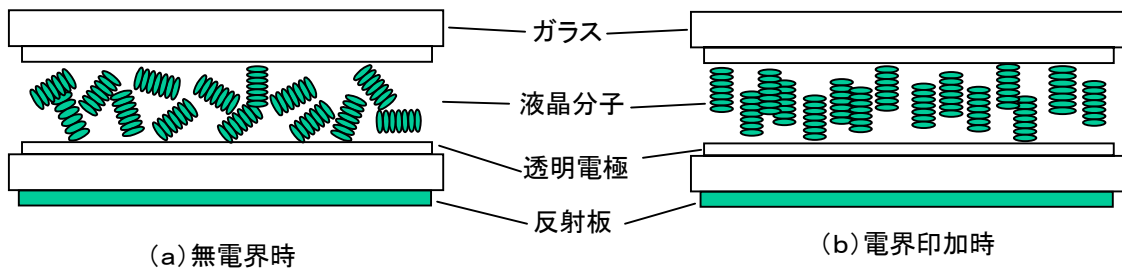
受光型は、自身で光を発しないために、このように発光型にない極めて重要な特徴を実現できる可能性を秘めている。特に液晶ディスプレイは受光型素子の中でも低電圧駆動、低消費電力、高コントラスト、などきわめて優れた特性を有している。しかしながら、液晶フルカラー表示は前人未踏の技術で、発光型に匹敵するカラー表示を実現するための原理そのものの開発が大きな課題であった。

第3節 液晶ディスプレイ発展の歴史

液晶とはある有機分子が温度変化により相転移を起こす過程で出現する特異な状態であり、液体のような流動性を持ちながら固体のような規則性を有するものである。この遷移状態では、特有の着色や光学的異方性を示す。この性質を電気光学効果として人間の目に関知できるように工夫されたものが液晶ディスプレイである。この性質に最初に着目したのは前述のアメリカRCA社 David Sarnoff 研究所であった。彼らはテレビジョンの方式研究とともに表示素子の研究を行っていた。CRT技術もまだ未熟で、平面テレビの可能性を追いかけていた。そこでこの液晶に注目したわけである。1965年頃のことと推定される。

最初に表示に用いられた方式は、Heilmairらによって考案されたDSM(Dynamic Scattering Mode)と呼ばれる方式で、液晶分子による散乱-透過状態の電圧による遷移を利用していた⁷⁾。第1-1図にこのDSM方式の大まかな原理を示す。電圧がかからないときは液晶分子がランダムな配向を示し、入射光を散乱し白く白濁して見える。電圧が加わると分子は電界方向に並び、光は透過するようになり、反射面が見えるこ

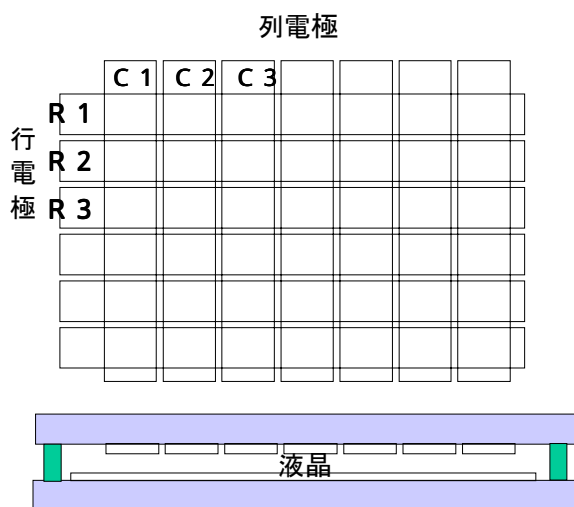
とになる。



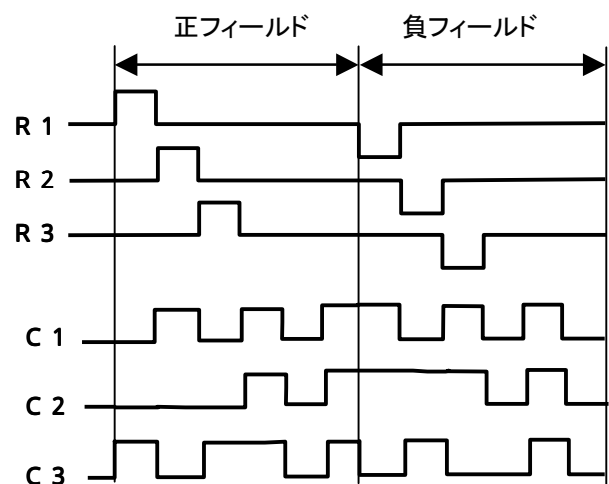
第 1 - 1 図 DSM方式による液晶ディスプレイ

しかしこのDSM方式はマトリクス駆動が難しく、とてもテレビには利用できないという判断でアメリカは液晶ディスプレイの研究を断念してしまった。この成果を受け継いだのがアメリカの半導体メーカーや日本の時計・電卓メーカーであった。1970年当時、半導体技術の進歩により小型の計算機（いわゆる電卓）や水晶腕時計が実用化されつつあった。この時間問題であったのは表示素子であった。電卓や時計はごく簡単な何桁かの数字が表示できれば十分であった。RCAの成果はテレビには無理であったが、電卓・時計のような低次元の表示には何とか使えた。この技術をもとに量産が始まったのは1972年である。

しかしながらこのような用途でもDSM方式は駆動電圧が高く信頼性も問題があった。そこに新しい画期的な表示方式が1971年に誕生した。スイスの Hoffman La Roche社らが開発したTN (Twisted Nematic) である⁸⁾。これはネマティック液晶分子を90°捻る方法で、駆動電圧が低く、表示効果も良好なことから時計・電卓の表示は1973年にはTN方式へとシフトしていった。そして市場を大きく広げるためにTNを使った液晶の大型化や表示容量の向上が望まれるようになった。そこで改めてマトリクス駆動という概念が持ち上がり、その実現のためにいくつかの手法が開発されるに至った。



第 1 - 2 図 単純マトリクス液晶の電極構成



第 1 - 3 図 単純マトリクス液晶の駆動波形

典型的な方法は単純マトリクスと呼ばれ、第1 - 2図に示すように走査線に対応する行電極（R）とデータ線に対応する列電極（C）のマトリクス電極を用いて時分割駆動するものである。ここで表示の一単位を画素と定義し、行電極（m本）と列電極（n本）により（m × n）個の画素マトリクスを構成する。行電極を走査駆動し、列電極には表示を“1”（オン）か“0”（オフ）にする信号を印可する。表示コントラストの最適化のため、第1 - 3図のような波形を用いた電圧平均化法⁹⁾が用いられる。ここでオン時の実効電圧値とオフ時の実効電圧値の比が表示のコントラストを決定することになり、この電圧比が最大となる最適値は走査線数Nに対し次のように表わされる。

$$V_{on} / V_{off} = \frac{N+1}{N-1} \quad (1-1)$$

ここで走査線数が増大すると、オンとオフの電圧比がとれなくなり、表示コントラストがとれなくなることは明らかである。これを改善するために小さな実効電圧比でもコントラストが確保できるように、オフからオンへの遷移の急峻性を高めるような液晶材料の改善が行なわれた。さらに1985年にBBCから発表されたSBE（Super-Twisted Birefringence Effect）方式¹⁰⁾では、TN分子の捻り角を180°にして遷移の急峻性を飛躍的に改良した。これが現在ではSTN（Super-Twisted Nematic）として単純マトリクス液晶ディスプレイの主要技術の一つになっている。しかしながら、この技術をもってしても走査線が100本を超えると高いコントラストを得ることは困難であった。

第4節 液晶を用いたテレビ表示の歩み

前述の通り、液晶ディスプレイの起源はアメリカにおける壁掛けテレビへの挑戦であった。しかし用途が時計・電卓に変わり、その主役が日本に移ってからはその挑戦は中断されていた。しかし小型ながらも液晶技術が進むに連れて再びテレビへの挑戦が今度は日本で始まった。“テレビ表示を実現したい”ということは液晶に携わる者全員の大きな夢でもあった。

テレビ表示への絶対的要求はまずテレビ映像がきちんと把握できる程度に解像度が高いことと画質が高い（コントラストがとれる）ことである。このような目的に対しては単純マトリクス方式、それも初期にはとても対処できなかった。そこで考えられたのが、各画素にメモリー作用を持たせて、走査線による時分割駆動の制約を緩和するというアクティブ・マトリクス方式である。具体的には各画素にDRAMのようにトランジスタを配置し、トランジスタがオフの時は電荷が画素内にストアされ、この電荷により液晶を駆動する。外からは時分割駆動していても、画素の中は静的駆動と同じ条件で表示動作ができる。走査線数が増大してもコントラストは十分確保されるという利点が期待できるわけである。

アクティブ・マトリクス方式は、実はテレビへの応用を意図して最初に液晶ディスプレイを開発したRCA社・David Sarnoff 研究所の Lechner らにより1960年代後期にすでに提案されていた¹¹⁾。この時には記憶用のアクティブ素子としてトランジスタとダイオードの2つの方法が考えられていた。アクティブ・マトリクスという呼称もここにオリジンがある。しかしこの基本的アイデアは彼らの実証する暇もなく、液晶ディスプレイの断念と同時にRCA社の研究テーマからは消えてしまった。

これを受け継いだのが、アメリカの Hughes Aircraft社 と Westing House (WH) 社の 2 社である。彼らは軍用の高度な情報表示を目的に、平面表示技術を研究していた。Hughes社は単結晶 Si ウェハ上の MOS トランジスタや SOS (Silicon on Sapphire) 素子を用いてこのアクティブ・マトリクスを作成することを試みた¹²⁾。またWHは CdSe 化合物を用いた薄膜トランジスタ (Thin-Film Transistor: TFT) を用いて、液晶やエレクトロルミネセンス (EL) の駆動に応用した¹³⁾。しかしながらいずれも実用性に欠けるものばかりであった。この問題を解決しようと、より実用的アクティブ素子を目指し様々な方法が次々に提案された。General Electric (GE) 社のバリスタ・ダイオード¹⁴⁾、Bell Northern Research 社 (カナダ) の MIM (Metal-Insulator-Metal) ダイオード¹⁵⁾ など、がそのよい例である。しかしやはりいずれもが性能的に不十分でまともなテレビ映像を実現できたものはなかったし、安定して製造できる素子でもなかった。従って、これらの開発努力は報われることなく 1970 代後半には挫折してアメリカから消えていった。

面白いことに、このころ可能性の高い技術の目がまったく別のところで、別の目的で誕生している。イギリスのダンディー大学で進められていたアモルファス Si である。それまではアモルファス Si は使える材料とは考えられていなかったが、彼らは水素をドーピングすることにより準位が埋められて、p 型 n 型の制御が可能なることを示した。その後実際の pn 接合を試作し、1978 年にはトランジスタの動作を確認した論文を発表した¹⁶⁾。その後いくつかの研究機関がこの結果をフォローしていったが、アモルファス材料という宿命からくる信頼性の悪さがネックとなり、液晶パネルへの応用はそう早く実現しなかった。

そのころ日本では、半導体と並んで軽薄短小化の流れを作った液晶は、時計・電卓から始まったその応用をテレビにも広げつつあった。先のアメリカの研究は軍事目的を主体としていたことに対し、日本の液晶は完全に民生用であった。まず 1978 年 TN 単純マトリクスを利用した 3 インチ白黒液晶テレビが試作された。画素数はわずか 120 (走査線数) × 160 であった¹⁷⁾。コントラストを上げるため走査領域を 4 分割するという、複雑な 4 重マトリクス方式であった。通常見慣れた CRT のテレビ画面とはだいぶギャップある稚拙な表示であったが、液晶でテレビ表示を実現したというインパクトは大きかった。

これに対し、アメリカでのアクティブ・マトリクス方式をフォローする動きが日本で生まれた。しかしそのころ使える素子は Si ウェハ上の MOS トランジスタしかなかった。Si ウェハは不透明であったため、画質の良好な TN 方式が使えず液晶モードの選択に苦労した。1980 年には、諏訪精工舎 (現セイコーエプソン株式会社) に属していた著者らの研究グループは、染料を混入させるゲストホスト・モードにより白黒 2 インチのテレビを試作した¹⁸⁾。発売当時は物珍しさで内外の評判を呼び、注目を浴びたが、色のない見にくい腕時計程度の小さな画面であったために、実用性に欠けるということで具体的なビジネスには結びつかなかった。このときに著者が受けたのは、テレビと言うからには「カラー画面でなければいけない、大型画面ができなければいけない」、というユーザーからの率直なそして耳の痛い意見であった。

CRT を超えるテレビ表示技術、すなわち本格「壁掛けテレビ」は平面ディスプレイの研究に従事する技術者にとって究極の夢である。しかしながらそれまでの液晶テレビ表示は決して実用的とはいえない難いものがあった。確かに CRT を使ったカラー表示のきれいなテレビ画面に見慣れた消費者にとっては、小さい画面で、何が映っているかよくわからずに、しかも値段が高いとあっては魅力がないのは当たり前である。しかも

色が見つからないということは、テレビにとって致命的欠陥であった。

画質が悪すぎる。(コントラストが十分とれない)

画面が小さいものしかできない。

モノクロ表示で色がつけられない。

価格が高すぎる。

ここに列挙したような致命的な欠陥を認識した上で、これを克服する手段を創造することが“液晶壁掛けテレビ”への道であると悟り、著者が“本格的”な壁掛けテレビを目指して本研究に一步踏み出した大きな動機である。

第5節 本研究の目的

平面表示(フラット・ディスプレイ)技術は社会的な利用価値は高くインパクトは大きいものがあることは事実である。単なる家庭用のテレビのサイズを小さくして壁にかけられようにすることだけでも土地の高い日本では有効である。しかしフラット・ディスプレイの利用価値はそれだけにはとどまらない。携帯型の表示素子ができればテレビのみならず、いつでもどこでも様々な情報に自由にアクセスできる高度情報化社会に貢献できる。またコンピュータがよりコンパクトになり使いやすさが格段と増す。ネットワークが文字通り網の目のように張り巡らされた今日の社会にあっては、軽く薄くそして鮮やかなディスプレイはその中核デバイスとなるものである。

すなわち実用性に加えて、汎用性がもう一つの重要なキーワードになると考える。薄くて軽くて、消費電力が小さければ使う場所はどこでもいいし、どんな機器にでも組み込めることになる。画面サイズは小さいものから大きなものまで、精細度(解像度)は細かいものから大まかなものまで、というようにさまざまな仕様に対応できる表示技術が好ましい。この延長線に“壁掛けテレビ”が存在する。

このような実用性、汎用性に優れた液晶表示デバイスには次のようなことが求められる。

- (1) CRTに勝るとも劣らない高い画質が実現できること(コントラスト比100:1以上)
- (2) もちろんカラー画面であること(色度や色温度で評価される)
- (3) 精細度(解像度、あるいは画素密度)が高められること(最終的には印刷物なみ)
- (4) 大きな画面まで拡張できること(少なくともCRTテレビの主流である30型までは)
- (5) 合理的コストで製造ができること(CRTの2倍以下が目標)
- (6) 薄型・軽量であること(小型であれば数mm、100g以下、大型では20mm、数kg以下)
- (7) 消費電力が小さいこと(CRTの1/3以下)
- (8) 環境にやさしいこと(電磁波漏洩、リサイクル、目の疲労問題、など)

従って本研究の第1の目的は、このような要求を満たす液晶ディスプレイ技術を開発することにある。この開発が成功し実用化に供することができれば、その創出する事業機会は莫大なものとなろうし、潜在需要はとてつもなく大きいものと推定される。現在CRTの持っているテレビ市場、あるいはパソコンのモニター市場のみならず、携帯電話やPDAなどの携帯用機器、車などの移動機器、家庭内におけるさまざまなモ

ニター機器、そして家庭電化製品、などその波及効果は計り知れないくらい大きいだろう。

本研究の第2の目的は、本研究の成果である新しい液晶ディスプレイ技術を実用化する際の事業展開について考察し、そこに相応しいビジネスモデルを提案することにある。事業立ち上げ期には巨額な投資資金と先端製造技術がキードライバである。安定拡大期に入ると産業構造そのものも変化し、それら伴って最適な事業モデルとキードライバも変わっていく。そこでこの液晶ディスプレイの事業形態と変遷を解析しながら、新しいビジネス・モデルを提案し、実践することとした。

<参考文献>

- 1) 野々村ほか「MSD方式によるカラーフラットパネル」、テレビジョン学会誌、40(10), pp. 1024, 1986年10月号
- 2) M. N. Semeria, et. al., "FEDs based on the concept of a transparent cathode", Journal of the SID, 5(4), pp. 339 (1979)
- 3) 岸野、「蛍光表示管、フルカラーの実現に向け開発が進行、フラットCRTに接近」、フラットパネル・ディスプレイ1990、日経BP社、pp. 220 (1990)
- 4) H. Murakami, et. al., "Fabrication Techniques for a 20-in. Color DC PDP", SID Digest Tech. Papers, pp. 142 (1988)
- 5) S. Harada, et. al., "Symmetric Drive for TFEL Displays", Proceedings of 5th International Display Research Conference (Japan Display 86), pp. 238 (1986)
- 6) C. W. Tang and S. Vanslyke, "Organic Electroluminescent Devices", Appl. Phys. Lett., 51, pp. 913 (1987)
- 7) G. H. Heilmeyer, et. al., "Dynamic Scattering: A New Electrooptic Effect in Certain Classes of Nematic Liquid Crystals", Proc. IEEE, 56, pp. 1162 (1986b)
- 8) M. Schadt and W. Helfrich, "Voltage Dependent Optical Activity of a Twisted Nematic Liquid Crystal", Appl. Phys. Lett., 18, pp.127 (1971)
- 9) P. M. Alt, et. al., "Scanning Limitation of Liquid Crystal Displays", IEEE Trans. Electron Devices, ED-21, pp. 146 (1974)
- 10) T. J. Scheffer, et. al., "24 x 80 Character LCD Panel Using Super Birefringence Effect", SID 1985 International Symposium Digest Technical Papers, pp. 120 (1985)
- 11) B. J. Lechner, et. al., "Liquid Crystal Matrix Displays", 1969 International Solid-State Circuits Conference, Digest of Technical Papers, pp. 52 (1969)
- 12) L. T. Lipton, et. al., "Liquid Crystal Matrix Displays for Video Applications", Proceedings of the SID 14/4 (Forth Quarter), pp.127 (1973)
- 13) T. P. Brody, et. al. "A 6 x 6-in. 20-lpi Electroluminescent Display Panel", IEEE Trans. Electron Devices, ED-22, pp.739 (1975)
- 14) D. E. Castleberry, "Varistor-Controlled Liquid-Crystal Displays, Proceedings of the SID, 20/5, pp. 197 (1979)
- 15) D. R. Baraff, et. al. "The Optimization of Metal-Insulator-Metal Non-Linear Devices for Use in Multiplexed Liquid Crystal Displays", 1980 Biennial Display Research Conference, pp. 107 (1980)

- 16) P. G. Le Comber, et. al. "Amorphous-Silicon Field-Effect Device and Possible Applications", Electron. Lett., 15, pp. 179 (1979)
- 17) E. Kaneko, et. al., "Liquid Crystal Television Display", Proceedings of the SID, 19/2, pp. 49 (1978)
- 18) M. Hosokawa, et. al., "Dichroic Guest-Host Active Matrix Video Display", 1981 SID Digest Tech. Papers, pp. 114 (1981)

第2章 T F Tを使った液晶表示における動作解析と要求特性に関する考察

第1節 緒言

過去の液晶を使ったテレビ表示の失敗は十分な表示性能が実現できなかったことにある^{1)、2)}。それらは液晶分子内での散乱や反射機能を用いたD S MやG H (ゲストーホスト) モードを使っていたことがその背景にあると分析した。一方、著者は高性能表示実現のためには透過モードを重視するということを最初から考えていた。その意味で広いダイナミックレンジ (高コントラスト) を確保でき、工業的にも時計に使われ始めたT N方式の透過モードに注目してきた。しかしながらT N透過モードはスタティックな状態では高い表示性能が出せても、単純マトリクスのような時分割駆動ではたちまち性能が低下し目的には合わなくなることは、前章で説明した通りである。

その解決策として各画素にトランジスタやダイオードを配置してメモリー作用をもたせ、画素を静的に駆動できるアクティブ・マトリクス方式が有力と考えた。そこでこのT Nモードとアクティブ・マトリクス方式を組み合わせることを考えた。前述のようにアクティブ・マトリクスはR C A社で提案された方式であるが、結局は実用的な素子が見つからずに断念の憂き目に遭っていた。使えそうなトランジスタは単結晶S i上のM O Sであるが、これでは透明基板を必要とする透過型T Nモードには利用はできなかった。

これらの初期的な考察を整理すると次のようになる。

高性能表示を実現するためにはT N透過モードの利用が必要

T Nモードの性能を最大限引き出すためにはアクティブ・マトリクス方式が最適

T Nモードとアクティブ・マトリクスを組み合わせるためにはガラス基板にトランジスタを集積する必要がある

ガラス基板上にトランジスタを作りこむためには薄膜トランジスタ (Thin-Film Transistor : T F T) 構造が必要

このような四段論法により、「T F T」が絶対的に必要という結論に行き着いた。

そこで第一の壁は実用的で大面積化が可能なT F Tの開発ということになる。興味深いことに歴史を振り返ると、S i単結晶トランジスタ登場前の60年代までは、T F Tが固体能動素子の主役にいた時代がある。半導体材料は蒸着で容易に形成できた C d SやC d S eであったが^{3)、4)}、安定性があまりにも悪く実用には至らなかったという背景がある。そこで著者が注目したのは、まだ実用素子としての開発が試みられていなかったS i薄膜の利用である。

実は著者らは、初めはこのT F Tの実現には壁が多すぎると見てもっと簡単な薄膜ダイオードの利用を試みた。これはM I Mと呼ばれた素子で、カナダ Bell Northern Research社の先例⁵⁾をベースに、さらに実用的な“Lateral M I M”を開発した⁶⁾。これはこれで別目的で実用化に成功したが、より完璧な映像を実現するためにはやはりT F Tが必要と思いついたわけである。

さらに二つ目の壁は、いかに液晶を使って前人未踏のカラー化を達成するかである。液晶そのものに染料

などの色材を用いて色をつけることは可能であるが、鮮やかな発色は難しく、また駆動方法にも問題があることは知られていた。そこで、液晶はTN透過モードを使って光の透過を制御する高性能光シャッターとして利用し、色は液晶以外の機能で付加するという、機能分離が最適という結論に達した。このカラー表示に関する研究については第4章で詳しく述べることにする。

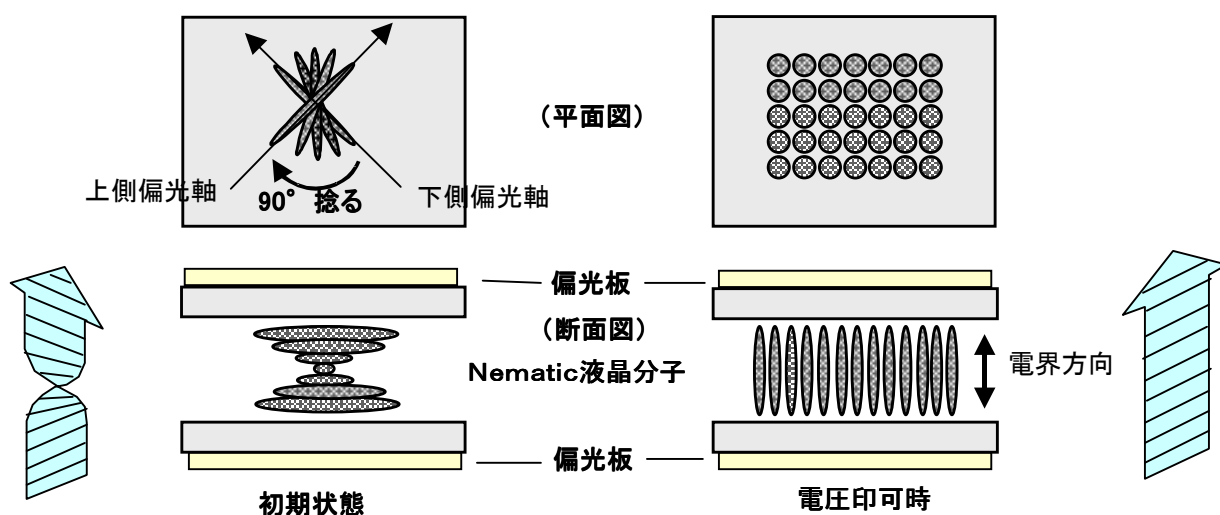
ここで、本研究のテーマである実用性の高いCRTに匹敵できるフルカラー表示の液晶ディスプレイを実現するための指針を整理しておく。

- (1) 表示は最も画質を高められる可能性を持った透過型TNモードを採用し、アクティブ・マトリクス方式と組み合わせる。このためガラス基板の上にTFTを形成する。
- (2) 従来のTFTは特性が不十分でまた製造が難しく実用性がなかった。従って、安定性が極めて高いと期待できるSi半導体薄膜を利用し実用性の高いTFTを開発する。
- (3) カラー表示に関しては、発色と透過率制御を機能分離する。TN液晶は透過率の制御のみに関し、発色は別の要素を新規に開発する。

その第一歩として、この章ではTFTを使ったアクティブ・マトリクス液晶の動作を解析して、TFTに対する要求性能を明らかにする。

第2節 TNモード液晶の構造と特徴

第2-1図に透過型TN(Twisted-Nematic)液晶の構造を示す。これは1971年に提案された方法⁷⁾、2枚の偏光板を利用することが鍵である。Nematic液晶は、分子が一次元方向に揃って並ぶNematic相を利用したモードである。

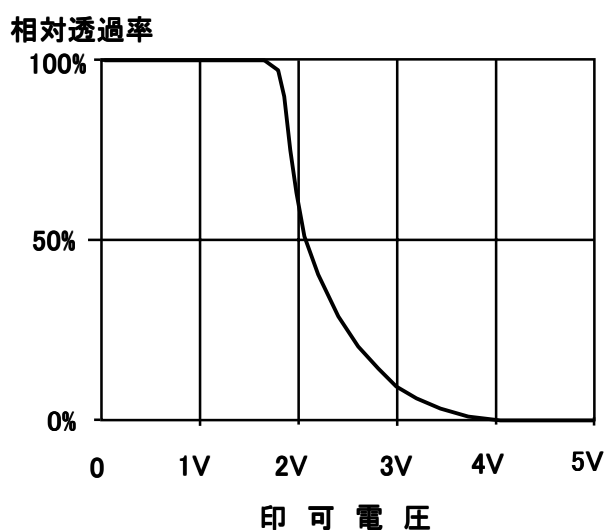


第2-1図 Twisted-Nematic 透過型液晶モードの原理図

この分子を上ガラス基板と下ガラス基板間で整列方向を90度捻っておく。この時に上下の偏光板の偏光軸は分子の整列方向に一致させておく。この状態では下部から入った光は偏光板を透過して偏光光とな

り、この偏光軸が液晶分子のねじれに沿って90度回転して上部の偏光板から出て行く。これをオフ状態と呼び、通常状態で光が透過することからノーマリー・ホワイトモードと称する。これに対し、液晶層に電圧を印加すると分子は電界に沿って上下方向に再配列し、そこで旋光性は失われる。この結果このオン状態では下部から入射した光は上部の偏光板で遮られて出て行かず、黒になる。従って液晶に印加する電圧によりこの液晶層を透過する光量を制御できるということがわかる。

通常Nematic液晶の分子は長さが数100オングストローム、そして実際に表示デバイスとして用いる液晶層の厚みは6-8ミクロン程度で、比較的低電圧でこの液晶分子を遷移させることができる。この光学-電気応答の代表例を第2-2図に示す。この場合、4Vあれば透過光は十分小さくなり、黒を表示することができる。また遷移が始まる1.5V付近から4Vまでを使うことにより映像表示には不可欠な中間調を表現することができる。



第2-2図 TN液晶における電気光学効果

このTN液晶表示モードの特長は次のようになる。

- (1) 数Vでこのような効果が発生するため駆動電圧が低い
- (2) 電界効果型素子として液晶の抵抗が非常に高い(比抵抗で 10^8 - cm以上)ため、電流消費がほとんど皆無である
- (3) 電気光学効果が大きく、コントラスト比で普通100:1以上ある
- (4) 分子配向が容易で、液晶セルの構造と製造工程が簡単である

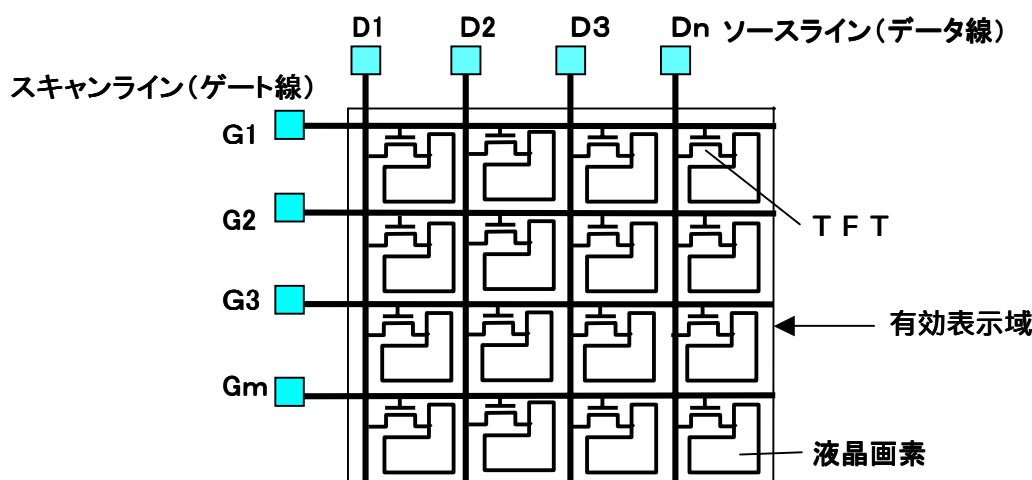
映像表示に用いる際には、液晶表示の黒から白までのダイナミックレンジが大きくとれることが鍵となる。TNモードの場合、レンジは上下の偏光板の偏光能で決まり、偏光軸が交叉した状態での光の漏れがコントラスト比を決定する。通常この比は容易に100:1以上にできるので、TNモードのダイナミックレンジは広いと言える。加えてTNモードは分子の長軸-短軸の誘電率の差、すなわち誘電異方性(n)と液晶層の厚み(d)の選択で、波長に対して着色のない表示を実現できることも重要な利点である。

このように、TNモードは液晶シャッターとして用いられ、他には類を見ない優れた特性を発揮する有用な方式であると言える。しかしながらこのTN液晶をアクティブ・マトリクス方式で使いこなすためには、それに応じた特性を新たに実現していく必要がある。不純物を可能な限り排除して材料の比抵抗を極大化することや、比誘電率を上げて電荷保持の効果をあげること、などであるが、これについては後述する。

第3節 アクティブ・マトリクス方式の基本動作理論

アクティブ・マトリクス方式の基本は、DRAM (dynamic random access memory) とよく似てトランジスタのようなアクティブ素子を用いて各画素に電荷をストアすることにより、表示効果を大幅に高める方式である。これにより、各画素のTN液晶は静的駆動と同等な性能が保証され、画素数が増大しても第2-2図に示す広いダイナミックレンジを維持することができる。いってみれば液晶素子だけでは十分に発揮できないその優れた特性を、半導体素子によって補うという2つの素子の結合技術である。

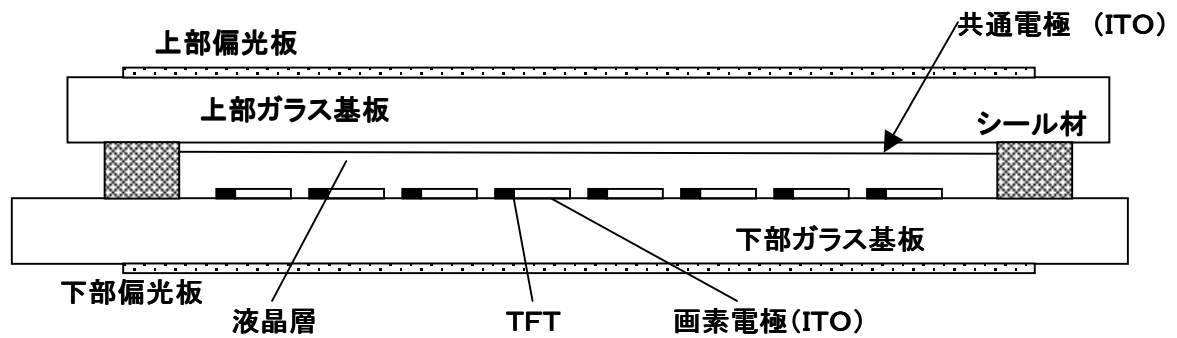
しかしながらアクティブ素子の動作は必ずしも理想的なスイッチではない。即ち、オン抵抗はある値以下に低くなく、オフ抵抗は無限に高くない。また液晶材料は容量として働くことを要求されるが、抵抗も有限であることを考慮しなければならない。従ってここでは表示効果を十分に確保するための最低限の要求を、簡単な駆動方法を仮定して、明らかにすることを試みる。



第2-3図 TFTを用いたアクティブ・マトリクス液晶の構成

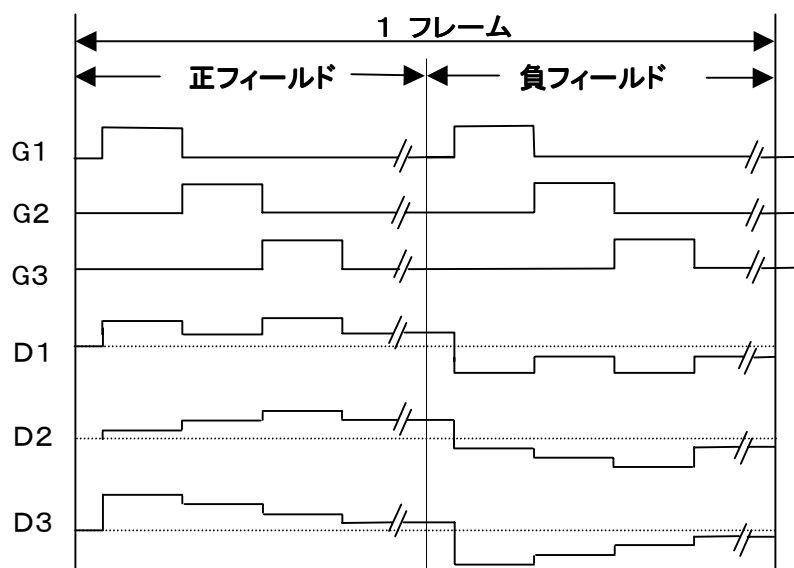
第2-3図はTFTアクティブ・マトリクス液晶ディスプレイの平面構造を示している。TFT基板には縦配線であるデータ線と横配線であるゲート線があり、その交点にTFTと液晶駆動電極(画素電極)がある。TFTのゲートはゲート線に、ソースはデータ線につながる。ITO (Indium-Tin-oxide) 膜からなる画素電極はTFTのドレインに接続され、共通電極との間に配置された液晶を駆動する。ITOは透明で、抵抗も低く(20 - 100 /)また膜形成やエッチングが容易なことから液晶ディスプレイには広く利用されている。

TFTはスイッチとして働き、選択時にゲート線によりTFT列がオンして、データ線から信号を画素に書き込む。その後ゲート線の信号でTFTオフさせると、この書き込まれた信号は電荷となって画素に記憶され液晶を常時駆動していることになる。この時、液晶分子は容量性で非常に高抵抗であることが求められる。この結果、液晶は原理的に静的駆動状態と同じように第2-2図に示す光学特性を示すことが期待できる。加える電圧レベルによりテレビ表示に重要な階調再現も可能になる。これがアクティブ・マトリクス方式が高性能液晶表示を可能にする原理である。



第2-4図 TFTアクティブ・マトリクス液晶ディスプレイの断面構造

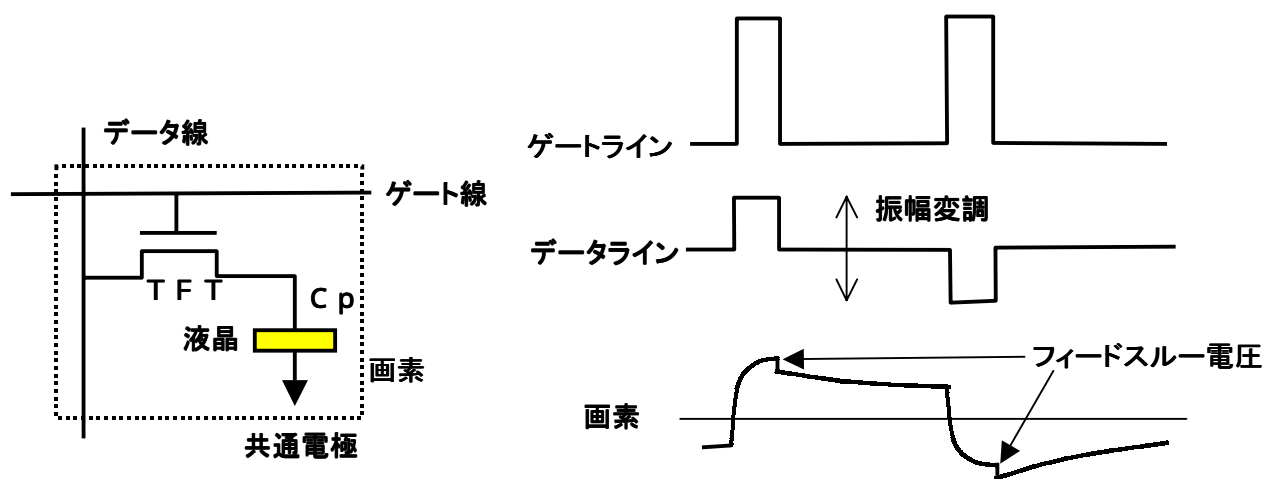
最初に著者が取り組んだTFTアクティブ・マトリクス液晶ディスプレイの断面構造を第2-4図に示す。下側にTFTの構成されたTFTガラス基板、上側には共通電極があるガラス基板、そしてその間には6-8ミクロン程度の液晶層を挟んでいる。画素電極と共通電極は透明導電性材料であるITO膜である。基板外周には2枚のガラスを接着するためのシール部材、そしてここには記してないが液晶層にはスペースを確保するためのスペーサ、上下基板表面には液晶分子を配列させるための配向材が存在する。またガラス基板上下にはTNモードに必要な偏光板が貼付けられる。



第2-5図 TFTマトリクスの駆動波形

著者が始めに用いたマトリクス駆動信号を第2 - 5図に示す。1フレームで1画面を構成し、1フレームは正フィールドと負フィールドに分けられる。液晶には劣化を防ぐために常に極性を反転させる交流駆動を行なわねばならない。直流駆動すると液晶内部のわずかな不純物が電荷となり一方に偏って蓄積し、正常な表示ができなくなるからである。このためデータ線には常に図のように正負フィールドにより対称なプラスとマイナスの信号を交互に加える交流信号が必要となる。

各ゲート線は走査線に対応し、G1から順次TFT列をオンさせていく。このとき表示のレベルに対応した電圧がデータ線D1 - DnによりオンしているTFTを介し各画素の液晶に伝えられる。このように1フィールド時間内にすべての画素に表示信号が書き込まれる。TFTを介して書き込まれた信号は、TFTのオフ時には電流が流れなければ、画素に書き込まれた信号は電荷の形で次に書き込まれるときまで保持される。交流駆動のために各画素には第2 - 6図に示すように1フレームで2回、プラスとマイナスの信号が書き込まれることになる。



第2 - 6図 TFT画素の等価回路と信号波形

通常のテレビでは(日本ではNTSC方式)走査線は525本を用いて1フレームを構成する。そして1秒間に30フレームを表示することによりなめらかな動きを再現する。しかし30フレーム/秒ではフリッカが目立つこともあり、インターレースという方式でこれを逃がしている。これは1フレームを奇数と偶数の2つのフィールドに分割し、まず奇数番目の走査線を表示したのち次に偶数番目を表示する。その結果、見かけ上の画面の表示周期は2倍となり、フリッカを低減できる。液晶表示ではこのインターレースを利用して、都合よく駆動することができる。例えば奇数フィールドの信号をデータ線のプラス極性ビデオ信号に、偶数フィールドの信号をマイナス極性信号に用いる。この結果、同じ画素には奇数フィールドと偶数フィールドの信号が重ね書きされることになり、同時に液晶の交流駆動も実現できる。

第4節 TFT素子に要求される特性についての考察

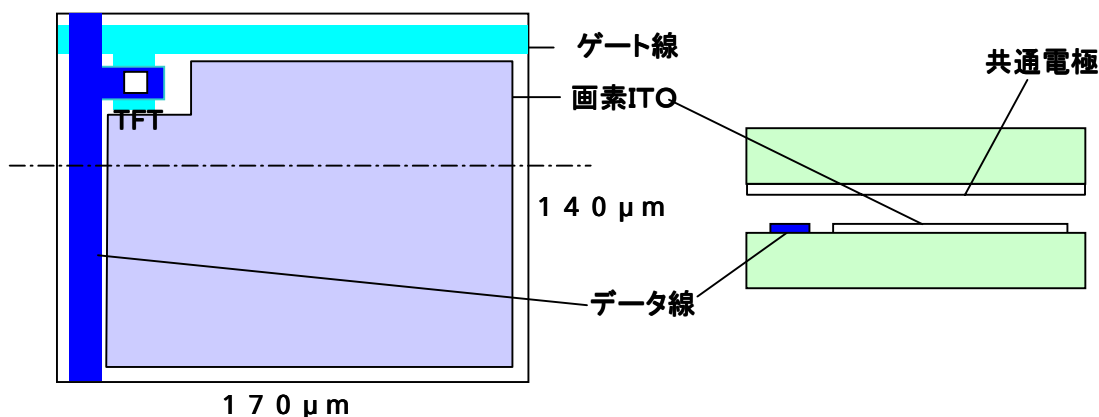
4.1 駆動条件と画素構造の検討

具体的にTFTへの要求特性をはじき出すために、本研究で狙う液晶パネルのサイズ、画素数を想定しておかねばならない。まず携帯型のカラーテレビを想定し、対角2インチ（縦3cm、横4cm）の画面を想定した。次に画素数の決定である。まず垂直方向は先のNTSC方式における有効走査線数の半分弱の220を選択した。次に、水平方向の画素数も垂直方向とバランスをとって240とした。こうして垂直画素数（走査線数）が220、水平画素数が240、計52,800画素を想定した。この時の1画素のピッチはおよそ縦140 μ m、横170 μ mである。

前記のような前提で、アクティブ素子（TFT）に要求される特性を考えてみる。1フィールドは16.67msecで、1水平期間は約60 μ secである。TFTのオン時には、画素の容量に1水平走査期間である60 μ sec内に信号を伝達することより規定される。従ってTFTのオン抵抗はこれを満たすような値以下にする必要がある。また画素は1垂直期間である16.67msec以上にわたって電荷を画素内に保持することであるから、TFTのオフ抵抗はこれを満たす値よりも常に大きくなくてはならない。この二つの条件から、TFTのオン時とオフ時に必要な実効抵抗が簡単な時定数計算から求められる。

まず、画素の容量 C_p を検討してみる。例えば第2-7図のような画素のレイアウトを想定する。この時、ITO液晶駆動電極の占める割合は約70%である。この画素に付随する静電容量は液晶層のみが寄与するものと仮定して計算する。液晶は誘電異方性を有し、その誘電率は長軸側が単軸側の2倍程度変化する。すなわち液晶が寝ているオフ状態では、液晶が立っているオン状態に対し比誘電率が2倍程度になるということである。実際の誘電率は材料により大きく異なるが、通常の液晶の平均比誘電率は10程度と考えられる⁸⁾。ここでセルのスペース、即ち液晶層の厚みを7 μ mとすると、この容量は約0.2pFとなる。

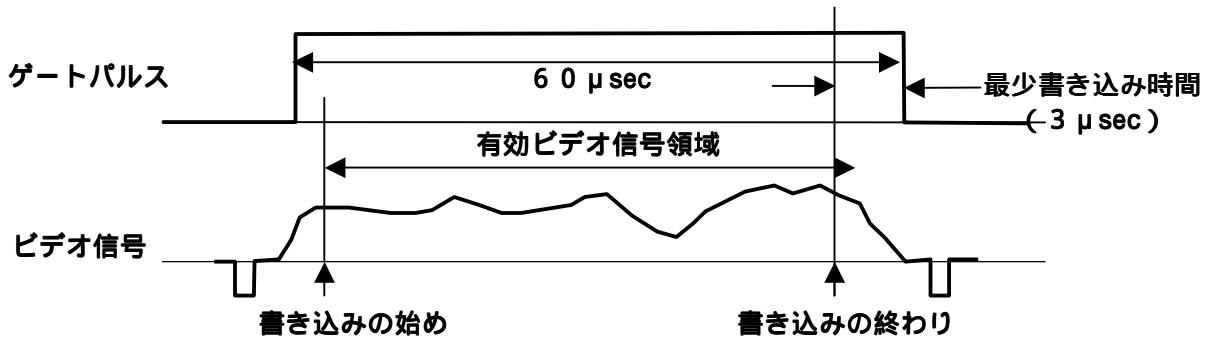
$$C_p = \epsilon_0 \times 140 \times 170 \times 0.7 \times 10^{-16} / 7 \times 10^{-8} = 0.2 \times 10^{-12} \quad (2-1)$$



第2-7図 TFT画素の構成図（左は平面図、右は断面図）

4.2 TFTに要求されるオンとオフ抵抗の算定

ここで画素の容量が決定されたから、次にTFTに必要な特性を考察する。まず必要なオン抵抗を決定する。オン抵抗は1走査期間内に各画素に信号を伝達できることにある。この時画面の左はじと右はじでは条件が異なることを考慮しなければならない。通常テレビのビデオ信号は1走査期間内に左から右に書いていく。



第2 - 8図 一走査期間内でのタイミング

第2 - 8図に示すように、左はじでは1走査期間の最初であるから走査期間終了まで60 μsecという十分な時間が与えられる。一方、右はじではわずか数μsecしか余裕がない。しかしこの時間内に十分書き込まないと右と左で表示にムラを発生することになる。このムラは人間の目の感性から見て、1%以内にしないと目立つことになる。従って3 μsec内に99%まで電荷量を書き込むことを前提に、TFTに必要なオン抵抗 R_{on} の上限 $R_{on_{max}}$ を決定できる。

$$R_{on_{max}} = -3 \times 10^{-6} / \ln(0.01) \cdot C_p = 3.3 \times 10^6 (\quad) \quad (2-2)$$

一方、TFTがオンして画素に電荷が書き込まれた後に、TFTがオフして電荷の保持動作に入る。そこでこの電荷は次に書き込まれるまでの間保持されていなければならない。この電荷の保持期間は1フィールドで、その保持率は90%以上が必要となる。ここで1フィールドの期間は1/60秒である。従ってオフ抵抗 R_{off} の下限 $R_{off_{min}}$ は次のように決められる。

$$R_{off_{min}} = -16.67 \times 10^{-3} / \ln(0.9) \cdot C_p = 8.4 \times 10^{11} (\quad) \quad (2-3)$$

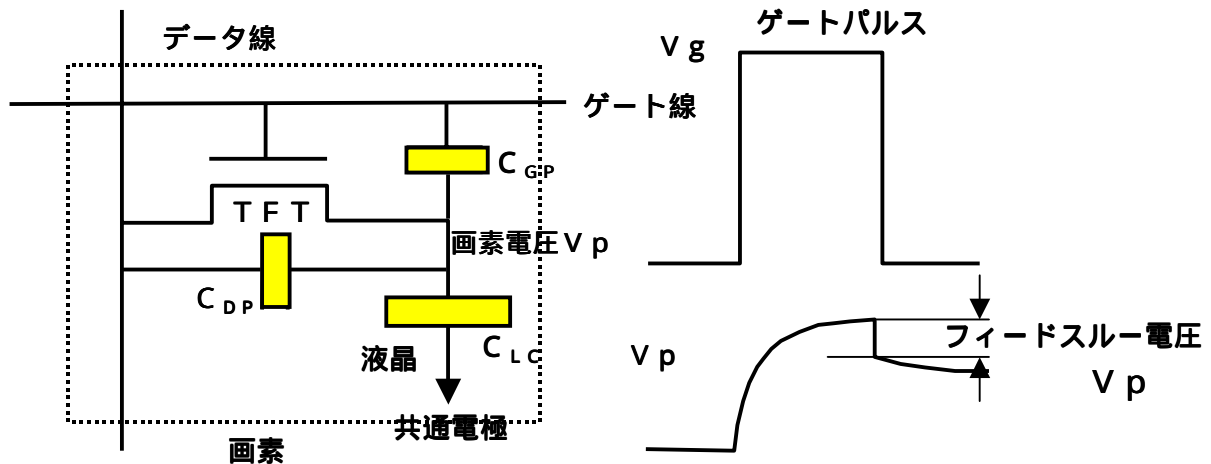
この結果、TFTの性能を評価する指数であるオン/オフ抵抗比 R_{on}/R_{off} は、

$$R_{on}/R_{off} = 0.25 \times 10^6 \quad (2-4)$$

となる。すなわちTFTはゲート電圧の制御により6桁抵抗値(電流値)が変えられればアクティブ・マトリクスに最低限合致すると言える。但し、条件が2つある。この R_{on} 、 R_{off} を満たすTFTのディメンジョンが先ほどの画素レイアウトに十分入りきる程度に小さく出来ること、6桁とるためのゲート信号の振幅が合理的に低いことである。ここからTFTに必要なキャリア移動度を見積もることができる。

4.3 フィードスルー電圧に対する考察

移動度の目安をつけるために、まずゲート信号振幅の適正值を決める必要がある。前述のようにT N液晶のオン - オフを制御する電圧はほぼ5 V、すなわち交流駆動する前提でデータ線の振幅は2倍の10 Vになる。その結果ゲート線信号振幅はT F Tのソース電圧が10 Vになることを考慮して、それでも十分なスイッチとして働くことを要求される。これらの関係と、ゲート信号の駆動に使う半導体集積回路(L S I)の動作耐圧とコストを勘案して20 - 25 Vが妥当と考える。このゲート線の信号振幅が画素に与える影響を考察してみる。



第2 - 9 図 T F T画素における寄生容量の影響

第2 - 9 図に示すように、一つの画素には液晶からなる信号電荷を蓄えるための本来の画素容量 C_{LC} 以外に、二つの寄生容量が存在する。ひとつは画素電極とデータ線とのカップリング容量 C_{DP} で、これはデータ線と画素電極の対向によるもので普通は無視できる。もう一つはゲート線と画素電極間の容量 C_{GP} である。これは主にT F Tのゲート - ドレイン間の重なりによる寄生容量で、これが大きいと動作に不具合が生じる可能性が危惧される。図に示すように、T F Tがゲート信号によりオフ状態になったときに、この寄生容量 C_{GP} の影響でフィードスルーと呼ばれる画素電位の低下が発生する。このフィードスルー電圧が大き過ぎると、第2 - 6 図に表されているように極性反転による画素液晶の対称性が保てなくなり、液晶の劣化などいくつかの悪影響がありうる。

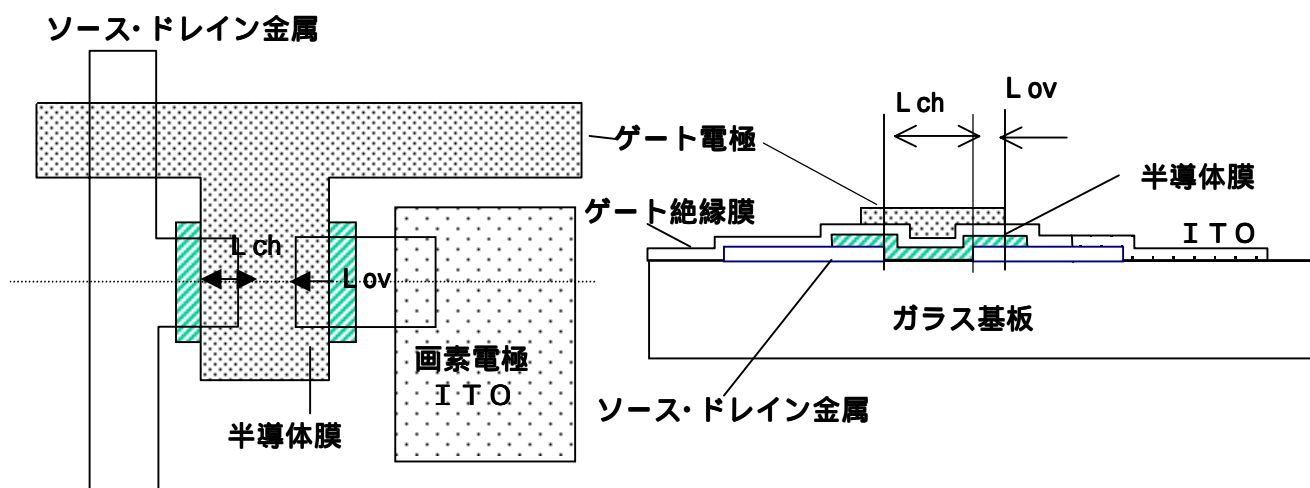
この低下量 V_p は次のように表わされる。ここで V_g はゲート振幅である。

$$V_p = V_g \times (C_{GP} / (C_{GP} + C_{LC})) \quad (2 - 5)$$

経験上、液晶の劣化を防ぐためには V_p をビデオ振幅(5 V)の半分、2.5 V以下に抑えることが望ましいことがわかっている。そのためには C_{GP} / C_{LC} の容量比を低くすることと、 V_g をできるだけ小さくすることが求められる。

実際 C_{GP} / C_{LC} を見積もってみる。第2 - 10 図はここで想定した各画素に配置した絶縁ゲート型T F Tの構造である。T F Tはゲート電極が半導体層の上に位置するトップゲート構造である。ここではゲート電

極がソース・ドレイン電極にオーバーラップするノン・セルフアラインになっている。C_{GP}に寄与する因子はまずゲートとドレイン電極の重なりがある。これはTFTを形成する際のフォトリソグラフィの精度から決まり、面内ばらつきも考慮すると最低2 μm、製法によっては10 μmにも達する。もう一つ、TFTがオンしている際のチャンネル内に分布しているキャリア電荷を考慮する必要がある。ゲートがターンオフした時にはこれらのキャリアは通常のMOSトランジスタであれば基板側に逃げる。しかしTFTではソース側かドレイン側に逃げるしかない。われわれはこれをコンピュータ・シミュレーションで確認し、スweep・アウト現象と名づけた。シミュレーションからはチャンネル内キャリアの半分がソースへ、残り半分がドレインへと集まり、ほぼ50%が重なり容量として働くことを確認した。この結果からC_{GP}に寄与する面積は、ゲート/ドレインの重なり部と、チャンネルの半分の合計ということになる。従って、チャンネル面積はできるだけ少なく、重なりはできるだけ小さくということになる。



第2 - 10図 トップゲートTFTの構造

これらの結果を利用して簡単な見積をしてみる。チャンネル長(L_{ch})を10 μm、チャンネル幅を10 μm、ゲート電極とソース/ドレインとの重なりを4 μm、ゲート絶縁膜はSi酸化膜として厚さ150 nmとすると、実効C_{PG}に利く実効面積は9 μm (4 + 10 / 2) × 10 μmで、

$$C_{PG} = 9 \times 10 \times 10^{-8} \times 4.3 \times 10^{-8} / 150 \times 10^{-9} = 0.05 \text{ (pF)} \quad (2-6)$$

となる。画素容量は(2-1)式から0.2 pFと求められているから、フィードスルー電圧 V_pは(2-5)式からゲート振幅20 Vにて、4 Vとなる。この値は期待している V_pを大きく上回る。もう一つの懸念は、マスク合わせエラーによりゲート電極とソース/ドレインの重なりが2 μm変動すると、この容量は25%変動し、ディスプレイ内部で表示ムラを発生させる可能性が高い。

従ってここでの結論はゲートに対しソース・ドレインの位置が自動的に決まるゲート・セルフアライン技術が必要ということである。セルフアラインができると、ソース/ドレインの重なりがほとんどゼロになり、この容量は半分近い0.028 pFとなり、V_pは2.4 Vでようやく目標値に達する。もっと余裕を

とるためには、T F Tのオン抵抗を下げてもチャンネル幅を縮めることと、チャンネル長を短くすることである。

4.4 必要になるT F Tキャリア移動度の検討

オン抵抗を下げるためにはゲート電圧を高くすることが有効である。しかしながら、無限に高くできるわけではなく、前述のように20V程度が合理的であろう。4.3で検証したように、セルフアライン構造を用いればゲート電圧は20Vが許容できることがわかったから、これを前提に(2-2)式を満たすためのT F Tの移動度の条件を求める。

T F TでもM O Sトランジスタ同様の Gradualモデル⁹⁾が成り立つとして算定する。このモデルではドレイン電流はドレイン電圧V dに依存する非飽和領域(ドレイン電圧が低い場合)と依存しない飽和領域(ドレイン電圧が高い場合)の二つの状態が存在し、等価抵抗値はドレイン電圧で変化する。しかしここでは厳密な解は必要ないために、ドレイン電圧5Vの非飽和域の値を使って等価抵抗R e f fを求める。

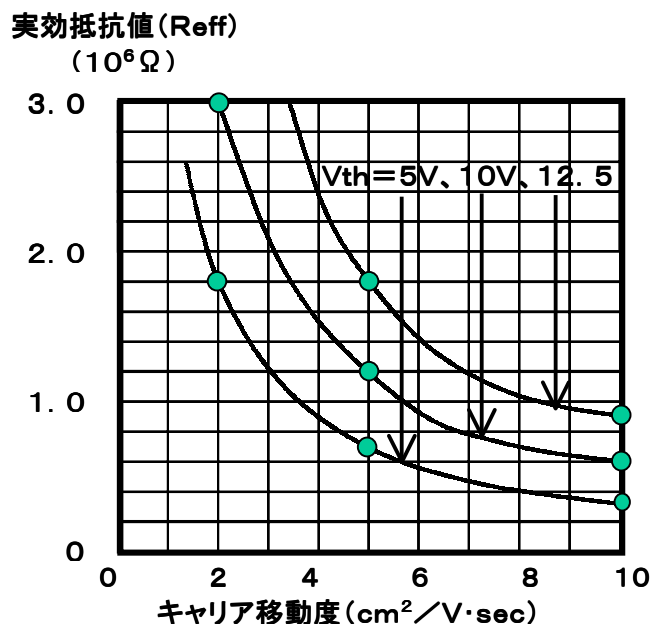
$$I d = (V g - V t h - 0.5 V d) V d \quad (\text{非飽和領域}) \quad (2-7)$$

$$I d = 0.5 (V g - V t h)^2 \quad (\text{飽和領域}) \quad (2-8)$$

$$= \mu \cdot C o x \cdot W / L \quad (2-9)$$

$$R e f f = 5 V / I d \quad (2-10)$$

ここで、I dはドレイン電流、V t hはトランジスタのしきい値、V gはゲート電圧、μはキャリア移動度、C o xはゲート絶縁膜の単位面積当りの容量、Wはチャンネルの幅、Lはチャンネルの長さである。ここで先ほど同様チャンネル幅W、チャンネル長Lを各々10μmとすれば、W/Lは1である。C o xは厚さ1、500のS i酸化膜で2.2×10⁻⁸pF/cm²とする。そしてゲート電圧が20Vとして、しきい値と移動度の関係からT F Tのオン時の実効抵抗値を求めると、第2-11図のように表わされる。



第2-11図 T F Tオン時の実効抵抗値とキャリア移動度との関係

この結果から(2-2)式のオン抵抗の上限値 3.3 M を考慮すると、しきい値は 10 V の場合、移動度は $2\text{ cm}^2/\text{V}\cdot\text{sec}$ 以上、しきい値が 5 V であれば移動度は $1.2\text{ cm}^2/\text{V}\cdot\text{sec}$ 以上必要となる。そこでしきい値を $5\text{ - }10\text{ V}$ の間で制御するとして、多少の余裕を持たせて移動度は $3\text{ cm}^2/\text{V}\cdot\text{sec}$ を目標値として設定する。なお、この条件下($V_d = 5\text{ V}$ 、 $V_g = 20\text{ V}$)に必要なドレイン電流 $I_{d_{\text{mini}}}$ は、

$$I_{d_{\text{mini}}} = 1.5 \times 10^{-6} \text{ (A)} \quad (2-11)$$

となる。

4.5 リーク電流に関する考察

オフ特性に関しては、すでに(2-3)式から 1.7×10^{12} 以上という目標が導き出されている。これはドレイン電圧 5 V に換算すれば、リーク電流 I_{off} は、次のようになる。

$$I_{\text{off}} < 5.9 \times 10^{-12} \text{ (A)} \quad (2-12)$$

この計算のベースはデータ線が固定電位の場合であり、第2-5図のようにデータ線が交流反転すると、TFTのリーク電流で画素電荷が変動する。この変動分を眼では認識しにくいレベル、 100 mV 以下とすれば限界値はいっそう厳しくなる。この時、TFTリーク電流 $I_{\text{off}_{\text{max}}}$ は定電流動作し、次のようになる。

$$I_{\text{off}_{\text{max}}} = C_p \cdot V / t = 1.3 \times 10^{-12} \text{ (A)} \quad (2-13)$$

この値を適用すれば、TFTのスイッチ能力を示すオン/オフ実効抵抗比は最低6桁必要ということになる。いずれにしてもこれらの数値はあくまでもデバイス設計する上での目安であるから、実際に試作した後に検証をすることになる。

もう一つ大事なことは、このリーク電流値は環境変化を考慮する必要がある、ということである。その一つは温度変化で、 0° から 50° が合理的な変動範囲である。一般的には温度が上昇すればリーク電流が増大するであろうから、 50° においてもリーク電流をこの目標値に抑えなければならない。この温度変動を考慮すれば I_{off} はより厳しくなり、(2-4)式で表されたオン/オフ抵抗比は常温環境下で7桁程度必要になると推定される。

もう一つ重要な環境変化要因がある。それは光に対する反応である。半導体は一般的に光により電子-正孔のキャリア対を生成し、それがリーク電流に影響を与えるであろう。特に本研究が目指す液晶ディスプレイは携帯型に広く応用できるから、TFT特性は非常に明るい環境、即ち太陽光下や明るいバックライト条件を考慮する必要がある。例えば太陽光の明るさはあよそ 10 万ルクスと推定され、液晶内部及びTFTに照射される光の照度は偏光板を通ることによってその半分の 5 万ルクスと想定できる。このような条件下でもオフ電流は(2-12)式を満たすことが求められる。

4.6 液晶材料に対する要求特性に関する考察

以上はTFTの要求特性について言及してきたが、最後に液晶材料について考えてみる。液晶は一般的には容量性であるが、抵抗値は無量大ではなく限界値が存在するはずである。液晶の持つ二つの電氣的成分、すなわち容量成分と抵抗成分に関しては、両者ともに大きい方がよいことは前述の動作解析の中で明らかである。容量については材料の選択で多少の変化はあることは判っているが、しかしながらTN液晶の駆動電

圧や遷移特性を優先させるとこの容量を飛躍的に大きくできない。従って、ここでは抵抗分に注目して、その下限値を求める。

第2-6図に示す1画素において、もし液晶の抵抗が低ければTFTがオフしていても自分自身で電荷を放電してしまう。液晶自身の抵抗による放電を1フィールド期間内で10%以下に抑えるものとするれば、液晶の画素抵抗の許容値(下限) R_{LCmin} は次のように定まる。

$$R_{LCmin} = (1/60) / \ln(0.9) / Cp = 8.3 \times 10^{11} (\Omega) \quad (2-14)$$

これを比抵抗 ρ_{SLC} に換算すると、以下のようになる。

$$\rho_{SLC} > 3.1 \times 10^9 (\Omega \cdot cm) \quad (2-15)$$

ここから液晶材料には $10^{10} \Omega \cdot cm$ 台の比抵抗が要求されることがわかる。ちなみにこの値は、従来の単純マトリクス等に用いられているTN液晶材料より2桁以上高いものである。このため液晶原材料から出来るだけ不純物を除くことに加えて、TFT液晶パネルの製造工程ではTFTを形成したガラス基板も含めて、すべての材料からの汚染を排除しなければならない。これは従来の液晶工程より、不純物汚染に対してかなり高水準のクリーンな工程管理の必要性を示唆している。

第5節 結言

本研究の目的であるCRTを置き換えられる「壁掛けテレビ」の実現に向けて、CRTに匹敵する表示性能を実現するためにTFT(薄膜トランジスタ)を用いたアクティブ・マトリクス液晶駆動方式が効果的なアプローチであることを示した。

いくつかの液晶モードの中から、高いコントラスト比を実現でき、かつ低電圧・低消費電力駆動が可能なTN(Twisted-Nematic)モードがポテンシャルが高いことを示した。このTN液晶を用いたアクティブ・マトリクス画面について、走査線を各ゲート信号に用いる走査駆動法、及びデータ線に表示信号を載せる交流駆動法を採用し、画素の動作を解析した。

各画素に配置されたTFTはスイッチの役割をし、オンしたときに表示信号が電荷で書き込まれ、オフ時にはその電荷を保持する基本動作をベースに、TFTと液晶に求められる性能を考察した。画面の目安として、対角2型、画素数220×240の液晶テレビ画面を設定した。

使えるゲート駆動振幅を20Vとすれば、TFTのオン電流は1.5μA以上(しきい値は10V以下、移動度は3cm²/V・sec以上)、リーク電流は6pA以下が目標値となることを明らかにした。このとき、TFTスイッチの性能の目安であるオン/オフ実効抵抗比は最低6桁必要である。またゲートとドレイン電極との重なり容量、及びチャネル電荷のスweep・アウトからくる画素電圧の低下(フィードスルー)が液晶の劣化をもたらす可能性を示唆し、これを防ぐためには、チャネル面積をできるだけ小さくすると同時に、ゲート・セルフアライン技術の導入が効果的であるとの結論に達した。

また液晶材料には特に高い比抵抗が求められ、 $10^{10} \Omega \cdot cm$ 台以上を維持することが絶対条件であることを導き出した。

これらTFTアクティブ・マトリクス液晶表示の原理的な考察をベースに、

- (1) 実用的なT F Tの研究開発
 - (2) そのT F Tを用いた2次元配置された液晶表示デバイスの開発と最適化
 - (3) さらにR G Bの3原色画素を内蔵化させたカラー映像技術の研究開発
- を行った。この3点に関する研究開発の内容と成果については順次、章を追って詳述する。

<参考文献>

- 1) L. T. Lipton, et. al. "Fully Integrated MOS Liquid Crystal Video Rate matrix Display", 1977 SID Digest Tech. Papers, pp.64 (1977)
- 2) T. Yanagisawa, et. al., "A MOS Array with Platinum Display Electrodes for Reflective Dynamic Scattering LCDs", SID Digest of Tech. Papers, pp. 110 (1981)
- 3) T. P. Brody, "The Thin Film Transistor- A Late Flowering Bloom", IEEE Trans. Electron Devices, ED-31, pp. 1614 (1984)
- 4) A. Waxman, "Thin-film transistors don't have to be drifters", Electronics (March 18), pp. 88 (1968)
- 5) D. R. Baraff, et. al. "The Optimization of Metal-Insulator-Metal Non-Linear Devices for Use in Multiplexed Liquid Crystal Displays", 1980 Biennial Display Research Conference, pp. 107 (1980)
- 6) 両角ほか「250×240画素ラテラルMIM-LCD」テレビジョン学会技術報告、I P D - 8 3 - 8、p . 3 8
- 7) G. H. Heilmeier, et. al., "Dynamic Scattering: A New Electrooptic Effect in Certain Classes of Nematic Liquid Crystals", Proc. IEEE, 56, pp. 1162 (1986b)
- 8) M. Schadt and W. Helfrich, "Voltage Dependent Optical Activity of a Twisted Nematic Liquid Crystal", Appl. Phys. Lett., 18, pp.127 (1971)
- 9) A. S. Grove, "Physics and Technology of Semiconductor Devices", John Wiley and Sons, Inc., (1967)

第3章 多結晶Si膜を用いたTFTとその特性最適化

第1節 緒言

薄膜トランジスタ(TFT)の特徴は、Siウェハのような単結晶基板ではなく、ガラス基板を使うことである。このために、液晶ディスプレイにとっては

- (1) 対象面積にサイズの限定がない
- (2) 最も高画質のTNモードが使える

という大きな利点がある。しかしTFTは研究段階ではイメージセンサーなどにとりあげられた歴史はあっても¹⁾²⁾、かつて実用化や量産はされたことはなく、まったく未知のデバイスであるといっても過言ではない。TFTは実用的なデバイスではないというのが常識であって、その後誰も真剣に取り上げた形跡は見受けられない。恐らくそこまでして必死に実用化を迫られる用途が従来はなかったこともあるだろうが、それは非常に困難な道のりであることは一目瞭然であった。

過去、試作に供されたTFTはその半導体材料としてCdSeを用いていた。エレクトロルミネセンス材料にもCdSeなど - 系の材料が使われた³⁾背景もあり、60 - 70年代にかけての典型的な半導体材料であった。この材料は蒸着工程で容易に成膜でき簡単に形を作ることができたが、次の難点が大きな壁であった。

- 化合物半導体で、組成制御が難しい
- リーク電流が多すぎる
- 信頼性に欠ける
- 毒性を有し公害対策が大変

これらの理由により、特に日本では公害対策からCdSe系の材料を試みることは皆無に近かった。また1970年代の終わりに提案されたアモルファスSiTFT⁴⁾はこのころは材料的不安定さと成膜技術が未熟で、実用的にはかなりの困難が伴うものと思われた。

ここで本研究の対象となるTFTに求められる要件を整理してみる。

- (1) 第2章で考察した特性を有すること。即ち、
 - 移動度が $3 \text{ cm}^2 / \text{V} \cdot \text{sec}$ 以上
 - しきい値は 5 - 10 V のレンジ
 - リーク電流が $6 \times 10^{-12} \text{ A}$ 以下
 - ゲート・セルフアライン型構造
- (2) 従来のTFTの欠点がおぎなえること、
 - 毒性を持たないこと
 - 信頼性が高いこと
- (3) できるだけ造り易く、実用性の高いもの、即ち、

膜質制御が容易なこと

加工技術、製造装置や材料が特殊にならないこと

以上の要請を熟慮した結果、「多結晶Si薄膜」が最適な材料であると信じるに至った。まず大事なのは半導体材料は単原子材料であることである。CdSeの場合は組成のずれによりバッチ間、基板間、あるいは基板内でのばらつきを増やし特性に大きな影響を与えていた。この点、Si単一組成であることは大きなメリットといえる。次にSi膜を多結晶化することによりアモルファスと異なり、材料的に安定するであろう。当然単結晶薄膜ができればそれに越したことはないが、これは今のところ手法がないし、TFTには単結晶ほどの特性は要求されないことは第2章の考察で判明している。従ってSi薄膜を多結晶化して用いることにより、TFTの特性と信頼性が確保できることを期待した。

Siという材料は、半導体集積回路で様々な加工手法ができあがっている。また多結晶Si薄膜は、従来MOSトランジスタのゲート電極材料及び配線材料として用いられてきた。従って、成膜技術や加工技術は従来の経験が生かせる可能性が高い。例えば成膜やエッチング、あるいは表面洗浄などは流用することが期待できる。またTFTの製造に欠かせないパターン形成は、半導体用のフォトリソグラフィの手法が持ち込める。新たに成膜装置や加工方法を全くゼロから開発する必要はない。

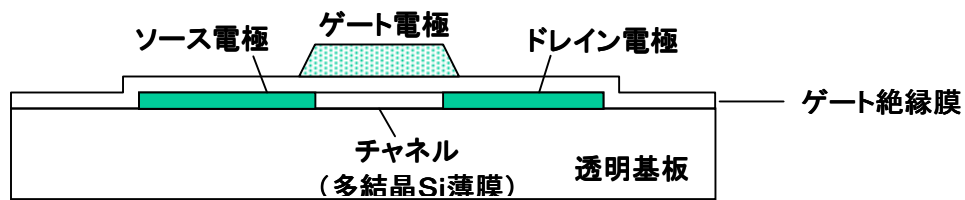
また、Siは毒性に関して全く気を使う必要が無い。当然、製造過程では毒性のあるガスや薬品は避けて通れないが、完成した暁にはそのことを考慮する必要が無い。

これらの理由から半導体材料は多結晶Si薄膜が最適であるという結論に達した。しかしながら問題は、従来多結晶Si薄膜は、不純物を多量にドーブし、あくまでも耐熱性の高い導電部材として利用していただけであって、半導体としての性質、性能は未知であった。ごく一部に多結晶Si薄膜の性質を調べた事例が残っていたが⁵⁾、TFTの実用性を示唆するものでなかった。

従って、焦点は多結晶Si薄膜により「TFTの特性がどこまで高められるか」、と「液晶パネルに組み込むような構造ができるか」という2点に集約される。この章では、まず最初のポイントに関連した多結晶Si薄膜を用いた薄膜トランジスタの基本構造と特性について詳述する。また第二のポイントに関しては次章(第4章)にて考察を加える。

第2節 多結晶SiTFTの基本構造と材料の設定

まず本研究で想定しているTFTの基本構造と動作を説明する。第3-1図はここで用いるTFTの基本構造を示している。ガラス基板上に多結晶Si薄膜、ゲート酸化膜、ゲート電極が形成され、さらに層間絶縁膜を介してソースとドレイン電極が存在する。ここでゲートセルアライン構造を実現するためには、ゲートがチャンネルの上にあるトップ・ゲート構造を採用する。TFTでは過去の例ではスタガー構造⁶⁾が使われてきた。これはソース・ドレイン層がチャンネル半導体層と異なるために、段差部で性能や信頼性が劣化する心配があった。そこでイオン打ち込み法によるゲート・セルフアライン方式を使って、ソース、ドレイン電極とチャンネルが同一平面に位置するプレーナー構造を最適と考えた。チャンネル部とソース・ドレインの段差がなく、工程も短縮できるのが特徴である。



第3 - 1 図 ゲート・セルフアライン多結晶Si TFTの基本構造

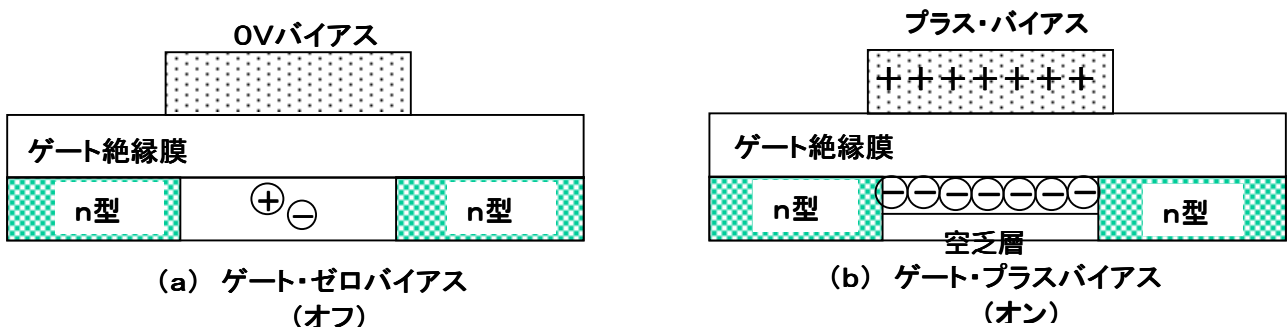
この素子の動作を、nチャンネル型をベースに第3 - 2 図を使って簡単に説明する。

(a) オフ状態

電子伝導を用いるNチャンネル素子では、ゲートバイアス電圧が0 V時はチャンネル内には、チャンネルには熱により励起された極わずかなキャリア（電子 正孔対）しか存在しない。この状態でソース・ドレイン間に電圧を加えても、微小なリーク電流が存在するのみである。

(b) オン状態

ゲートに正の電圧（プラスバイアス）が加わると、チャンネル表面にキャリアとなる電子が誘起されてソースとドレインの間に加えた電圧に応じて電流が流れる。このキャリアが誘起された層を反転層と呼び、この反転層の下には空乏層と呼ばれる空間電荷領域が形成される。この空乏層はしきい値を決める重要な因子である。



第3 - 2 図 トップゲート・プレーナTFTの動作図

この基本構造においてキーとなる構造材料は、ガラス基板、多結晶Si膜、ゲート絶縁膜、ゲート電極、ソース・ドレイン電極の5つである。この材料選択と製法について、Siを用いた半導体技術から得られた経験と知見を活かして方針決定を行った。

(1) ガラス基板

通常ガラス、すなわちソーダ石灰・ガラスはアルカリイオンを多量に含有するため、Si MOSトラ

ンジスタの経験からわかるように一番危険な汚染源である。低アルカリの高融点ガラスも数種類あるが、どの程度汚染するかまったく不明である。もし一度汚染してしまえばプロセス装置含めてすべてがまったく使い物にならなくなる。このリスクを避けるために、汚染の心配が全くない石英ガラスに焦点を絞った。また石英ガラスは融点が高く、許容されるプロセス温度にな制限がないことも利点である。もちろん大型化には石英ガラスは向いていないが、本研究の第1ステップの目標とする2インチ程度の画面では問題とならない。将来もっと大型化していくときには、アルミナ・シリケート等の無アルカリガラスに変えてプロセス温度を下げしていく必要があるが、それはTFT製造条件の見直しでできるだろう。

(2) 多結晶Si膜

多結晶膜の成長は、半導体集積回路の製造で一般的に用いられてきた減圧CVD炉(LPT-CVD: Low Pressure & Temperature Chemical Vapor Deposition)を利用することが実用的であると判断した。今までの経験からSi膜を減圧下で成長することにより均一性がよい膜が得られることは実証済みである。またガス圧力を下げて真空に近づくほど結晶化温度が低下することも知られている。従ってLPT-CVDは良質の多結晶Si膜を得るのに簡便かつ実利的な方法であることが予測できる。

(3) ゲート絶縁膜

ゲート絶縁膜は、TFT特性とその安定性にもっとも影響する材料である。膜質が安定し、準位密度が低く、かつ成膜しやすい膜といえば、Si系の酸化膜と窒化膜の二つが候補に上がる。従来のMOSトランジスタの経験からいって窒化膜は電荷をトラップしやすく、しきい値が不安定になる。Si酸化膜はこの点、広くMOSトランジスタに用いられ、半導体技術でも極めて普遍的な材料である。いくつかあるSi酸化膜の製法の中で、特性の安定性を確保するためには熱酸化が最も有望な手法であることはわかっている。熱酸化によるSi酸化膜の製法はプロセス温度が高くなるが、石英材料でこの問題を回避できる。

(4) ゲート電極

ゲート電極は配線にも使うから低抵抗材料が望ましいが、イオン打ち込み工程など、ある程度の高温に耐えて、かつ汚染源とならない材料が望ましい。そこで、高濃度にドーブした多結晶Siを使うことにする。Siであるから温度に耐え、汚染もない。不純物量を高濃度にドーブして成膜する方法で低抵抗化が見込めると考えた。

(5) ソース・ドレイン電極

ソース・ドレイン電極は比較的高濃度にP不純物をドーブしたn型Siで形成する。ゲート・セルフアライン構造の必要性から、ソース・ドレイン電極の形成にはイオン打ち込み法を用いるのが最適である。これはゲート電極をマスクとしてイオン化した不純物を真空中で加速して打ち込む方法である。この方法ではゲート電極の下には不純物はドーブされないから、ソースとドレイン電極のチャンネル側のエッジはゲート電極に対して自動的かつ一義的に決められる。これがセルフアライン技術である。この結果、ゲートとソース・ドレインの重なり面積はゲート電極層と半導体層の合わせ精度(アライメント精度)に関係なく常に一定に保つことができる。

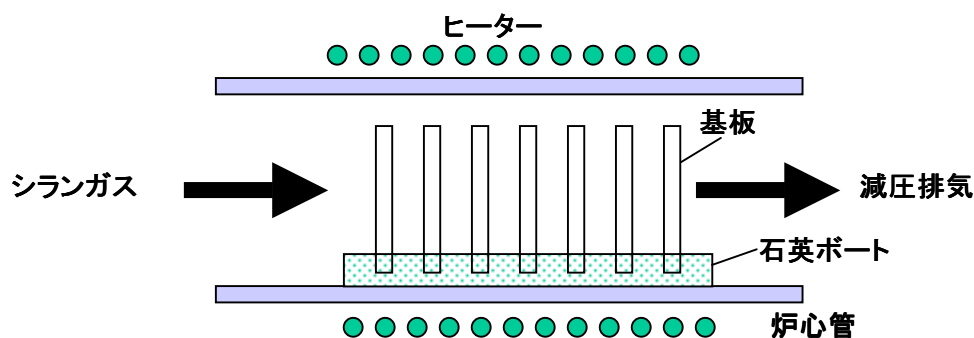
以上論じたように、TFTの基本構造と材料についての基本方針を策定できたから、次にはこれをベースに実際のTFTを試作して特性を調べ、そして特性を最適化するための条件を探ることにした。TFT特性

はチャンネル部の多結晶Si膜とゲート酸化膜の二つの膜質に支配されるだろうことを予測し、実際にTFTをするにあたって、まずこの二つの膜の成膜条件と膜質について予備的な試験をした。

第3節 多結晶Si薄膜の成長とその熱酸化特性に関する実験と考察

3.1 減圧CVDによる多結晶Si膜の堆積

まず減圧CVD法(LPT-CVD)による多結晶Si薄膜の堆積について実験した。CVDは気相成長法とも呼ばれ、スパッタや蒸着と並んで典型的な薄膜の成長方法で、主に半導体膜や絶縁膜の成長に用いられる。従来、CVDは常圧CVDと言われる大気圧と同じ圧力下でガスを熱反応あるいは熱分解する方法がとられてきたが、半導体用途では減圧下でガスを反応させるLPT-CVD法が採用されるようになった。減圧下の方が堆積面積が大きくなっても良好な均一性を保てるからである。第3-3図はこのLPT-CVD炉の構造を示している。



第3-3図 横型減圧CVD炉の構造

多結晶Si膜を堆積するためにはモノシラン(SiH₄)を用いる。成長レートに応じてモノシランガスにHeや水素、窒素で希釈することが多いが、今回は100%モノシランで実験した。このときの反応は次式で表わされる。



チャンバ内は1/1000気圧程度に減圧され、シランガスの分解により生成したSiが基板上に堆積し薄膜を形成する。第3-3図に示すように排気系によりガスの流れを制御し、内部すべてを一定の気圧に保つために、常圧CVD法に比し基板内あるいは基板間の均一性を通常は5%以下と著しく改善できる。

まず、このLPT-CVDにより多結晶Si膜を成長させ、その特性や振る舞いを単結晶膜と比較して調べた。単結晶Siによる従来の経験やデータが活かせるかどうか知るためには、熱酸化膜の性質を調べることが有用であるからである。

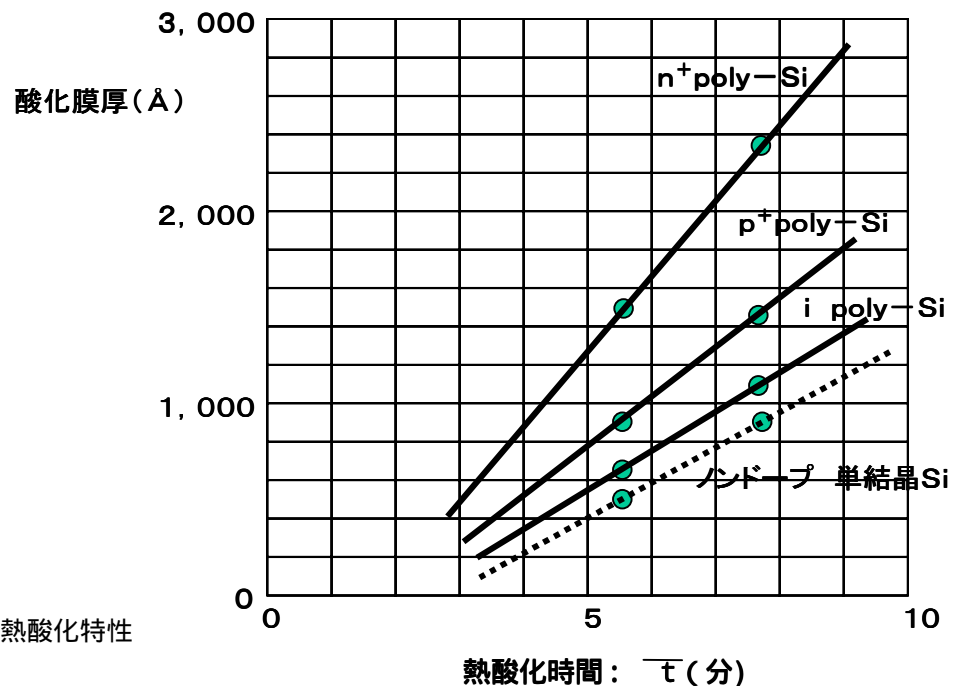
3.2 多結晶Si薄膜を用いた熱酸化膜の成長と性質についての試験

熱酸化は酸素あるいは酸素を含んだ高温雰囲気中で酸素原子をSiに結合させることにより行なわれる。酸素原子は酸化膜中を拡散してSi薄膜側に新しい酸化膜を形成して行く。このため酸化膜界面は大気中にさらされることがないため、界面準位が低く安定した特性が得られることはMOSトランジスタで実証済みである。酸化雰囲気として純粋な酸素雰囲気で行なわれるドライ酸化と、水分を含んだ酸素雰囲気で行なわれるウェット酸化、塩酸を導入して塩素イオンで界面をさらに安定にする塩酸酸化、水蒸気雰囲気で行うスチーム酸化、高圧下で酸化スピードを稼ぐ高圧酸化、といったいくつかの手法が知られている。一般的にはドライ酸化は成膜スピードが遅く高温下で行なわれ、ウェット酸化、塩酸酸化、スチーム酸化はやや低温で酸化スピードは早い。ここでは典型的なドライ酸化とウェット酸化の2つの方法で、多結晶Si薄膜における熱酸化の挙動と性質を次の点に注目して調べることにした。

- (1) 酸化膜の成長膜厚は、単結晶と同様に時間の平方根に比例するか
- (2) 酸化膜の成長により多結晶膜はどう変化するか
- (3) 酸化膜耐圧が十分とれるか

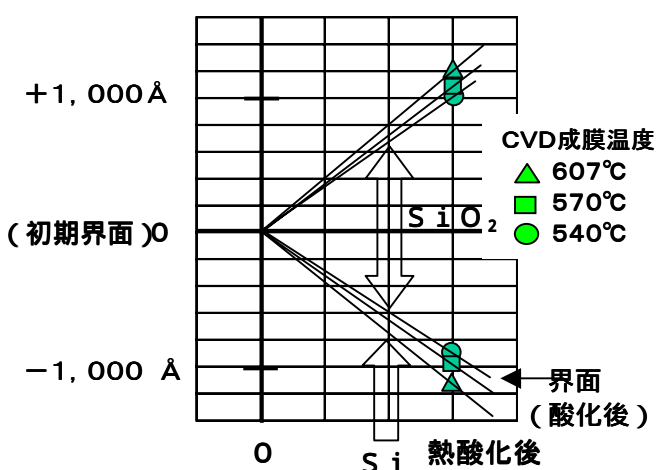
これらを踏まえて多結晶Si薄膜上の熱酸化膜の特性とメカニズムを知ることにより、最適な膜特性が得られよう条件を探し出すこととする。

最初に真性及びドーブした多結晶Si膜について、900℃ウェット酸化法を用いてその酸化膜成長速度を調べた。実験方法は、まずノンドーブ(真性)膜をLPT-CVDにより570℃、2,000Å成膜した。ドーブ膜については、熱拡散法でP(n型)とB(p型)をドーブし、その後900℃でウェット酸化を施した。膜厚測定は、酸化膜を部分的にエッチングしその差分を段差測定器を用いて計測した。



第3-4図 多結晶Si膜の熱酸化特性

まず第3 - 4 図に酸化時間に対する熱酸化膜厚の依存性を示す。n型、p型、ノンドープ膜のいずれもが、その膜厚は単結晶同様に酸素拡散による成長曲線（拡散方程式から導かれる）で表され、酸化時間の平方根に比例することが分かった。従って多結晶Si膜は単結晶Si膜に極めて近い性質を示すことが期待できると言える。違いはノンドープ膜の比較で分かるように、多結晶膜Si膜における熱酸化膜の成長速度は、単結晶の約2 - 3割早いということである。またp型膜はノンドープ膜の2割、n型膜は2倍の成長速度を持つことが分かった。また多結晶Si成膜温度による酸化膜厚依存性はごくわずかに差が見られ、成膜温度が高い方がわずかに成長が早かった。（第3 - 5 図参照）



第3 - 5 図 熱酸化膜の成長特性



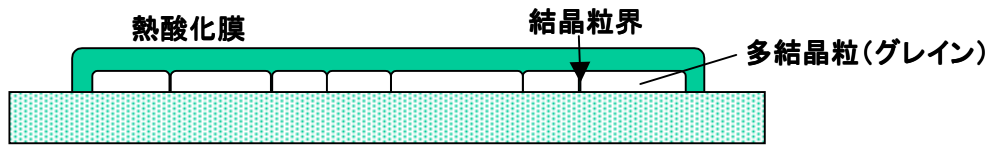
第3 - 6 図 熱酸化後の多結晶Si膜表面のSEM写真（酸化膜はエッチング）

次に熱酸化膜をエッチングして除去し、残ったSi膜厚を計測した。その結果を第3 - 5 図に示す。酸化膜とSiの界面は酸化とともに膜内部に進行し、酸化前のSi表面の元の位置に対し、その膜厚分布は酸化膜側に55%、Si膜側に45%となっている。酸素原子が酸化膜中に拡散しながら酸化膜が成長していることがわかる。これは単結晶膜での結果とほぼ一致し、このことはやはり多結晶膜Siでも単結晶とよく似た熱酸化膜が生成されることを示している。

さらに多結晶Si膜にアイランド・パターンを形成し、その表面を熱酸化し、その後表面の酸化膜を除去してその表面をSEM（走査型電子顕微鏡）を観察した。第3 - 6 図にその写真を示す（倍率は20,000倍）この写真から、多結晶Siの結晶粒（グレイン）がはっきりと観察できる。グレインは小さいものから大きなものまでばらつき、その平均のサイズは数1,000である。単結晶では均一に酸化が進むことに対して、この写真から多結晶膜では結晶粒の境界（grain boundary）に沿って進行している様子が見られる。これが単結晶よりも成長スピードが3割ほど速まる理由であろう。

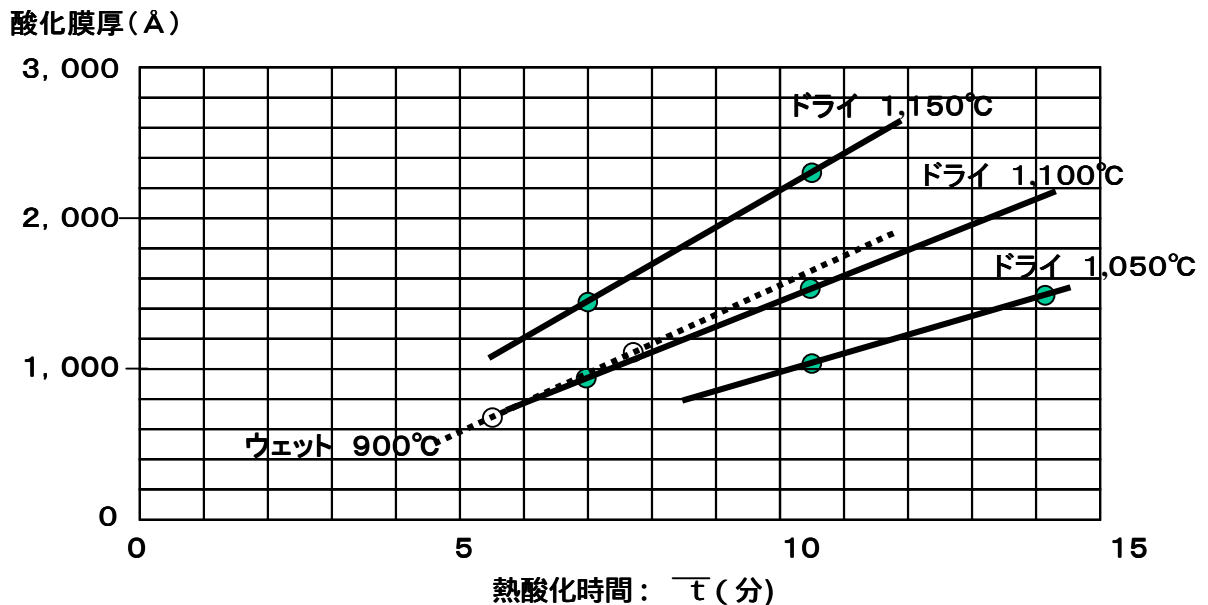
この構造をモデル化したものが第3 - 7 図である。多結晶Si結晶粒の内部は、おそらく単結晶と同じ性質を示し、多結晶Si膜の電気的性質はこの結晶粒界が支配要因となることは容易に推測できる。ちなみにこの結晶面は $\langle 100 \rangle$ であった。このような構造が判明したことは、TFTの特性を解明する上で重要な

知見である。



第3 - 7図 多結晶Siのグレインの構造

次に、ドライ酸化膜について真性多結晶Si膜の酸化時間と酸化膜厚を調べた。(第3 - 8図)ドライ酸化でも、ウェット酸化同様に膜厚は酸化時間の平方根に比例することが確認された。ウェット酸化に比べるとドライ酸化は成長速度が遅く、1,100 ドライ酸化は900 ウェット酸化とほぼ同等の成長速度を示した。一方、ドライ酸化では多結晶Siの成膜温度への依存性は認められなかった。



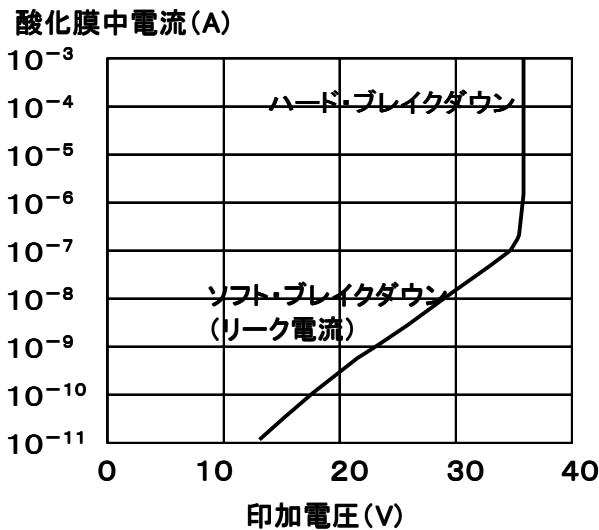
第3 - 8図 ドライ酸化における酸化時間と膜厚の関係

ここで得られた熱酸化膜について知見を整理しておく。

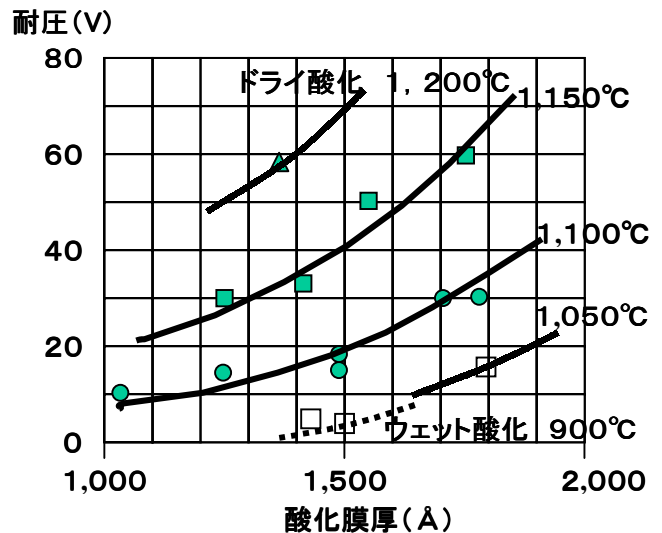
- (1) 多結晶Si膜における熱酸化膜の成長膜厚は、ドライ・ウェット酸化ともに単結晶Si同様、酸化時間の平方根に比例する
- (2) 酸化膜はSi膜の45%侵食しながら進行する
- (3) ドライ酸化はウェット酸化に比べて成長速度が遅い
- (4) 酸化は多結晶Si結晶粒界面に沿って進行し、これが単結晶Siより酸化速度が早い理由である

3.3 多結晶Si熱酸化膜の耐圧に関する実験と考察

多結晶Si薄膜の熱酸化膜の振る舞いが明らかになったので、各条件で成長した酸化膜の耐圧を測定した。これは酸化膜の上に直径約1mmのAlの円形電極をマスク蒸着し、テクトロニクス社製のカーブトレーサを用いて酸化膜中を流れる電流を測定した。その代表的な電流 - 電圧特性を第3 - 9図に示す。単結晶上の酸化膜と異なり、20Vという比較的低い電圧から低レベルの電流が流れる。このリーク電流をソフト・ブレイクダウンと定義した。このソフト・ブレイクダウンは不安定で、酸化膜中のトラップに電子が注入されて埋まっていくとそれに従って電流値が減少していった。一定の電圧を印加したままにしておくともたかも耐圧があがっていくように見える、いわゆるウォークアウト現象が現れた。これは破壊には至らないが、可逆的ではない。一方、さらに高い電圧を加えると、急激に電流が増加し破壊に至った。これをハード・ブレイクダウンと定義した。



第3 - 9図 酸化膜中を流れる電流値



第3 - 10図 酸化膜のソフト・ブレイク耐圧

ソフト・ブレイクダウンはTFTのリークをもたすから当然この耐圧をあげておかなばならない。そこで、0.1nA流れる電圧をソフト・ブレイク電圧と定義し、酸化膜の各々の条件で耐圧を測定した。その結果を第3 - 10図にプロットした。ここで酸化膜の成長条件で大きな差があることがわかった。ウェット酸化はばらつきが大きく、低いものは耐圧が10Vを切るものがある。一方、ドライ酸化では酸化温度が高いほど耐圧は高い。これに対しハード・ブレイク耐圧はドライ酸化とウェット酸化ではあまり差がなく、膜厚1,500で70 - 80Vの安定した耐圧が得られた。

TFTに要求されるリーク電流が1pA以下であるから、ゲート電圧20Vにおけるゲート酸化膜のリークはその1桁以下でなければならない。余裕を見ればソフト耐圧は30V以上が必要である。これを満足する条件は、1,150のドライ酸化であることが分かった。



酸化温度 1,100

酸化膜厚 1,500

第3 - 11 図 ドライ酸化における多結晶Si表面のSEM写真

次にこのウェットとドライ酸化のソフト・ブレイクダウン耐圧の差が何に起因するか調べるために、ドライ酸化した酸化膜をエッチングして除去し、多結晶Si薄膜のSEMで観察した。第3 - 6 図に示すウェット酸化のものは表面には針状に成長した結晶がかなり見られるが、第3 - 11 図に示すようにドライ酸化の方はグレインの境界はみえるものの、表面はスムーズであった。ウェット酸化では、結晶粒界にある針状あるいは山状に盛り上がったSi粒が酸化膜に入り込み、部分的に膜の薄くなったところを伝わって電流が流れ、耐圧を低下させていると推測される。これは多結晶のグレインの成長とグレイン界面での酸化膜成長に大いに関係があるようだ。ウェット酸化の場合はドライより成長速度が早いいため、より結晶粒界での成長が強調されこのような際立った凹凸を生じさせ、その結果耐圧を劣化させていると推測できる。

この結果、膜耐圧の評価結果から、ゲート膜耐圧に関してはTF Tのゲート酸化膜は1,150 のドライ酸化が適しているという結論に至った。

第4 節 多結晶SiTF Tの製造プロセスとその最適化

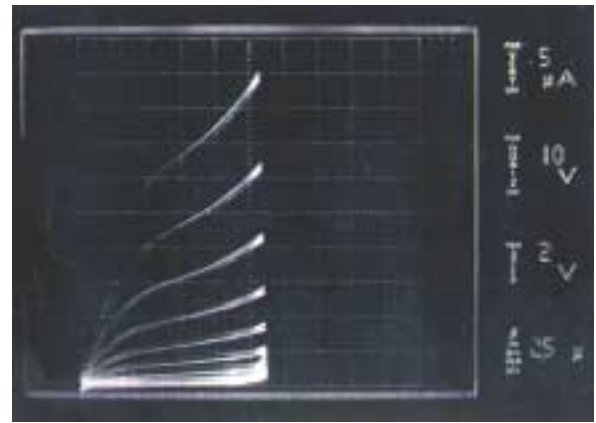
4.1 多結晶SiTF Tの基本特性の試験

前節にてTF Tを形成する上で重要な因子である多結晶Si膜とゲート酸化膜については基本的な知見が得られたので、これをベースにTF Tを試作し、その特性を確認し最適化を行う。ここで使うTF T素子はnチャンネルで、電子伝導タイプである。第3 - 12 図は今回の試作に用いたTF Tの光学顕微鏡写真である。チャンネル長、チャンネル幅ともに15 μmで、ゲート電極はn型多結晶Si、金属配線層はAlである。ソース・ドレインはPイオンの打ち込みにより形成する。各プロセス・パラメータは次の通りである。

- (1) チャンネル材料: 成膜温度570 (多結晶Si膜厚を変える、膜はドーブまたはノンドーブ(真性))
- (2) ゲート酸化膜: ドライ酸化膜、膜厚1,500 (酸化温度を変える)
- (3) ソース・ドレイン: Pイオン打ち込み法、加速電圧80 kV、ドーズ量 $1.0^{18} / \text{cm}^2$

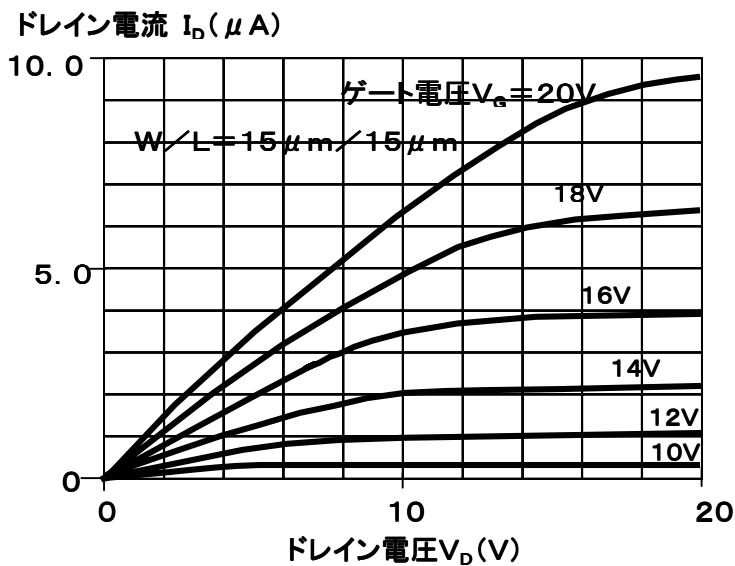


第3 - 12図 試作したTFTの光学顕微鏡写真

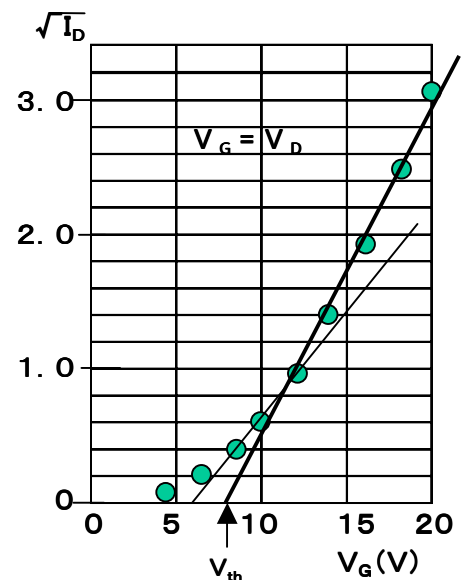


第3 - 13図 TFT特性の一例

特性確認はゲートバイアス電圧をかけて、ソース、ドレインに電圧を印加し、ドレイン電流を測定する。測定器はカーブトレーサで行い、その実例を第3 - 13図に示す。この写真で分かる通り、試作した多結晶SiTFTはMOSトランジスタと同じ3極管特性をはっきり示している。すなわち、ソース・ドレイン間に一定の電圧を印加し、ゲート電圧をあげていくとTFTがオフからオンに変わり、ドレイン電流が増加していくことがわかる。



第3 - 14図 TFTのゲート電圧に対するドレイン電流特性



第3 - 15図 $\sqrt{I_D} - V_G$ 特性

これを図にプロットしたものが第3 - 14図である。条件はゲート酸化温度1,150、多結晶Si膜

厚は700、多結晶膜はノンドープ（真性）である。これが(2-3)式に示すGradual⁷⁾モデルにどの程度あてはまるかどうか調べた。このモデルにおいて、飽和領域ではドレイン電流 I_D の平方根はゲート電圧 V_G に対して線形になるはずである。それを確認するためにゲートとドレインを短絡してゲート電圧 V_G とドレイン電流 I_D を測定し、それをプロットしたのが第3-15図である。この時、直線の電流値ゼロとの交点がしきい値電圧 V_{th} で、この直線の傾きが電子キャリア移動度 μ_e を表す。ここで C_{ox} はゲート酸化膜の単位面積あたりの容量である。

$$\mu_e = 2 I_D / C_{ox} \cdot (V_G - V_{th})^2 \quad (3-2)$$

(ただし、チャンネル形状比 $W/L = 1$)

この図から、両者の関係が完全ではないが比較的直線に乗っており、このモデルが成り立っていると考えてよい。ただし、やや非線形性が見られ、定義するゲート電圧によりこの直線が変動し、導かれるしきい値と移動度が異なることになる。この非線形性は飽和領域では一定のはずのドレイン電流がドレイン電圧により変調を受けるためと考えられる。そこで以降の移動度の定義は動作の中心であるゲート電圧15Vを使うこととする。

この例では移動度 μ_e は $6.3 \text{ cm}^2 / \text{V} \cdot \text{sec}$ 、しきい値は約8Vを示している。MOSトランジスタではチャンネルにはドーピングしてしきい値を下げるのが常識として使われているが、多結晶Si TFTではむしろドーピングしない真性膜で必要なしきい値が得られることが分かった。これはしきい値を調整するという複雑な工程を簡素化できる大きな利点がある。

ここでは次のような結論が得られた。

- (1) 多結晶Si TFTは3極管特性を示す
- (2) これはMOSトランジスタと同じくGradualモデルに従う
- (3) チャンネル多結晶膜は真性膜(i-Si)が適当である

4.2 TFTの水素処理によるオン特性の改善

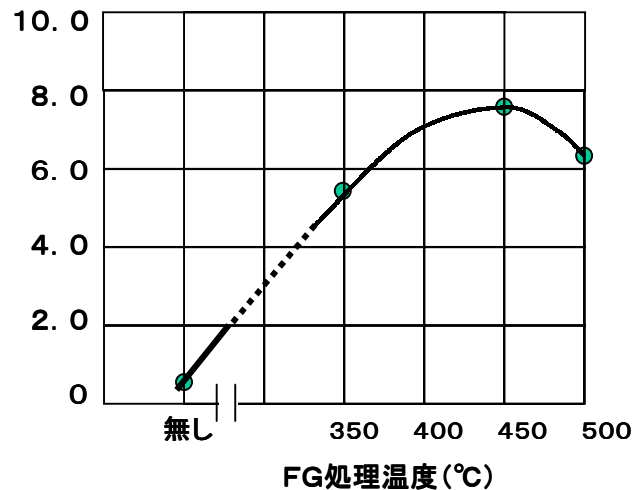
初期に試作したTFTはここに示す特性よりずっと悪く、オン電流がかなり小さかった。これは前節でSEM写真をベースに議論したように、多結晶Si薄膜を構成するグレインの境界に存在する準位密度が高く、これがバリアとなっていることと思われる。この粒界に存在する準位、すなわちダングリング・ボンドを埋めるために、アモルファスSi同様に水素による補償を考えた。この実際の方法として、膜成長時にドーブする方法と、水素プラズマの力を借りて堆積後に強引にドーブする方法の2つが考えられてきた。しかしながら、このTFTでは最初に水素を入れてもゲート酸化でリリースされてしまうし、水素プラズマはダメージが残ることが心配である。そこでTFTが完成した後に水素雰囲気アニールすることを考えた。

用いたガスはフォーミング・ガスと呼ばれる水素を爆発限界以下の5%を含んだArである。この雰囲気処理温度に対しTFTの特性がどうなるかを調べた。処理時間はいずれも20分である。その結果、第3-16図に示すように、アニール温度が450℃までは、水素処理をしていないTFTに比べてオン電流が一桁以上改善されることが判明した。450℃以上ではむしろ水素が離脱してしまうため効果が減少すると推定される。金属配線、ITO電極とのソース・ドレインとのコンタクトを考えるとむやみに高い温度は設

定できず、十分効果がある450 が適当と思われる。

そこで、TFT完成後に450度、20分のフォーミング・ガスを用いた熱処理を標準条件として設定することとした。

TFTオン電流(μA) $V_G=20V, V_D=5V$



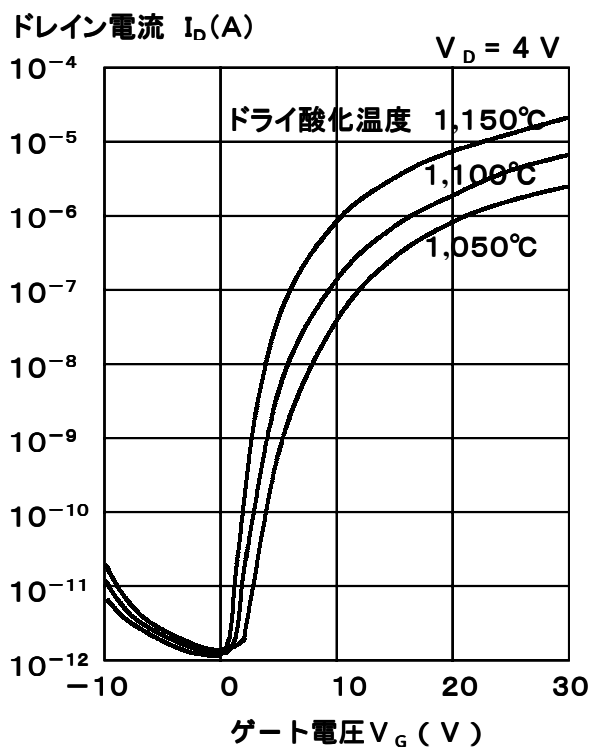
第3 - 16図

フォーミング・ガスによる水素処理の効果

4.3 ゲート酸化温度とTFTオン特性に関する考察

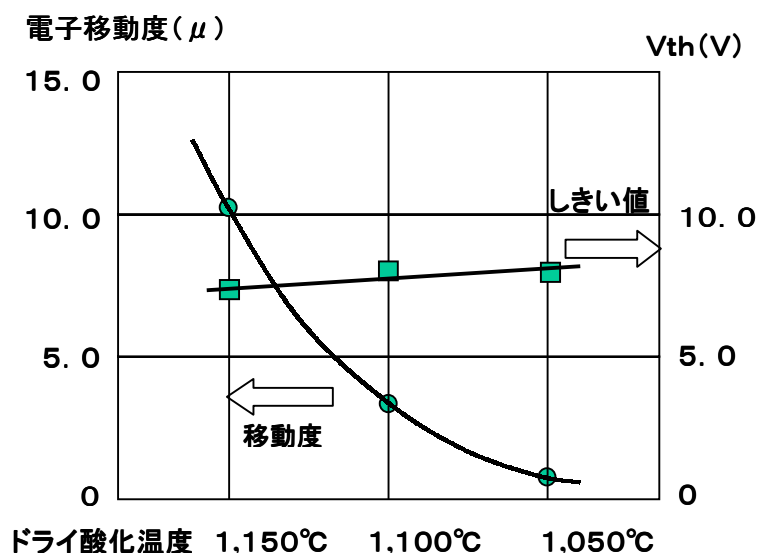
ここではドライ酸化膜に注力して、ゲート酸化温度を変化させ、TFT特性をトレースした。また同時に多結晶薄膜の結晶粒(グレイン)が酸化によりどう成長するかをTEM像と電子線回節像で追跡した。

まずLPT-CVDにより、多結晶Si膜を1,500 成長させる。その後ドライ酸化温度を1,050、1,100、1,150 の3条件で、ゲート膜厚が1,500 になるように成長時間を設定した。この条件でTFTになったときの残ったSi膜厚は約700 である。そしてTFTを形成し、前節で述べたように水素処理をして、その特性を計測した。第3-17図はドレイン電圧 V_D を4Vに固定して、ゲート電圧 V_G に対するドレイン電流値 I_D をプロットしたものである。明らかに高い酸化温度の方がオン電流が大きい。またリーク電流に関しては酸化温度が高い方がやや低めであるが、顕著な差は見られなかった。オン/オフ電流比は酸化温度1,150 で7桁、温度1,050 でも6桁以上が確保されていることがわかる。



第3 - 17図 ゲート酸化膜の形成温度とTFT特性

そこでTFT特性と酸化温度の関連を調べるために、しきい値と移動度を求めてプロットすると、第3-18図に示す結果が得られた。ゲート酸化温度が1,050では移動度がわずかに $1.2\text{ cm}^2/\text{V}\cdot\text{sec}$ しかなかったが、これが1,100では $3.3\text{ cm}^2/\text{V}\cdot\text{sec}$ 、1,150では $10\text{ cm}^2/\text{V}\cdot\text{sec}$ を超えた。1,150でゲート酸化膜を形成したTFTは非常に良好なオン特性を示し、第2章で定めた目標値をクリアしている。一方、しきい値は酸化温度が低くなると緩やかに高くなっていく傾向は見られるが、ほぼ8V付近で一定している。



第3-18図 ゲート酸化温度と移動度、しきい値との関係

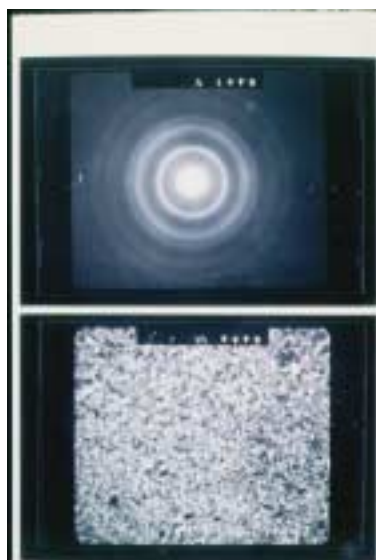
TFT特性が酸化温度に大きく依存する理由を知るために、同じ条件で成長した多結晶Si膜の結晶観測を行った。570でLPT-CVDにより成長させた多結晶Si膜にTFT同様に1,050、1,100、1,150で1,500成長させ、その後に酸化膜をエッチオフして、残った多結晶Si膜をTEM(透過型電子顕微鏡)と電子線回折を用いて結晶状態を観察した。その様子を第3-19図に示す。

まず初期状態(as-depo膜)では、TEM像から結晶粒が数100以下の微結晶状態であることがわかる。回折像ははっきりした結晶性を示していないことから、結晶の向き(オリエンテーション)が不ぞろいであると言える。さらにこの状態の多結晶Si膜に酸化を進行させると、結晶粒が成長し、かつ回折像がはっきりした結晶性を示すようになる。これは1,050、1,100、1,150、と高くなるに従って顕著になる。これが第3-17、3-18図で示したTFT特性が酸化温度に大きく影響される理由であろう。特に1,150酸化の結晶粒は大きいものでは数1,000に達し、多くは1,000-2,000に分布している。また回折像からは結晶のオリエンテーションがはっきりしており、多くの結晶の方向がそろっている。

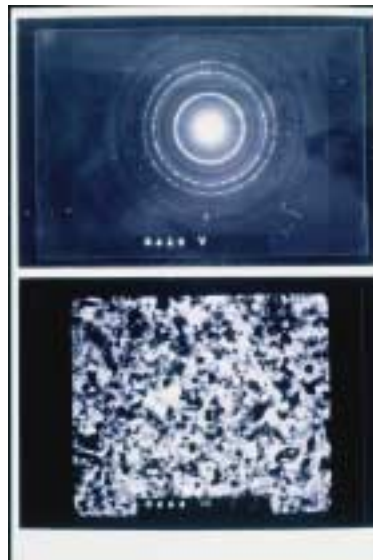
このことから、酸化温度が高い方が、結晶粒そのものが大きくなる、結晶の方位性がよくなる、という2つの理由で、オン電流が大きくなっているものと考えられる。これは結晶粒境界に分布する欠陥準位密度とバリア・ハイトを下げ、これが移動度を上げるというように作用していると思われる。一方、しきい値

を決める容易にはおそらく結晶粒のサイズには関係なく、膜厚など他の要因が支配的であろう。

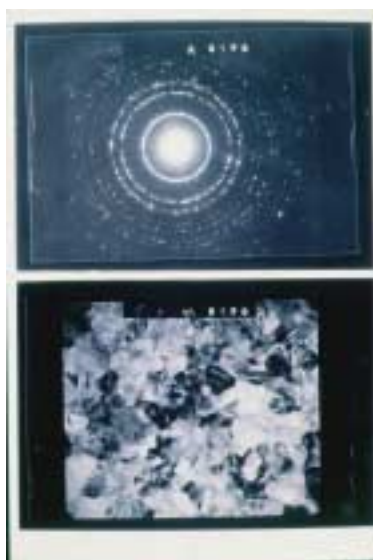
比較のために同じ1,000でのウェット酸化とドライ酸化間で同様な観測をしたが、結晶粒のサイズやオリエンテーションで両者で顕著な差は認められなかった。このことから熱酸化における多結晶Si膜における結晶粒の成長は、酸化方法というよりも温度に依存するものであると言える。



(a) as-depo



(b) 1,050



(c) 1,100



(d) 1,150

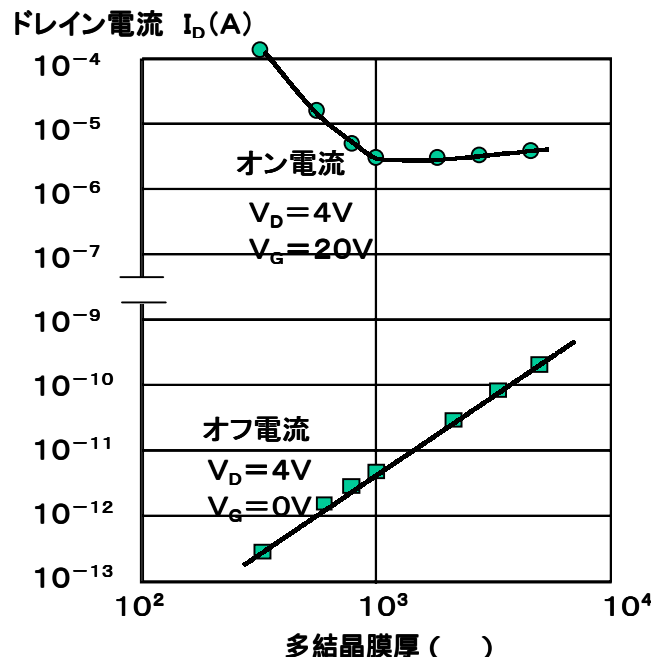
第3-19図 ドライ酸化温度による多結晶Si膜の結晶成長

以上の結果から、TFTオン電流(移動度)の特性は、多結晶Si薄膜の成膜温度の依存性は少なく、最終的にはドライ酸化の温度により決まることが判明した。多結晶のグレイン・サイズ、オリエンテーション、ゲート膜の耐圧からは、できるだけ高い温度のドライ酸化が望ましく、1,150で目的にかなった性能が得られることが結論づけられた。

第5節 多結晶Si TFT特性に関する考察と最適化

5.1 多結晶Si膜厚効果と最適化

前節で述べたように、多結晶Si TFTがMOSトランジスタ同様に3極管特性を示し、Gradualモデルが当てはまることが分かった。しかしながら、MOSトランジスタではチャンネル部は深さ方向には十分にスペースがあるが、TFTでは限られた厚みしかない。例えばMOSトランジスタの場合、チャンネル反転層ともなう空乏層がしきい値を決める大きな要因である。ところがTFTではこの空乏層はごく限られた厚みでしか存在しない。このことが特性にどのように影響するか調べるために多結晶Si層の膜厚を変えてみた。初期Siの膜厚を1,000 から5,000 として、1,500 のドライ熱酸化膜を形成した。残りのSi膜厚はおよそ280 から4,300 となる。このTFTの測定結果を第3-20図に示す。



第3-20図 多結晶Si膜厚の変化に対するTFT特性

一般的に薄膜においては、膜が厚い方が基板との界面の影響を受けにくくなり、表面の結晶性がよくなることが知られている。従って、多結晶Si TFTでも膜厚が大きい方が膜表面の結晶性がよくなり、オン電流が増大していくことを予測していた。ところが結果はまったく逆で、Si膜厚1,000 以下では膜が薄くなるにつれてオン電流は一桁以上増えていった。反面、1,000 から上では大きな変化はなく、緩やかにオン電流が増えてゆく。これが最初に期待した膜表面効果と思われる。従って、1,000 を境界として、これより膜厚が小さい方では別の現象が起こっていると思われる。これについてはしきい値と移動度の2つの効果が関与するものと推定している。チャンネル下部(反転層の下)の空間電荷領域(空乏層域)が薄膜の厚みで制限されているから、反転層ができやすくなり、しきい値が下げられる。もう一つは反転層における熱的散乱で制約を受けるキャリア移動度が、2次元的な制約の中で深さ方向の散乱を受けにくくなり結晶粒

内の移動度が上がるのではないかと考えている。

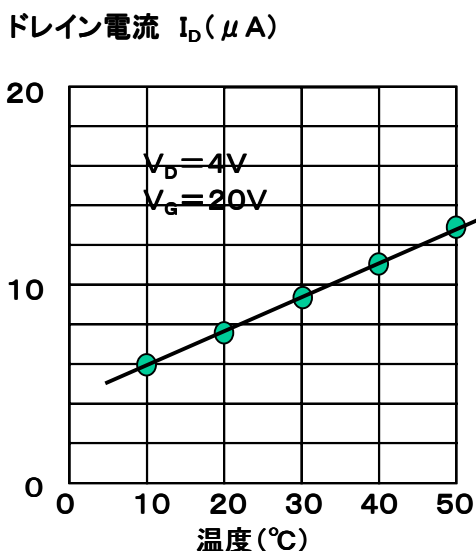
一方、オフ特性は予測通り膜厚とリーク電流は線形性を保っており、膜厚を小さくすると、リーク電流は改善され減少していくことがわかる。この結果、オン/オフ電流比は多結晶Si膜厚が1,000ではせいぜい6桁程度であるが、これを300まで下げると9桁まで向上する。

これらの結果から、Si膜厚1,000以下であれば第2章で定めたTFT特性の目標値に達することがわかる。熱酸化膜工程のプロセス制御性から、残りSi膜厚をas-depo時の半分程度が望ましいことから、Siの初期膜厚は1,500、最終多結晶Si膜厚700が最適と判断した。この時チャンネル形状比W/Lが1のTFTで、ゲート電圧0Vのオフ電流3pA、ゲート電圧20Vのオン電流約16μA(ドレイン電圧4V)となる。このときのしきい値は8V、移動度およそ10cm²/V・secが得られる。

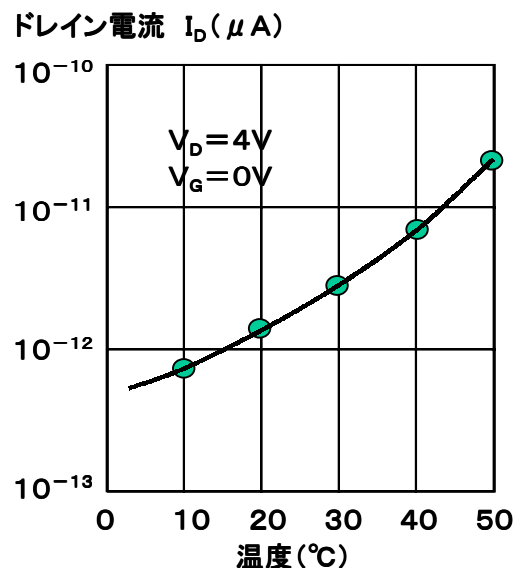
多結晶Siの膜厚を1,000以下に低減していくと、オン電流が増大し、同時にオフ電流は減少する、という相乗効果により、TFTのスイッチング性能を表すオン/オフ電流比が飛躍的に増大し、9桁に達することが分かった。これはTFT高性能化にとって大きな成果である。

5.2 TFT特性の温度特性

次にTFTの温度特性を調べてみた。オン電流に関して、MOSトランジスタでは普通は温度とともに減少するが、多結晶SiTFTでは第3-21図に示すように、驚くことにMOSとは全く逆に、オン特性は温度が上がるにつれて電流値は増えた。この増大率は室温付近で20%/10と決して小さくない。MOSにおいては、室温付近では温度上昇とともにしきい値は下がるが、同時に熱的散乱効果による移動度の低下が支配的で電流値は下がっていく。オン電流の温度特性がMOSと異なる振る舞いをするということは、すなわちキャリアの流れを決める支配要因がMOSとは別の伝導機構が存在することを意味する。



第3-21図 T_F_Tオン電流の温度特性



第3-22図 T_F_Tオフ電流の温度特性

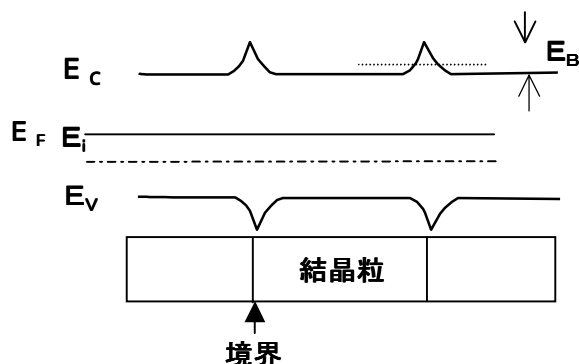
一方、オフ電流については第3-22図に示したようにMOS同様に温度上昇につれて増加する。しかも30%の変化で一桁増大し、かなり大きい。これはオフ電流は温度上昇につれて、伝導帯に熱励起されるキャリアが増えるためと理解できる。目的にかなったオフ電流を得るためには、この温度変化が大きな阻害要因となりそうである。これについては伝導機構を解明して、大幅に低減する工夫が必要となる。

従ってこの多結晶Si TFTの伝導メカニズムを解明して、特性の更なる改善を図ることとする。

第6節 TFTオン特性に関する伝導機構の考察

TFTのオン特性については、MOSトランジスタ同様にGradualモデルに従ってしきい値と移動度の2つの要因で決まっている。TFTオン電流の解明のために、この2つのファクタについてそのモデルについて考察する。

まずチャンネルにおけるキャリアの伝導をモデル化して考えてみる。多結晶Si膜の伝導機構に関しては過去にLevinson⁸⁾やSeto⁹⁾らが提案したモデルがある。これらは多結晶Siの結晶粒界が伝導特性を支配している主要因としてモデル化を試みた例である。これらは結晶粒界でのキャリアの振る舞いをよく理解できるモデルであるが、TFT特性に反映できるところまで至っていない。そこで、彼らのモデルを参考にしながら、簡素化したTFTモデルについて考察してみる。



第3-23図 多結晶Siグレインにおけるバンド・モデル

第3-23図は、ここで使った多結晶Si粒界におけるバンド・モデルを示す。これは結晶粒の内部は単結晶Siで、グレインの粒界にトラップが偏在し、この準位の高さにより伝導が制限されるモデルである。ここで E_c は伝導帯、 E_v は価電子帯のポテンシャル、 E_f はフェルミレベル、 E_i は真性レベルを表す。また E_b は結晶粒界における準位の高さ(バリア・ハイト)である。Levinsonのモデルでは結晶粒界におけるバリアは価電子帯側でもエネルギー・ギャップが一定になるようにバンド内側に曲がっている。しかし、ここで使った著者のモデルではむしろ粒界ではエネルギー・ギャップそのものが大きくなるよう外へ曲がることを提案した。

このときの導電率は次のように表される。

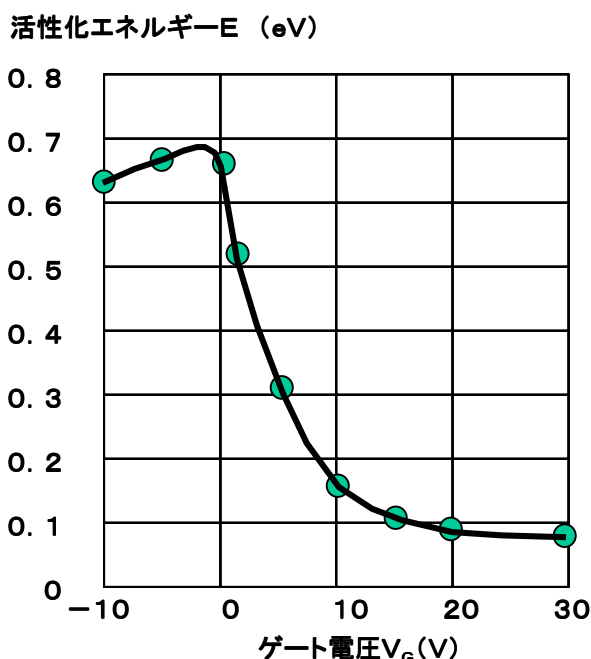
$$= q n_0 \mu_0 \exp \{ - (E_b + E_i - E_f) / k T \} \quad (3-3)$$

$$q n_0 = C o x (V_G - V_{th}) \quad (3-4)$$

ここで、 n_0 はチャンネルにおけるキャリア密度、 μ_0 は結晶内の移動度である。ゲート電圧がゼロの状態ではチャンネルは真性状態で($E_F = E_i$)、キャリア密度は熱的励起のみで決まる。これがリーク電流となっている。ゲートに正バイアスを加えると、チャンネル表面にn型の反転層が誘起されて、フェルミレベル E_F は伝導帯に近づいていき、バリアを乗り越えるキャリアの密度が大きくなる。ここからわかるように、電流はグレインの境界に存在するバリアの高さ E_B が支配的要因を持ち、このバリア・ハイト E_B が大きいと電流は減少する。従って、見かけの移動度 μ_E は下記のようになる。

$$\mu_E = \mu_0 \exp \{ - (E_B + E_i - E_F) / k T \} \quad (3 - 5)$$

この式からわかるように、移動度はMOSとはまったく反対に温度とともに増える。温度上昇とともに電流値が増える理由がこれにより理解できる。第3 - 17図にあるように、ドライ酸化が高い方がオン電流が増えたことも、このバリア・ハイトが小さくなるとことと考えてよい。



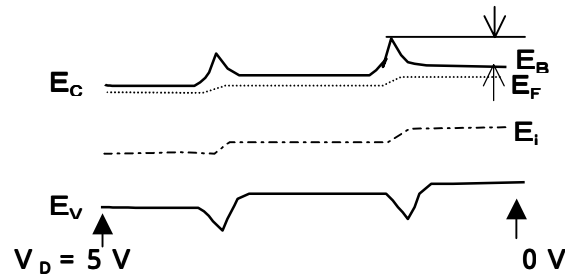
第3 - 24図 T F T ドレイン電流の温度特性における活性化エネルギー

この障壁の高さを求めるために、5.2で調べた温度特性を利用し、活性化エネルギーを求めてみた。(第3 - 24図)この結果、ゲート・ゼロバイアス時、すなわちチャンネルが真性状態で E_F がゼロの時は、活性化エネルギーは0.64 eVで、オフ領域で負バイアスが深くなるにつれてやや減少していく傾向が観察された。一方、正のゲートバイアスが加わると、表面がn型に転じ、しかも(3 - 4)式に従って表面のキャリア濃度が上昇し、フェルミレベル E_F が第3 - 25図に示すように伝導帯 E_c に近づいていく。正のゲートバイアスが大きくなると反転層のキャリア密度は十分大きく、グレインの内部は同一電位となり電界は粒界に集中し、伝導度は障壁の高さ E_B で決まるようになる。Siのバンド・ギャップは1.1 eVで、 E_i はその半分の0.55 eVである。 E_F はゲート・ゼロバイアスでは0、深い反転状態ではほぼ伝導帯と同じ0.55 eVで、ゲート電圧によってその間を変化することになる。第3 - 24図はこのモデルが見事に当てはまって

いることを示している。この時、バリア・ハイト E_B は、

$$E_B = (0.64 \text{ eV} - 0.55 \text{ eV}) = 0.09 \text{ eV}$$

となる。



第3 25図 深い反転状態でのバンド図

(3-5)式に従って考えると、見かけの移動度は一定でなくゲートバイアスの影響でフェルミレベル E_F が変調を受けで変化することになる。これはGradualモデルの2乗特性カーブ(第3 15図)において、TFTではゲートバイアスが高くなると直線の傾きが大きくなり計算上の移動度が大きくなることと一致する。これは移動度がゲートバイアス電圧で変調されるという効果を説明できる。

次にしきい値について考察してみる。Gradualモデルからはしきい値は理論的に次のように規定される。

$$V_{th} = \{ \phi_{ms} + 2\phi_f + (Q_{ss} + Q_D) / C_{ox} \} \quad (3-6)$$

$$Q_D = \frac{2K_s \cdot q N_D (2\phi_f)}{2} \quad (3-7)$$

ここで ϕ_{ms} はゲート電極とSiの仕事関数差、 ϕ_f はチャネル表面のフェルミ・ポテンシャル、 Q_{ss} はチャネルと酸化膜界面における表面電荷密度、 Q_D はチャネル領域下部における空間電荷領域(空乏層)における電荷密度、 C_{ox} はゲート酸化膜の単位面積当たりの静電容量である。 ϕ_{ms} と ϕ_f はその構造ファクタから合計で1V程度である。(3-7)式では、空間電荷域は無限の深さまで存在できるバルクSiを想定した場合である。しかし多結晶Si TFTでは、多結晶Si層が薄い場合は、この空間電荷はSi薄膜中の固定電荷量で表されるとする。この電荷は主にSi結晶粒界に存在するトラップの数(電子で埋まっているものとする)として扱い、単位体積当たりのトラップ密度 N_t と厚みを t_{si} の積で次のように表せると仮定する。

$$Q_D = q \cdot N_t \cdot t_{si} \quad (3-8)$$

さらに Q_{ss} はSi結晶粒界における酸化膜界面またはその中の固定電荷(主には酸化膜中で電子で埋まっているトラップと思われる)に相当する。この結果 V_{th} は近似的に下記のように表現できる。

$$V_{th} = \{ (Q_{ss} + Q_D) / C_{ox} \} + 1 \quad (3-9)$$

ここで、 Q_{ss} は多結晶Si膜厚と関係ない固定電荷、一方 Q_D はSi膜厚に逆比例した電荷量である。チャネル領域における空間電荷密度で、そのほとんどがグレイン境界におけるトラップ密度と考えてよい。これらの仮定が正しければ、Si膜厚を変えてしきい値を測定すれば、このトラップの密度 N_t と酸化膜中の固定電荷 Q_{ss} を推定することが出来る。

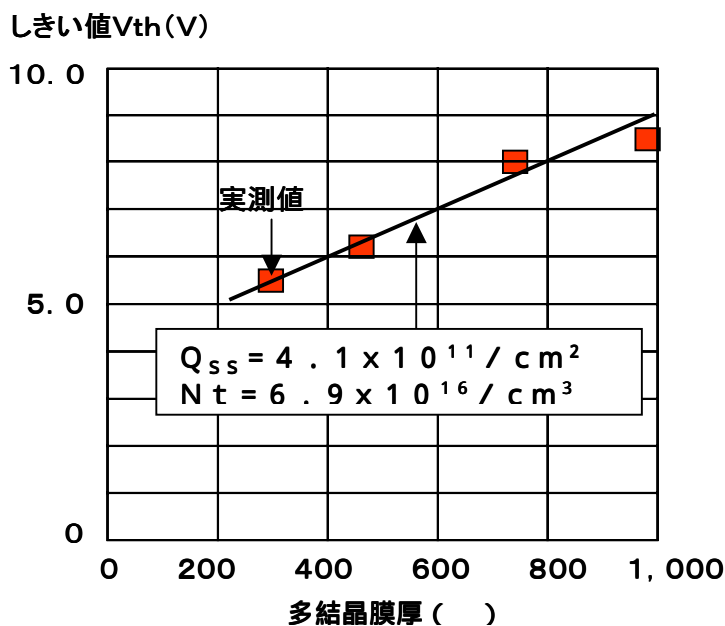
5.1節、第3-20図で得られた結果からしきい値を求めてプロットしたのが第3-26図である。こ

れを模式的に膜厚 1,000 でしきい値 9 V, 膜厚 400 で 6 V として、これを (3-8) 式、(3-9) 式にあてはめて、 C_{ox} を $2.2 \times 10^{-8} / \text{cm}^2$ として界面準位密度 Q_{ss} とトラップ密度 N_t を求めると、次のような結果が得られる。

$$Q_{ss} = 4.1 \times 10^{11} / \text{cm}^2 \quad (3-10)$$

$$N_t = 6.9 \times 10^{16} / \text{cm}^3 \quad (3-11)$$

これはここで仮定したしきい値の理論的なモデル (3-8) 式と (3-9) 式が現象をうまく説明していると言える。ただしこの数値は平均値であり、実際には Q_{ss} も N_t も粒界付近にしか存在しない。粒界の面積が全体の 1% とすれば実密度はこれよりも 100 倍高いことを意味する。



第 3 - 2 6 図

TFT しきい値の膜厚効果

通常、単結晶 Si における MOS トランジスタのしきい値は 1 V 以下である。一方、TFT ではしきい値は 5 V から 10 V とかなり高い。ここで考案したしきい値モデル (3-9) 式と (3-10) 式によれば、多結晶 Si 膜の粒界における多結晶膜と酸化膜にローカライズしている準位が面積当たり 10^{11} 個と MOS に比べて圧倒的に多く、これが TFT のしきい値を高くしている主要因と言える。

以上、多結晶 Si 膜のオン電流について、移動度としきい値の支配要因に分けてその理論的な解明を試みた。ここで展開した数値的な考察については、実験値と概ね一致し、本論分で組み立てた伝導モデルがもっともらしいことがわかった。その結果、移動度としきい値ともに、多結晶 Si 結晶粒界の結晶性の乱れに起因するトラップの密度と高さ (障壁の高さ) 準位とそのバリアの高さが支配要因であることが分かった。同時に温度特性や Si 膜厚効果を解析することにより、この準位密度と障壁の高さを数値的に明らかにした。この粒界ではアモルファス Si 同様のダングリング・ボンドと呼ばれる結合手が余った Si 原子が多数存在しトラップを形成しているとすれば、4.2 で述べたフォーミング・ガスによる水素処理の効果を説明できる。すなわち水素原子がダングリング・ボンドを補償してトラップ密度を低減し、障壁を低くしたということが言える。

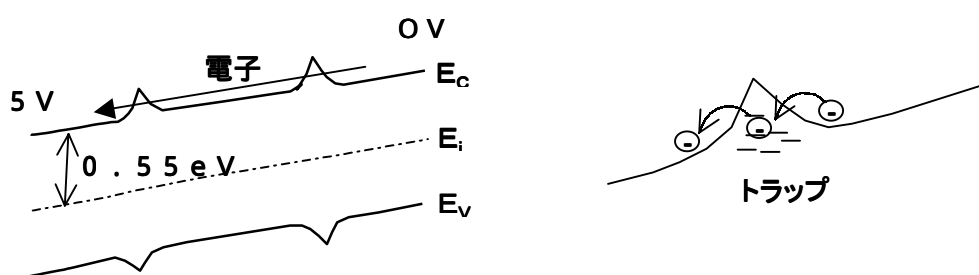
これらの結果から、T F Tのオン特性をさらに改善していくためには、
結晶のサイズを大きくして準位密度を下げる
結晶のオリエンテーションを揃えて粒界の障壁の高さを下げる
ことが有効であると言える。

次の章では、オフ特性について同様に理論的な解析を試みる。

第7節 T F Tオフ特性の解明とその改善策に関する考察

7.1 ゲート・ゼロバイアス付近でのリーク電流

オフ特性は第3 - 2 2 図からもわかる通り、約3 0 で1桁増える。従って5 0 での動作を保証するためには、リーク電流（オフ電流）は常温では第2章で定めた要求値の少なくとも1桁下、すなわち0 . 1 p Aオーダーを達成せねばならない。このリーク電流を低減するにあたって、まずリーク電流のメカニズムの解明を試みる。



第3 - 2 7 図 ゲートバイアスがゼロ付近でのバンド図

まずゲートバイアスが0 V付近ではチャネル表面はほとんど真性状態である。常温付近での真性半導体のキャリア密度はおおよそ $10^{11} / \text{cm}^3$ であり、(3 - 1 0) 式で求めたトラップ密度と比較すればキャリア密度の方がずっと小さい。このことからリーク電流は結晶粒内のキャリア数で決定されているものと考えられる。従って第3 - 2 7 図に示すようにドレインに印加された電圧は粒界ではなく、グレイン内部にかかっているものと推定できる。このときキャリア（電子）は粒界に集中しているトラップを伝わって移動し、伝導度はここで定まる。この場合、リーク電流 I_{off} は W/L が1として下記のように表される。

$$I_{\text{off}} = t_{\text{Si}} \cdot n_i \cdot q \cdot \mu_s \cdot V_D \quad (3 - 1 2)$$

ここで、 t_{Si} はSiの膜厚、 n_i は真性Siの常温における熱的に励起されている電子濃度、 μ_s はトラップを伝わる表面効果移動度、 V_D はドレイン電圧である。 t_{Si} を7 0 0 、 n_i は $1.8 \times 10^{11} / \text{cm}^3$ 、また V_D を4 Vとすれば、

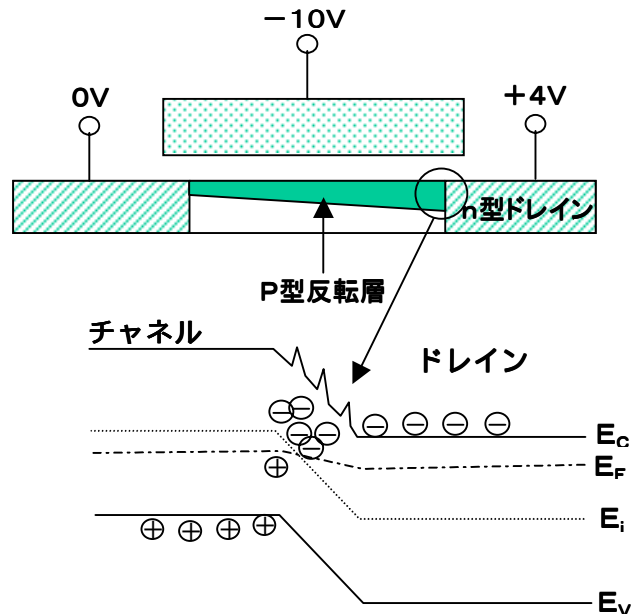
$$I_{\text{off}} = \mu_s \times 0.86 \times 10^{-12} (\text{A}) \quad (3 - 1 3)$$

となる。多結晶Si膜7 0 0 におけるリーク電流はほぼ2 p Aであり、従って μ_s は2 - 3 $\text{cm}^2 / \text{V} \cdot \text{s}$ と推定できる。また第3 - 2 4 図に示したように、ゼロ・ゲートバイアスにおけるリーク電流の温度特性から活性化エネルギーが0 . 6 8 e Vで、伝導帯の準位0 . 5 5 e Vとの差0 . 1 3 e Vがバリア・ハイ

トであることを表している。これらのことからゲート・ゼロバイアスにおけるリーク電流を表した(3-12)式が妥当であることを示す。従ってこのリーク電流を低減するためには(3-10)式に従って、Si膜厚は薄くすることが大きな効果をもたらすという結論が導け、これは第3-20図に示す実際のSi膜厚-リーク電流の相関とよく一致する。

7.2 ゲート・負バイアス時のリーク電流の解明と改善策

多結晶Si TFTの特徴的な振る舞いとして、第3-17図に示すように、ゲートの負バイアスの増大に従ってリーク電流が急増することが挙げられる。これはドレイン電圧 V_D に対して指数関数的に増大するものである。しかもこの電流は温度依存性も大きい。第2章で述べた動作解析からみても、ゲートバイアスは最大-10Vまでになり、この状態でもリーク電流を 10^{-12} Aオーダーに抑えて画素における電荷の保持動作を維持しなければならない。これがオフ電流における最大のネックになる。



第3-28図 ゲート負バイアス下における伝導モデル

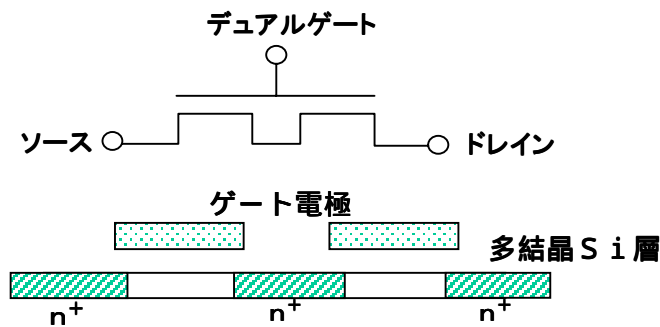
この低減策を探るために、ゲート負バイアスにおけるリーク電流を解析してみる。第3-28図はゲートに大きな負バイアスが加わったときのTFTの状態を表している。ゲート負バイアス時はチャンネル表面はホールが誘起されp型となっている。この時、ソース・ドレイン間に印加された電圧のほとんどはチャンネルの右端とドレインに加わり、チャンネル・ドレイン間で逆バイアスされたpn接合を形成することになる。単結晶のpn接合であればこのリーク電流は極わずかであるが、結晶粒界にトラップを多数有する多結晶膜では図に示す様に、ここを伝わってキャリアが注入され、ドレイン側の電子とチャンネル側の正孔の再結合電流が流れると推定される。しかも負バイアスが深くなればなるほどチャンネル側(p型側)のポテンシャルが上がり、この接合部にかかる電界は大きくなり、電流は急増する。このときの活性化エネルギーはドレイン側の伝導帯 E_c とチャンネル側価電子帯 E_v で定まり、ゲートバイアスが負に動くとき活性化エネルギーが低下するこ

とになる。この傾向は第3 - 24図に表した結果と一致する。

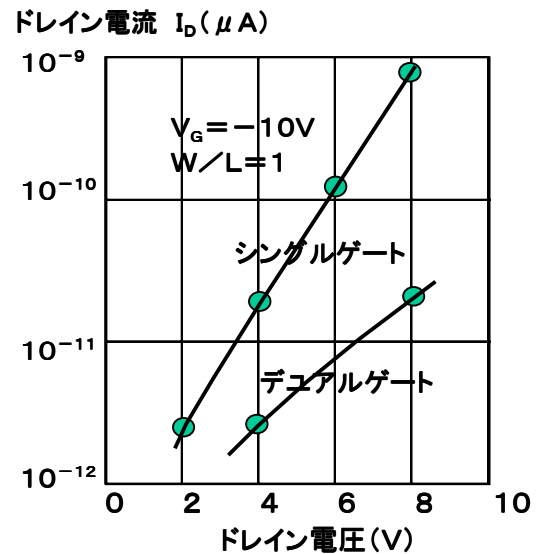
このときのオフ電流 I_{off} は再結合電流により決まると仮定すれば、以下のように表され、ドレイン電圧に対し指数関数的に増大することが理解できる。

$$I_{off} = n_h \cdot q \cdot \exp\{- (E_t - E_D / kT)\} \quad (3 - 14)$$

ここで、 n_h はチャネル部での正孔密度、 E_t は接合部近傍におけるトラップへ電子が注入される障壁の高さ、 E_D は接合部にかかる電圧である。この電流を低減するためには、トラップの準位を水素により埋め障壁を高くすることがことが考えられ、実際にフォーミング・ガス・アニールを試したが、十分な改善は見られなかった。



第3 - 29図 デュアルゲートTFTの構造



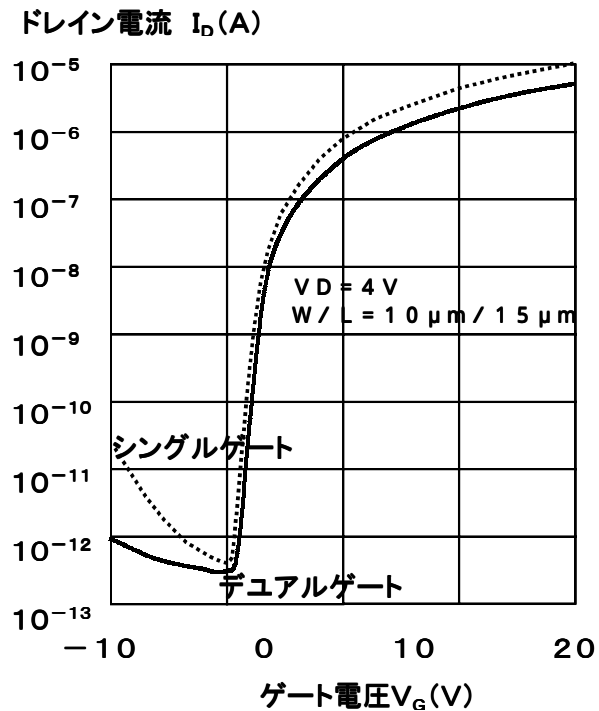
第3 - 30図

TFTオフ電流特性のドレイン電圧依存性

そこで、(3 - 14)式の接合部での電圧 E_D を下げることを考えた。具体的には第3 - 29図に示す様にTFTを2つ直列にして、接合部にかかる電圧を二分することを行った。著者らはこれをデュアル・ゲート構造と名づけた。ドレイン電流がドレイン電圧に対して指数関数的に増大することから、電圧を半分にすると大幅にドレインリーク電流を低減できるはずである。実測した結果を第3 - 30図に示す。ここから分かるように、ドレイン電圧が4V、ゲートが-10Vバイアス条件下でリーク電流を一桁以上低減できた。当然トリプルゲートではもっと低減できるが、素子サイズなどからデュアルゲート構造で十分と考えた。同時にデュアルゲート構造のオン電流、及びゼロ・ゲートバイアスにおけるリーク電流は単純にチャネル形状比 (W/L 比) に比例することが確認できた。

すなわち、第3 - 29図に示すように同じサイズのTFTを二つ直列に接続し、ゲートには同電位を印加すると、オン電流・及びゲート・ゼロバイアスでのリーク電流はシングルゲートの半分になる。同時に、ゲート負バイアスにおけるリーク電流はデュアルゲート構造ではシングルゲートの一桁以上低減できる。このTFT特性を第3 - 31図にシングルゲートと比較して示している。この図でわかるように、デュアルゲート

ト構造では、負バイアス下におけるオフ電流の急増が抑えられ、リーク電流を大幅に低減する効果が大きいことがわかる。



第3 - 3 1 図 デュアルゲート T F T の特性

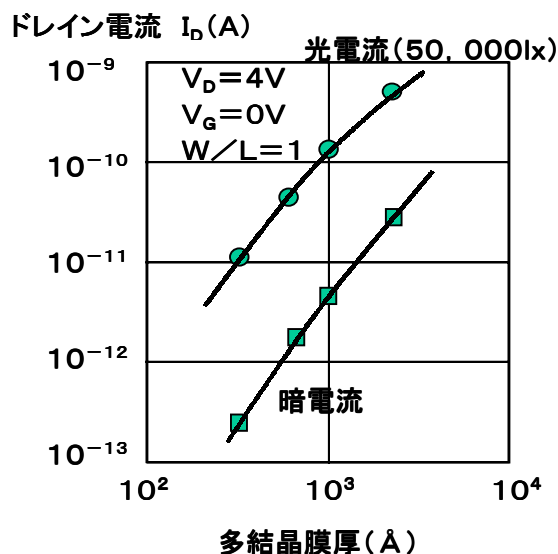
以上議論してきたように、多結晶 S i T F T のリーク電流は、ゲート電圧が大きな負バイアス状態で一番大きくなる。これはチャネルが p 型に反転した状態でドレインの n 型層と逆バイアス接合を形成し、この接合部で強電界がかかった時に正孔 電子の再結合電流を生じることが主要因であることを解明した。これを改善するために二つの T F T を直列接続したデュアルゲート構造を考案し、リーク電流を一桁以上改善することに成功した。

7 . 3 光に対するリーク電流の計測と考察

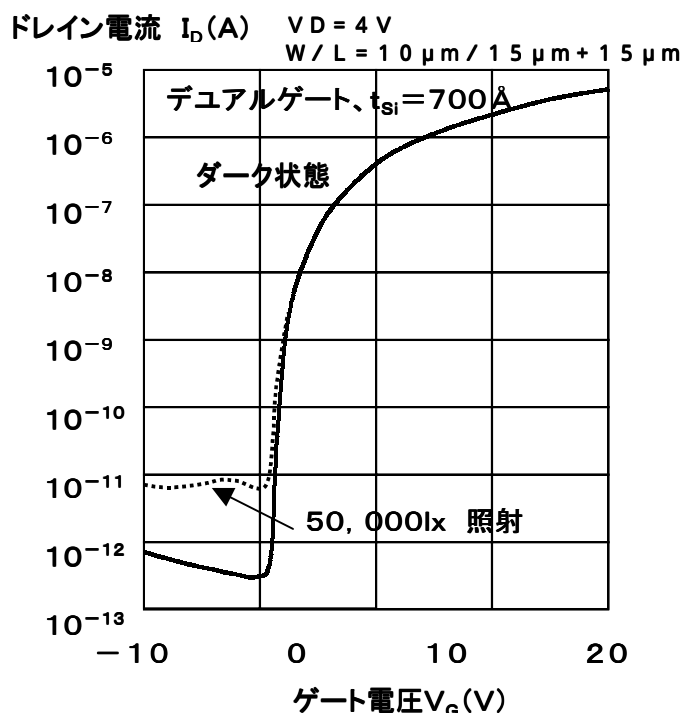
最後に T F T オフ電流（リーク電流）に影響する要因として光に対するリーク電流を調べた。第2章で述べたように太陽光下で液晶表示を観察する際は 1 0 万ルクスの光量が液晶パネルに照射されることになる。この時、実際に T F T に侵入する光は偏光板や開口率から考えて、その半分の 5 万ルクス程度になると考えてよい。従って、この 5 万ルクスを標準として、光励起によるリーク電流を目標値以下に抑えるべく検討を加える。

まず T F T のチャネル側（裏面側）から 5 0 , 0 0 0 1 x のタングステンランプの光を照射し、光電流の膜厚依存性を調べた。この結果を暗電流と対比させて第3 - 3 2 図に示す。予測通り、暗電流同様の大きな変化を示した。5 0 , 0 0 0 1 x 下での光電流はどこの膜厚でも暗電流の約一桁大きな値になっている。これは光励起電流が通常の半導体中の励起電流と同じメカニズムであることを示している。すなわち、光の照射により半導体内部に電子と正孔のペアが形成され、ドリフトにより光電流となって現れる。従って、膜厚が薄ければ励起されるキャリア数もそれに依りて減少し、暗電流を定める (3 - 1 2) 式同様に膜厚に依存することになる。S i 膜厚が 2 8 0 では光リーク電流は 1 0 p A をやや超えるレベルで、これが 2 , 0 0

0 になると 0.5 nA にもなる。膜厚が大きくなると光が Si 膜中で吸収されるために、膜厚に対する上昇率がやや鈍ってくる傾向がわかる。



第3 32図 光電流のSi膜厚依存性



第3 - 33図 TFT光励起電流特性

次にこの光励起電流のゲート電圧依存性をデュアルゲート構造TFTを使って調べた。第3 - 33図に示すように、ゲート負バイアスではほとんど変化なく、またオン特性には影響を与えるほどの電流値ではないことが確認された。またその温度特性については、無視でき得る程度に少ないことも確認した。

この結果、光によるリーク電流を低減するためには膜厚を薄くすることが一番効果的であることが判明し、多結晶Si膜厚を700以下にすれば、50,000lxの光を直接照射しても、デュアルゲート構造TFTと組み合わせて 10^{-11} A以下に低減できることが確認できた。

以上得られた結果をベースに、ここで実際の画素に用いるTFTの標準サイズについて検討してみる。第2章では、TFTのオン電流は1.5 μA以上、オフ電流は6 pA以下という目標値を割り出した。一方、ここで得られた多結晶SiTFTの特性のシングルゲート及びデュアルゲートでのチャネル形状比(W/L)が1における標準特性は第3 - 1表に示すようになっている。ここで使っている標準TFTの構造は、ゲート酸化膜厚1,500、チャネルSi膜厚700である。これを一番左欄の要求値と比較して検討した結果、チャネル長Lが15 μm、チャネル幅Wが10 μmのTFTを二つ直列接続したデュアルゲート構成が最適として、これを画素TFTの標準サイズとすることにした。この標準サイズTFTで実現した特性は第3 - 33図に光電流とあわせて示している。このときの光リーク電流は8 pAで、目標値6 pAをやや上回ってしまうが、TFTに侵入する光の照度を50,000lxから低減する構造的な工夫でこの問題を回避できるものと判断した。

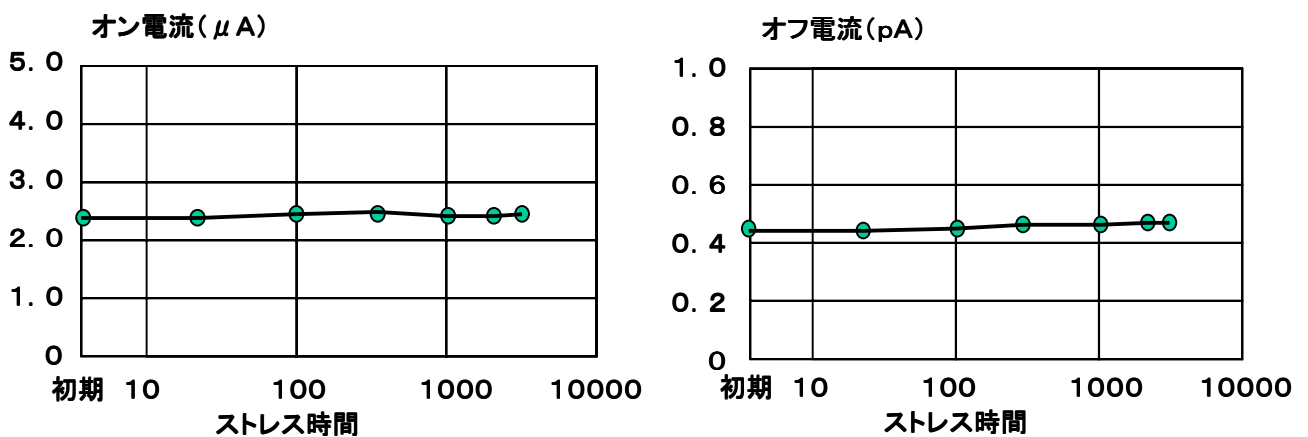
	画素要求値	シングルゲート ($W/L = 1$)	デュアルゲート ($W/L = 1$)	デュアルゲート (画素標準)
オン電流 ($V_G = 2.0\text{V}$) 最小	$1.5\ \mu\text{A}$	$8\ \mu\text{A}$	$4\ \mu\text{A}$	$2.7\ \mu\text{A}$
オフ電流 ($V_G = 0\text{V}$) 最大	$6\ \text{pA}$	$1\ \text{pA}$	$0.5\ \text{pA}$	$0.3\ \text{pA}$
オフ電流 ($V_G = -1.0\text{V}$) 最大	$6\ \text{pA}$	$20\ \text{pA}$	$3\ \text{pA}$	$1\ \text{pA}$

(画素標準: $L = 15\ \mu\text{m} + 15\ \mu\text{m}$, $W = 10\ \mu\text{m}$)

第3 - 1表 標準TFTの形状特性値

第8節 多結晶SiTFTの特性安定性に関する考察

このようにしてできた多結晶SiTFTの特性安定性を調査した。実用化のためには信頼性が大きな課題であることは自明である。またまったく新しいデバイスを世に生み出すときは、しばしばその信頼性、長期安定性がネックとなり、実用化が阻まれることが多いからである。



第3 - 34図 多結晶SiTFTの信頼性試験結果

信頼性を確認には、従来MOS形トランジスタで採用されたバイアス・熱・ストレス試験 (BTテスト) を採用した。これはゲート電極とソース・ドレイン間にDC電圧を印可し、高温で長時間ストレスをかけその特性変化をチェックするものである。おもにゲート膜とSi界面の不安定性やゲート膜中への電荷の注入による不安定性が判明できる。調査した条件はTFTをオン状態 (ゲート3.0V, ソース・ドレイン間8V) に保ち、常にゲートにストレスが蓄積されるようにして125℃の恒温槽に投入し、その後TFT特性の変

化を調べた。

第3 - 34図に示す結果からは、オン特性、オフ特性ともに、直流バイアス下125、3、000時間という過酷な条件下でも安定した特性が得られたことを示している。このことから使用環境温度50°Cでは10、000時間以上の保証はクリアできるという見こみが立った。

第9節 結言

多結晶SiTFETの構造とその製造方法を検討し、実際の多結晶SiTFETを試作し、その挙動を調査した。さらにTFET特性に關与するパラメータを抽出し、目的にかなう特性を実現した。ここで用いたTFETは電子伝導を用いたnチャンネルである。

多結晶膜の成長には減圧CVD(LPT-CVD)法を用い、ゲート酸化膜の成長には熱酸化膜を用いた。多結晶薄膜の形成温度は600で、膜厚を1,500に設定した。熱酸化膜の成長方法としてウェットとドライの二つの方法を用いた。成長後のSi膜をSEM, TEM、と回折像でトレースした結果、熱酸化膜の成長過程で多結晶Si膜の結晶が成長することを発見した。さらに酸化温度が高い方が結晶性の高い膜を実現できることがわかった。ドライ酸化膜は同じ酸化膜厚であってもウェットよりも高い耐圧を得ることが判明し、耐圧30Vクリアできることが分った。

次に実際のTFETを試作した。多結晶膜は不純物をドーブしない真性膜で動作することが確認できた。オン電流は、MOSトランジスタ同様に三極管特性を示し、Gradualモデルに従うことが判った。しかし初期的な特性では、オン電流が十分に取れなかったため、これを向上させるいくつかの手段を考案し、実際に確認してみた。

まずドライ酸化膜の形成温度について、高いほうが結晶性がよくなり移動度が向上することがわかった。そこで、1,150で酸化膜を1,500成長させる条件を最適条件として設定した。つぎに結晶粒界の準位密度を低減する手段として、水素ガスを含む雰囲気中でのアニールが効果的であることがわかった。これにより、オン電流は約5倍に上昇した。最後にSiの膜厚を薄くすると、オン電流が飛躍的に改善できる効果を見出した。このような改善効果の結果、多結晶Si膜厚700にて、条件によっては移動度を10cm²/V・secを実現することに成功した。

一方、オフ電流に関してもSi膜厚が大きく關与し、薄いほどオフ電流を低減できることを確認し、多結晶Si膜厚700で1pA以下に抑えられることが判った。しかし、ゲートの負バイアスが大きくなるとオフ電流は指数関数的に増大し、これがボトルネックとなることがわかった。そこでTFETを二つ直列接続したデュアルゲート構造を考案して、この負バイアス下でのリーク電流を一桁以上低減することに成功した。同時に光に対する励起電流も確認し、Si膜を700とすることで50,000ルクスの照明のもとで10pA以下に抑えることができた。

これらTFETの動作について、新しいモデルを提案し、温度特性から活性化エネルギーを導き出して理論的な解析を試みた。これによるとTFETのチャンネルを流れる電流は、ゲートが正バイアス、ゼロバイアス、負バイアスの3状態で支配する伝導機構が異なる。正バイアス下(n型反転状態)では多結晶Siのグレイ

ンの境界に存在する障壁が支配的で、この高さは 0.09 eV であった。これがオン電流を決める主要因であった。ゲート・ゼロバイアスではリーク電流は真性薄膜Si膜の熱的に励起されているキャリア密度とグレイ境界におけるトラップを伝わる実効移動度で決まり、膜が薄いほうが電流値は下がる。ゲート負バイアスではp型反転したチャネルとn型ドレインとのpn接合の逆バイアス電流がTFTのリーク電流の支配的要因であることがわかった。このリーク電流はドレイン電圧に対し指数関数的に増大する現象もこれで理解できた。

これらの実験、考察をもとにして、極薄膜化したSi膜を用いることと、デュアルゲート構造の採用を基本として実用的で、かつ高性能の多結晶SiTFTを実現した。Si膜厚 700 \AA 、ゲート酸化膜厚 $1,500\text{ \AA}$ で、移動度 $10\text{ cm}^2/\text{V}\cdot\text{sec}$ 、しきい値 7 V のTFTが得られた。このときのオフ電流は $50,50,000$ ルクスの照明下で、ゲートが -10 V となっても 10 pA 以下に抑えることが出来た。このときのオン/オフ電流比は暗状態で8桁、照射下でも7桁を確保することが出来た。またこれらTFTは 125°C 、 $3,000$ 時間という過酷なDCバイアス条件下でも特性のシフトはみられず信頼性が十分高いことが証明された。

ここで得られた新しい知見をもとに、いくつかの発明がなされた。その主要なものを以下に整理しておく。これらはTFTの実用化へ向かって大きな貢献をしたと言える。

- (1) 真性Si多結晶薄膜を使ったTFT
- (2) ゲート酸化膜にドライ熱酸化膜を用いる
- (3) チャネルとなるSi薄膜の膜厚を $1,000\text{ \AA}$ 以下にする
- (4) デュアルゲートTFT構造

このように目的にかなった特性を有する多結晶SiTFTを実現できた。このTFTの形成にあたっては、従来Si系半導体集積回路で蓄積されてきた製造装置や加工技術がそのまま使えるという実用性の高い素子であるといえる。次の章ではこのTFTを用いて実際のアクティブマトリクス液晶に応用し、その動作と表示性能の確認を行う。

<参考文献>

- 1) P. K. Weimer, et. al., "A Self-Scanned Solid-State Image Sensor", pp. 1591, Proceedings of The IEEE, 5(9), September 1967
- 2) F. C. Luo, et. al., "Alphanumeric and video performance of a 6"x6" 30 lines per inch thin film transistor liquid crystal display panel", pp. 63, Proceedings of the SID, vol. 19, 1979
- 3) T. P. Brody, "Large Scale Integration for Display Screens", pp. 39, Proceedings of the SID, vol. 39, 1st Quarter, 1976
- 4) R. C. Chittick, et. al., "The Preparation and Properties of Amorphous Silicon", pp. 77, J. Electrochemical Soc., 116(1), 1969
- 5) T. I. Kamins, "Field-Effects in Polycrystalline-Silicon Films", pp. 789, Solid State Electronics, 15, 1972
- 6) P. C. Weimer, "The TFT-A New Thin-Film Transistor", pp. 1462, Proceedings of The IRE, June 1962

- 7) A. S. Grove, "Physics and Technology of Semiconductor Devices", John Wiley and Sons, Inc., 1967
または 原 央 ほか「MOSトランジスタの動作理論」近代科学社（1980）
- 8) J. Levinson, et. al., "Conductivity behavior in polycrystalline semiconductor thin film transistors", pp. 1193, J. Appl. Phys., 53(2), February 1982
- 9) J. Y. W. Seto, "The electrical properties of polycrystalline silicon films", pp. 5247, J. Appl. Phys., 46 (12), December 1975

第4章 多結晶Si TFT駆動による液晶パネルの動作確認と解析

第1節 緒言

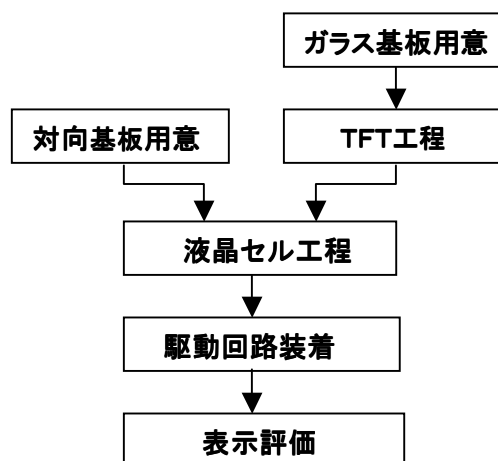
第3章では基本となる多結晶Si TFTの構造、製造条件、及び特性が明らかになった。そこで次のステップとして、このTFTを利用した実際の液晶パネルを作成してみる。基本性能を確認する上では、もっとも単純な形状の(モノクロ)白黒表示が最適である。このモノクロタイプの液晶パネルを用いて画面表示させることにより、実際にTFTが予定通り動作し極めて高画質の液晶パネル実現についての可能性がこの結果からわかる。従ってこの章では、モノクロ液晶パネルの表示性能を確認し、TFTと液晶の動作を解析するとともに表示性能の最大化・最適化について考察を加えることを目的とする。

これらの作業を具体的に進めるために、次のようなステップを想定し進めることとした。

- (1) 液晶パネルの構造の検討
- (2) TFTアレイを搭載したTFTガラス基板の設計
- (3) TFTガラス基板の製造
- (4) TFT基板を用いた液晶セルの組立てと表示モジュール化
- (5) TFT液晶パネルの駆動方法の検討
- (6) モノクロTFT液晶パネルの表示効果の評価と解析

このTFT液晶の試作にかかわる大まかなフローを第4-1図に示す。まずTFTを搭載したガラス基板とそれに対向して液晶セルを形成する対向ガラス基板の二つの基板を用意する。TFTを搭載した基板は半導体集積回路と同様な手法により形成される。1パネルあたりに必要なTFTは約5万個、配線数は500本近く、配線の幅は10 μ m程度でその総延長は20mにもなる。従って素子や配線部で欠陥が発生すれば、動作不能の画素を生じてしまう。それらの欠陥を抑えるために、クリーン・ルームを十分に活用しゴミや異物の発生を極力押え込まねばならない。またガラスのような絶縁体では静電気を帯び、薄膜素子は常に静電気による破壊の機会にさらされる。このようにTFTの形成には今までに経験のない新しい手法が必要である。

TFT基板と対向ガラス基板が出来上がったところで、液晶セルの組立て(液晶セル工程)を行う。幸いなことに、液晶セルの組み立ては従来からTN液晶での経験があるから、できるだけ多くその手法をそのまま利用する¹⁾²⁾。ただし、第2章で解析したように、液晶自身は高抵抗を維持する必要がある。このため利



第4-1図 モノクロTFT液晶パネルの試作フロー

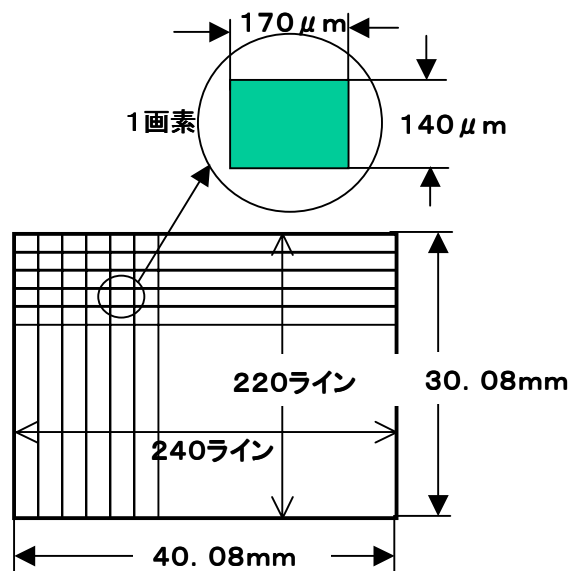
用する全ての材料が液晶やTFTを汚染させることがないように材料選択と工程条件の設定が必要となる。

最後に液晶パネルとして駆動回路(ドライバLSI)を装着して、表示モジュールを完成させる。こうして初めて液晶パネルの駆動と表示ができ、TFT液晶表示パネルの基本性能と効果が確認できることとなる。

この章では、多結晶SiTFTを用いた液晶パネルの表示性能について、ここで述べたステップに従って順次記述していく。

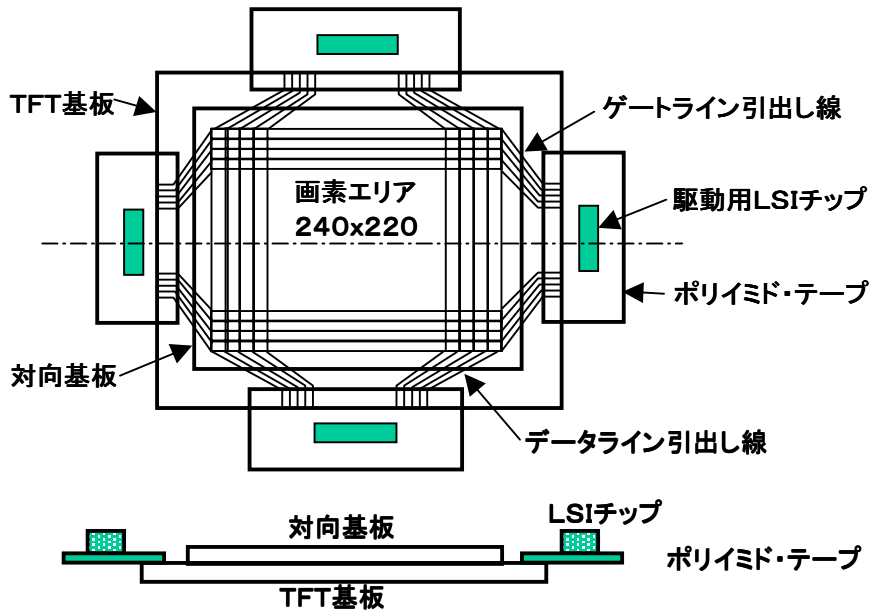
第2節 液晶パネル全体構造の検討

まず最初に小型の携帯型テレビに用いる前提で、画面大きさを対角2型に設定した。テレビ画面の縦と横の画面比率、すなわちアスペクト比が3:4である。そこで第4-2図に示すように、横約40mm、縦約30mmの画面サイズを選択した。テレビのNTSC方式では走査線総数は525本、うち有効線数は440-480本程度である。そこでゲートライン数をこの走査線数の半分の220本とした。それに伴って解像度のバランスがとれるように横のデータ線数を240本とした。ここで総画素数は $220 \times 240 = 52,800$ となる。このときの1画素のサイズは $170 \mu\text{m} \times 140 \mu\text{m}$ である。2型画面ではこの程度の解像度でも十分にきれいな絵が再現できると期待した。



第4-2図 画素の構成

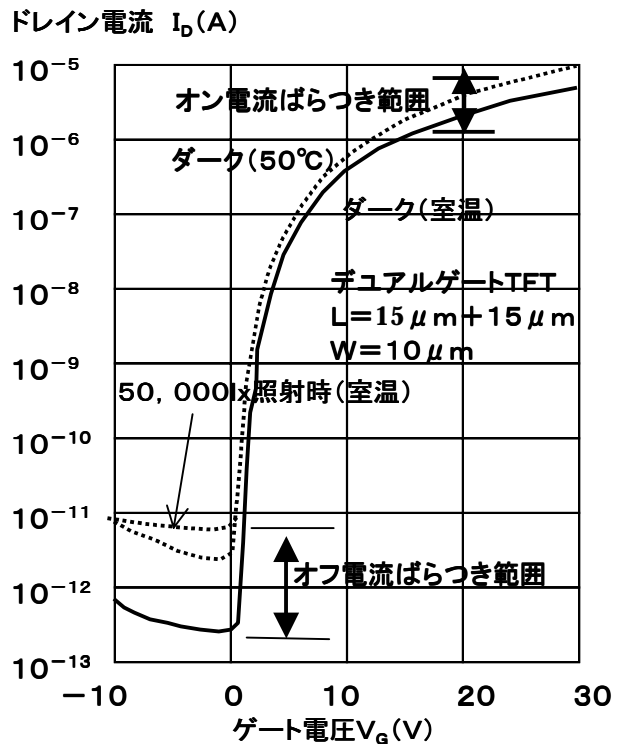
次に、液晶パネル全体の構造を検討した。ゲート側220本、ソース側240本の合計460本の接続をドライバLSIとの間で行う必要がある。これをおのおの110本、120本に二分し、第4-3図に示すように4方向から接続することにより、バランスをとり信頼性のある接続ができるようにした。ドライバLSIはポリイミドを用いた薄いテープ基板上に実装され、ガラス上の接続端子と接触接続をとる。表示エリア内からの各ゲート線、データ線からは、引き出し線を介してこの接続端子につながれている。ちなみに対向基板の電位も含めて、これらすべての電気的接続はTFT基板を介して行われる。



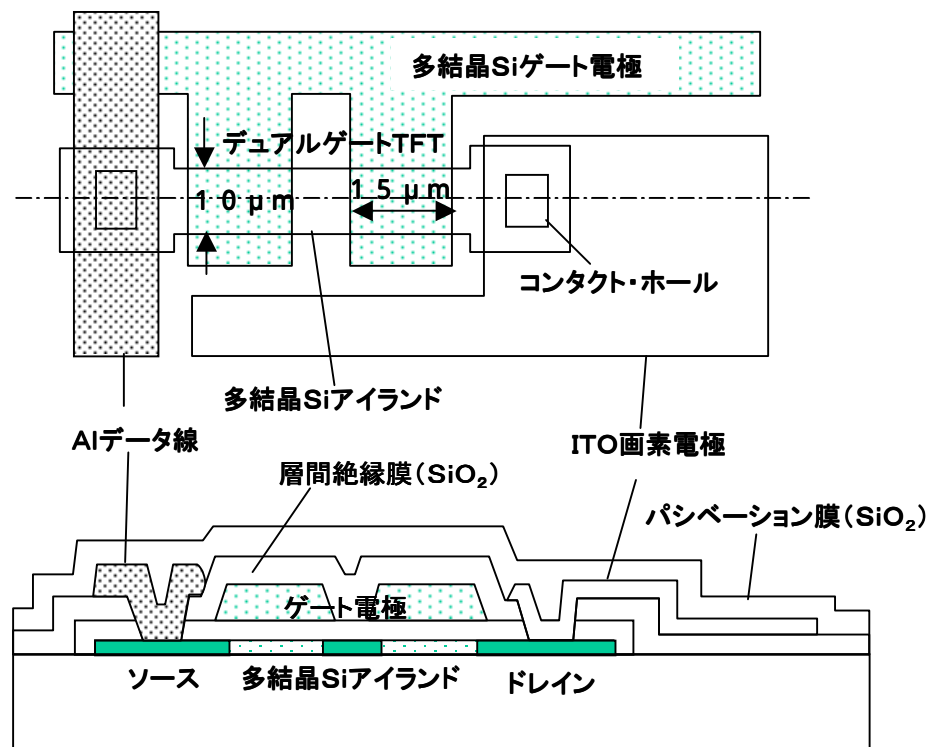
第4 - 3図 TFT液晶パネルの全体構成

第3節 TFT基板の設計

まず、画素に用いるTFTのレイアウトを決定する。TFTのサイズ(形状比:チャンネルの長さとの幅の比)については、すでに前章第7節にてデュアルゲート考案し、その最適サイズをチャンネル長 L が($15\mu\text{m} + 15\mu\text{m}$)の合計 $30\mu\text{m}$ 、チャンネル幅 W は $10\mu\text{m}$ と定めた。このときのTFT標準特性を第4 - 4図に示す。まずオン特性はゲート電圧 20V で要求値 $1.6\mu\text{A}$ を製造ばらつきを考慮しても十分に満たしている。またオフ電流に関しては、負のゲートバイアス 10V では 50 の高温条件と、 $50,000\text{lx}$ の光照射の両条件下で、最大 10pA である。これは 6pA という要求値にやや欠けているが、ゲート負バイアスを 8V に制限すれば対応できる。



第4 - 4図 標準TFTの特性



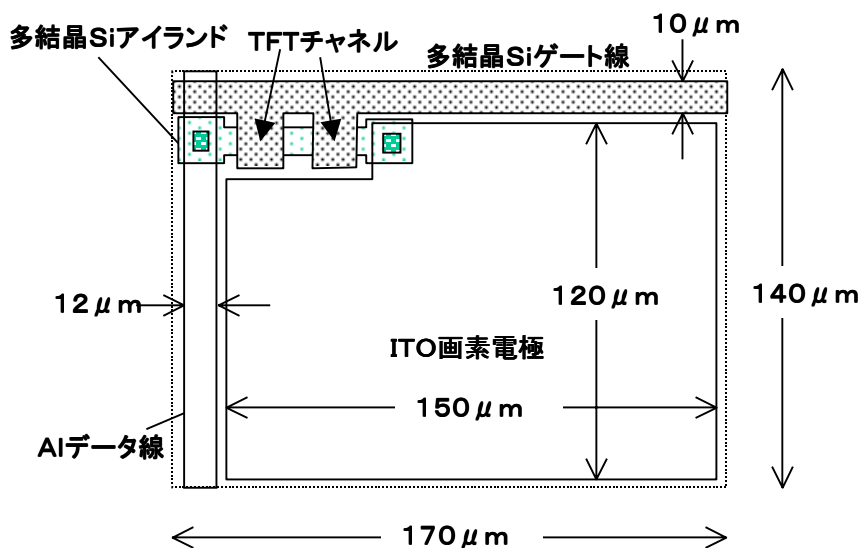
第4 - 5 図 画素TFTの構造とレイアウト

第4 - 5 図はこうして定めた画素TFTの構造とそのレイアウトを示す。TFTはデュアルゲート構成で、チャンネル長 $1.5\ \mu\text{m}$ のTFTが二つ直列に接続されている。チャンネル幅は $1.0\ \mu\text{m}$ である。ゲート材料はPをドーピングした多結晶Siで、ゲート配線もかねている。データ配線はAl、画素電極はITOである。ゲート電極上には層間絶縁膜として SiO_2 を用いる。この膜のコンタクト・ホールを介してソース・ドレインとデータ線のAl、ゲート電極の多結晶Si配線とAl、そして画素電極であるITOとドレインが接続される。そして一番上部にパシベーション膜 SiO_2 を載せる。

画素電極にはITO (Indium Tin Oxide) を採用した。従来は透明導電体として液晶表示などにはNES A膜 (SnO_2) がよく使われてきたが、この膜はエッチングが大変で、しかも抵抗が高い。ITOは抵抗が低く、塩酸・硝酸系で容易にエッチングできる³⁾。着膜時の組成コントロールが課題であったが、スパッタ条件の設定で必要特性をクリアした。

今回のようにITOを半導体プロセスと一緒に用いる例は初めてである。またこの構造で特徴的なことはITO電極とTFTのドレイン電極である多結晶Si膜とを直接コンタクトを構成していることである。通常はSi層にはAlでコンタクトを取ることが普通であるが、AlとITOはコンタクトが極めて難しいことが分った。これは、ITO上のAlは密着性が悪く、また逆にAlの上にITOを乗せるとITOのエッチング液でAlが容易にエッチングされてしまう。このことからITOとAlは重ねて配置することができない。ITOよりもAlの方が簡単にエッチングできるため、また最初にITO膜を形成するようにプロセ

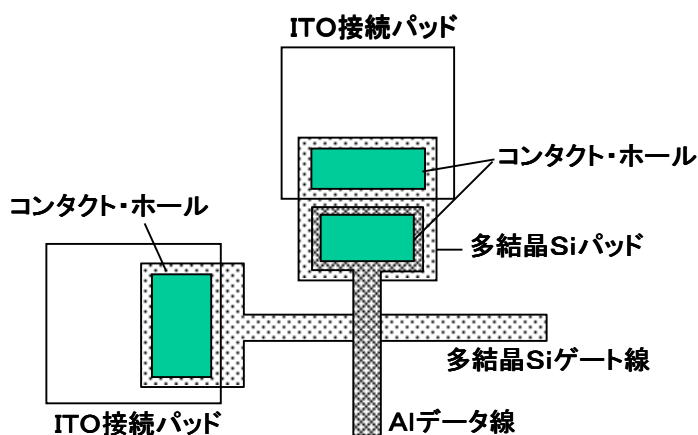
スを組んだ。このためにITO-Siのコンタクトを形成した。このコンタクト抵抗は非線形性を示すので、後述するように最適な条件を見つける必要がある。



第4 - 6図 画素のレイアウト

ここに述べたTFTの構造を用いて作成した画素のレイアウトを第4 - 6図に示す。Alデータ線幅は12 μm、ゲート線幅は10 μmである。幅が小さいとパーティクルなどによる欠陥で断線の恐れがあり、また大きすぎると画素面積が小さくなってしまいうために、この幅が妥当である。画素ITO電極のサイズは150 μm x 120 μmで、画素における面積比は約76%である。当然この比率は高いほうが好ましいが、この数値でも十分に光を透過でき、高い表示効果が得られるものと判断した。

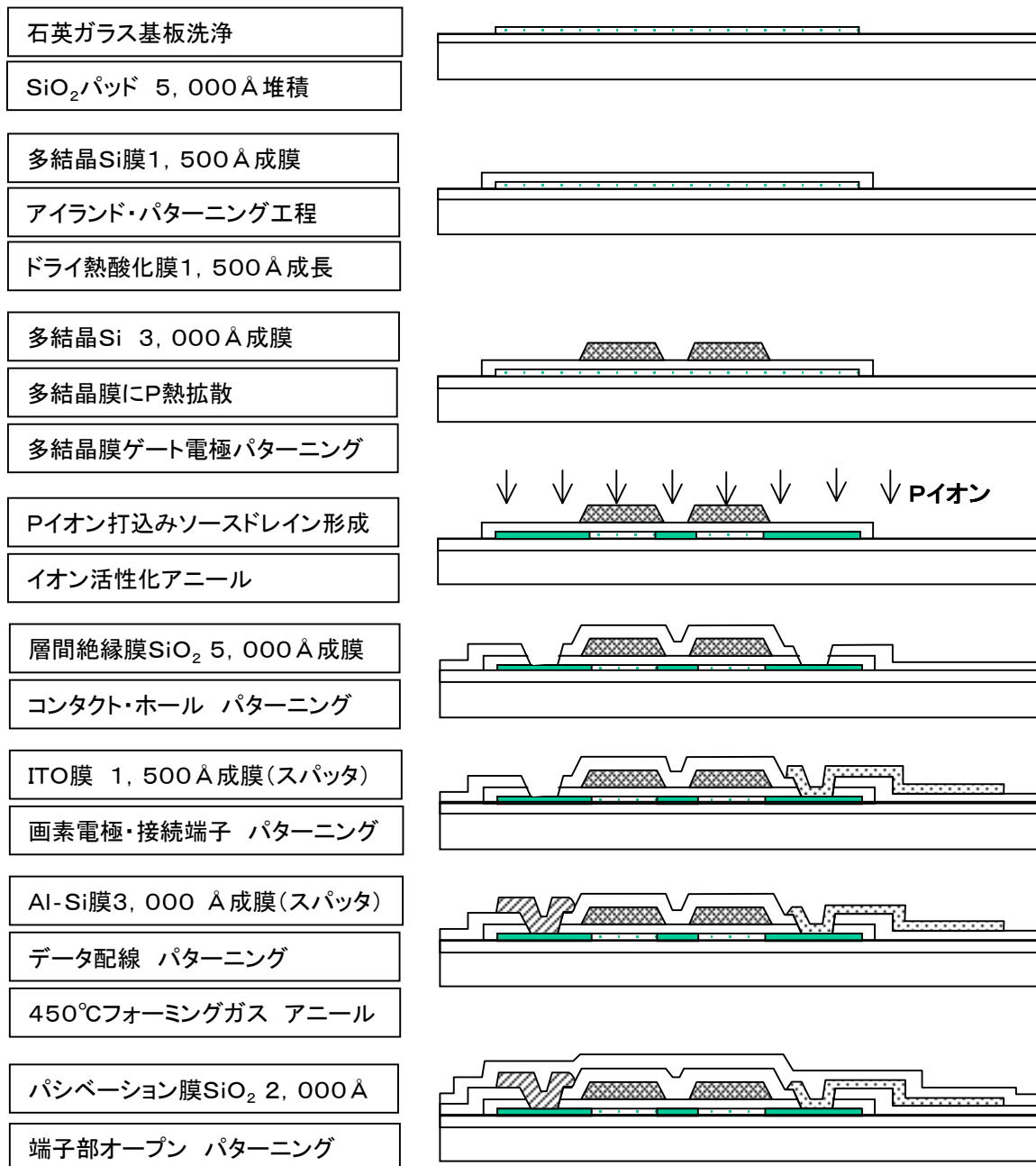
次にゲート線、及びデータ線の外部駆動回路との接続端子構造について検討した。外部とは接触接続を取るために、表面の安定しているITOが最適と考えた。(第4 - 7図) Alでは表面の腐食や酸化膜などの課題が大きく、長期安定性に欠けると思われる。ゲート線は多結晶Si配線から直接コンタクト・ホールを介してつなげる。一方、Al配線は一度多結晶Si層に落としてから、コンタクト・ホールを介してITO端子に接続する。コンタクト抵抗を下げるために、ここで使うコンタクト・ホールは50 μm程度の大きなサイズを用いる。



第4 - 7図 外部接続端子の構造

第4節 TFT基板製造プロセス・デザインとそのフロー

TFT基板のレイアウト、及び構造設計が出来上がったので、ここで次にこの構造を実現するための工程設計にとりかかる。いくつかの必要な基礎データ、例えば多結晶Siの成膜条件や、ゲート酸化膜の成長条件などはすでに第3章で考察し、結果が得られている。その他の項目は半導体技術ですでに得られている知見をもとに、順次つめていった。このようにして定めたTFT基板の製造プロセス・フローを第4-8図に示す。



第4-8図 TFT基板の製造プロセス・フロー

- (1) 石英ガラス基板上に常圧CVDにより、5、000 のSi酸化膜をパシベーションとして形成する。これはガラス基板上の微小欠陥を覆い、基板に起因する不良を防ぐためである。
- (2) 多結晶Si薄膜を減圧CVD(LPT-CVD)により600 で1、500 堆積する。
- (3) 多結晶Si薄膜をTFT部分のアイランドを形成するためのフォトリソグラフィによるパターニングを行なう。このフォトリソグラフィは半導体で行っている装置、材料、プロセスと全く同一のものを使用した。
- (4) 1、150 、ドライ熱酸化により1、500 ゲート酸化膜を成長する。この時残り多結晶Si膜の厚みは700 である。
- (5) ゲート電極となる多結晶Si薄膜をLPT-CVDにより、600 で3、000 成長する。その後表面からPを800 で熱拡散させる。
- (6) ゲート電極のパターニングを行なう。
- (7) Pイオンの打ち込みによりソース・ドレイン領域をゲート・セルフアラインで形成する。ここで用いた加速電圧は15kV、ドーズ量は $10^{16}/\text{cm}^2$ である。その後、800 にて活性化アニールを施す。
- (8) 層間絶縁膜となるSi酸化膜を常圧CVDにより5、000 形成する。
- (9) 層間絶縁膜にコンタクト・ホールをオープンする。
- (10) 液晶駆動電極となるITO膜を250 でスパッタ法により1、500 堆積する。
- (11) ITO膜をパターニングする。
- (12) データ配線となるAl(Si2%入り)を200 でスパッタ法により3、000 成膜する。
- (13) Alをパターニングする。
- (14) フォーミング・ガスにて 450°C 、20分アニールする。
- (14) 最終パシベーション膜としてSi酸化膜をスパッタ法により2、000 つける。これは液晶駆動電極となるITO上のつけてDC成分をカットし液晶の劣化を抑えること、Al配線を配向処理であるラビングから保護すること、そしてセル組立において上下のガラス基板が導電性異物により短絡することを防ぐためである。
- (15) 端子部のパシベーション膜をオープンする。

この工程は合計6回のフォトリソグラフィによるパターニング工程と、6回の成膜工程(3回のCVD成膜と3回のスパッタ成膜)を経て完成するものである。

ここで示した工程で作成したTFT特性は、先の3章にてすでに考察した。これに加えて、実際のTFT基板を完成させて液晶を駆動させるためには、

長いゲート配線の遅延と低抵抗化

ITO膜と多結晶Si電極とのコンタクト

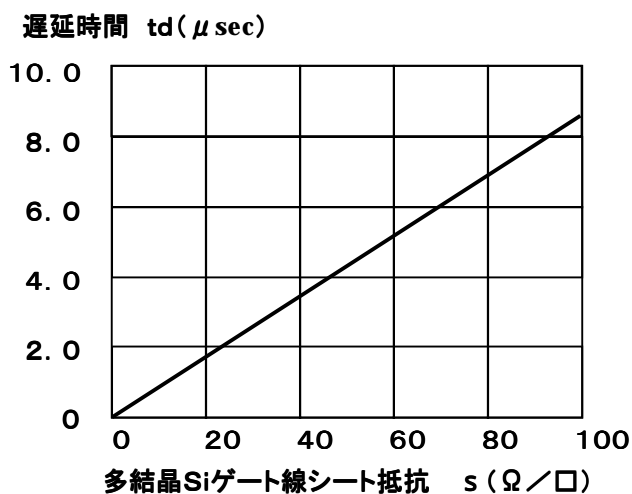
の2点を確認しておかねばならない。

まず配線抵抗の問題である。TFT基板はガラスで絶縁材料であることから、配線に寄生する容量が極めて小さいが、それでも限界を確認しておく必要がある。データ線はAlで低抵抗であるから、信号遅延は大きくないと予測できる。問題は多結晶Si層を用いたゲート配線である。この配線に寄生する容量Cgは、ゲート線と対向電極間の容量Cgc、及びゲート線とデータ配線間の容量Cgdからなる。各々は次のように見積れる。

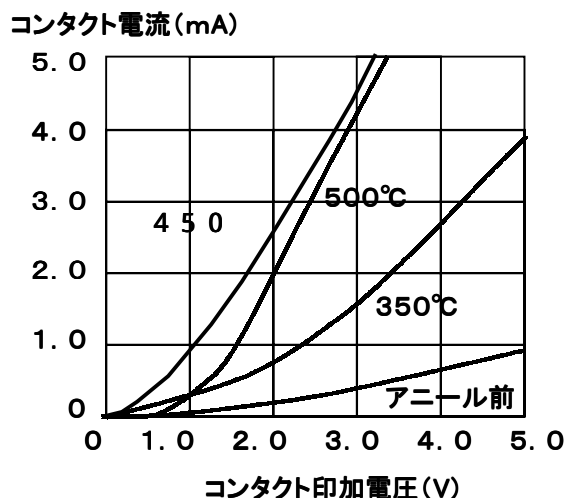
$$C_{gc} = \epsilon_0 \epsilon_{LC} (40,000 \mu\text{m} \times 10 \mu\text{m} / 7 \mu\text{m}) = 5.0 \text{ pF} \quad (4-1)$$

$$C_{gd} = \epsilon_0 \epsilon_{SiO_2} (12 \mu\text{m} \times 10 \mu\text{m} \times 240 / 0.5 \mu\text{m}) = 1.9 \text{ pF} \quad (4-2)$$

$$C_g = 5.0 \text{ pF} + 1.9 \text{ pF} = 6.9 \text{ pF} \quad (4-3)$$



第4-9図 多結晶Siゲート配線抵抗と遅延時間



第4-10図 ITO-多結晶Si層のコンタクトの特性

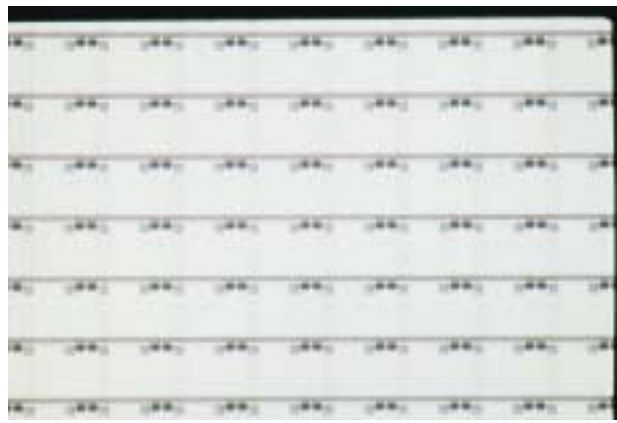
ここでこの容量に対するゲート線多結晶Siのシート抵抗値 s と遅延時間 t_d (ステップ入力に対する配線端での95%立ち上がり時間遅延で、集中定数として見積もる) をプロットすると第4-9図のようになる。1ラインに割り当てられる時間(1走査線時間)は $64 \mu\text{sec}$ で、遅延許容値を $5 \mu\text{sec}$ とすると、ここからシート抵抗値 s の目標値は $60 / \square$ 以下となる。多結晶Si膜へのP拡散量を増やしていけば $20 / \square$ 程度までは下げられることを実験で確認している。従って、ばらつき要素も考慮して、ここでは $40 / \square$ を中心値として設定することとする。

もう一つ、ITO膜と多結晶Siのコンタクトはまったく未知であった。接触抵抗がどの程度になるかが問題である。第4-10図はこのコンタクト部での電圧-電流特性を測定したものである。膜自身の抵抗を排除するために、 $100 \mu\text{m}$ という大きなコンタクト・ホールにて測定した。ここで判ったことは、アニールしないと恐らく薄い自然酸化膜のために抵抗が高く、少し非線形性を示し、かつやや不安定であった。350°Cアニールでは線形性は改善されるが、抵抗は十分に下がらず、数k台である。またアニール温度が500°Cを超えると非線形性が悪化し、抵抗値が上がる。これは、ITO中に多く含まれる酸素が多結晶Si側に拡散しコンタクト界面に酸化膜を成長したためと推定している。従って400から500が適当と

思われる。そこでTFT特性改良のためフォーミング・ガスのアニール条件と同じ450、20分のアニールを設定し、TFTとコンタクトのアニールを同時に行うこととした。ただし、非線形性は完全に排除できなかったが、これによる実動作時の電圧降下は0.1V以下で問題が無いと判定した。



第4 - 11図 TFTのSEM写真



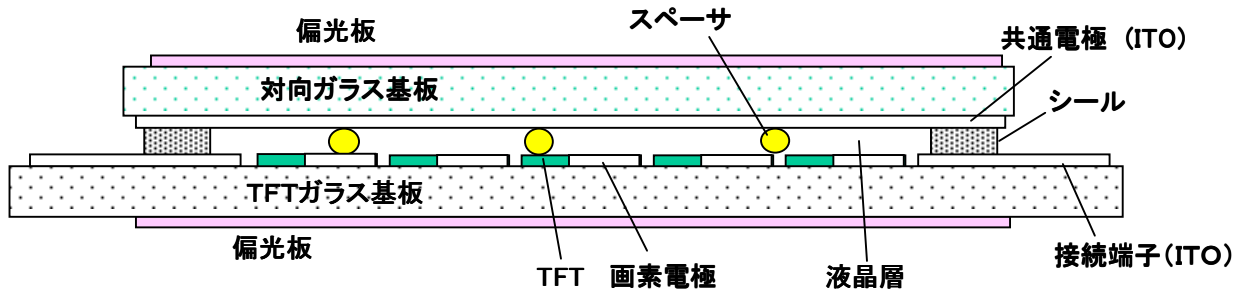
第4 - 12図 TFTを用いた画素アレイの写真

このようにして作成した実際のTFT及び画素アレイの写真を第4 - 11図、及び4 - 12図に示す。TFTのSEM写真からわかるように、デュアルゲート構造がはっきりわかる。段差は極めてスムーズで、熱的なストレスでの断線や電気耐圧の低下は一切見られずに、設計通りの仕上がりになっていることがわかる。またアレイの写真では、配線部やTFTの占有面積は全画素エリアのごくわずかで、ほとんどの面積が透明ITO画素電極によって占められていることがわかる。これは従来になかった全く新しいタイプの半導体技術とすることができる。

第5節 液晶表示パネルの設計と形成方法に関する考察

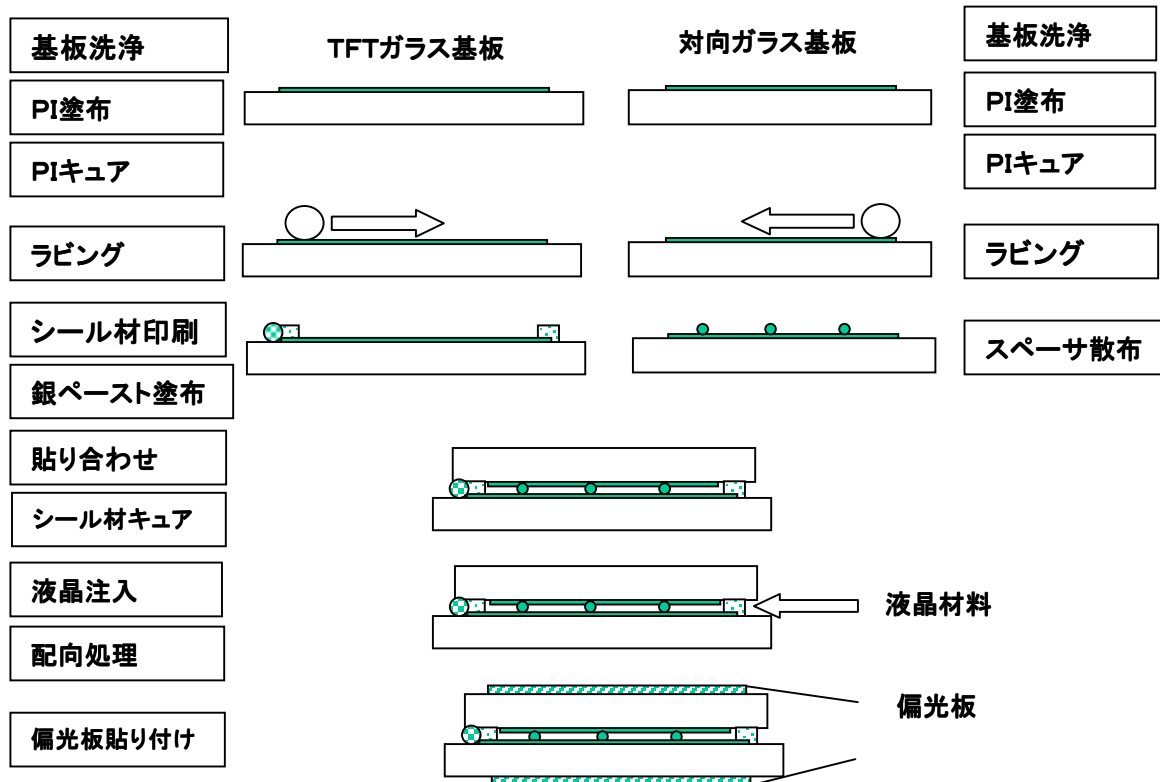
5.1 液晶セル工程の基本的形成フロー

TFT基板が出来上がったので、いよいよ対向ガラス基板と貼り合わせて液晶パネルを作成し、表示動作を確認する作業に入る。まずここで採用した液晶パネルの構造を第4 - 13図に示す。基本的には従来のTN液晶パネルの構成に準じているが、下がTFT画素電極になっていること、上はベタのITO電極としたことが大きく異なる点である。TFTを形成したガラス基板とITO共通電極を形成した対向ガラス基板の間にTN液晶層を形成する。両者を接合するためにシール材を用いてセルを形成し、その間に液晶をはさむ。液晶層の厚みを均一よく完成させるために、プラスチック・ボールなどのスペーサを用いる。表示効果を顕示化するために、ガラス基板の上下に偏光板を貼り付ける。このときの偏光軸は第2章で議論したように、上下で90°交差することになる。



第4 - 13図 TFT駆動に用いる液晶セルの構造断面図

TFTを用いた液晶パネルのセル構造が決まったところで、次にこれを形成するためのプロセスについて述べる。基本的には通常のTN液晶で用いられている製法に従うが、TFTを用いるが故の独特の課題も多く、構造と製造プロセスの設定にあたっては注意深く議論する必要がある。第4 - 14図にここで採用した液晶パネルの製造フローについて説明する。



第4 14図 TFT液晶セルの製造工程

まずTFTが形成されたガラス基板と、対向電極が形成された基板を用意し、両者の表面を洗浄する。次に両基板にポリイミドを薄く塗布し、その表面を布で擦る。(ラビングと称する)こうするとネマティック液晶は容易にその擦られた方向に揃うようになる。配向処理をしてからTFT基板側に、両基板を接着しセ

ルを形成するためのシール材と上部共通電極と接触を取る銀ペーストを周辺に印刷する。一方、対向電極基板にはスペースを均一にするためにスペーサを散布する。そして両基板を加熱接着する。その後シール材の開口部から液晶を注入し、開口部を塞いだ後アニールすると先ほどラビングした方向に液晶分子は並ぶ。この時ラビングの方向が両基板間で90°交差していると、液晶分子も同様に捻れてTNセルを実現する。そして最後にガラス基板の不要部分を切り落として、上下に偏光板を液晶分子の配向方向に合わせて貼付けてTN液晶セルを完成させる。次にドライバLSIをTF-T液晶セルに接続する。こうしてTF-T液晶パネルが完成する。

5.2 液晶材料の選択とセル厚の設定

表示効果を最大限にするためには、液晶材料の選択が重要である。TNセルでは偏光板をクロスに用いるノーマリー白とノーマリー黒がある。ノーマリー黒は視野角の最適値が中央付近に分布し比較的広いが、波長依存性が高いことと、液晶の厚み制御にかなりの精度を必要とする。セル厚が少しでもずれると表示の品位を落とす、いわゆる色付きが現われる。これらを考えるとノーマリー白モードの方が本研究の目的である高画質が実現できると考えられる。従って、ノーマリー白をベースに以下の評価基準を考慮して、材料選択を行う必要がある。

- 抵抗値が高いこと (10¹³ - cm以上)
- しきい値が低いこと (2V以下)
- コントラストが高いこと (100 : 1以上)
- 視野角が広いこと (60°以上)
- 応答スピードが速いこと (30 msec以下)
- 使用温度範囲が広いこと (0° - 50°)

これらを基準に材料の基本特性を考察してみる。液晶材料の比抵抗値は材料の生成時の純度で決まるため、合成の工程をよく管理することが必要である。加えて材料自身が不純物を取り込みやすく、もともと比抵抗の高い材料が望ましい。その意味で弗素系材料がこれに該当する⁴⁾。次に、誘電異方性 n_{22} と短軸 n_{11} の比誘電率の差であって、一般的に大きい方がしきい値は低くなる⁵⁾。ここではよく使われているがほぼ0.15程度の材料でしきい値は十分という見解に達した。

$$= n_{11} / n_{22} \quad (4-4)$$

またコントラストや視野角の電気光学効果に関わるファクタは屈折率の異方性 n と液晶セルの厚み d に依存し、 n に合わせたセル厚 d の最適設計が必要になる。

$$n = n_{11} / n_{33} \quad (4-5)$$

応答スピードは液晶材料の粘度とセル厚 d により定まり、一般傾向として n が大きいほうが応答速度は速くなる。また温度範囲に関しては、異なる温度で動作するいくつかの液晶をブレンドすることで、他のパラメータとは独立した材料設計が可能で、この範囲程度は容易にできる。

これらの要請に合う液晶材料としてメルク社製のフッ素系材料を選択した。次にこの材料に合わせた最適のセル厚設計を行う。90°ねじれのTN液晶表示では波長分散を極小にするセル厚は first minimum と呼

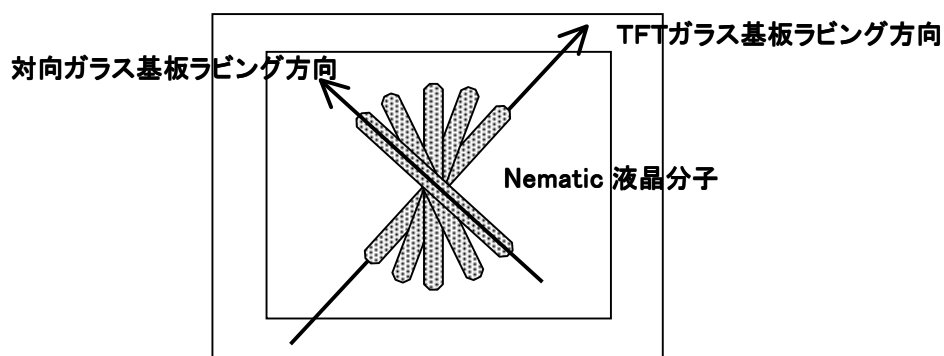
ばれ、 n とセル厚 d によって次のように定まる⁶⁾。

$$n \cdot d / \lambda = \sqrt{3} / 2 \quad (4 - 6)$$

ここで λ は使用する波長であり、経験的にはグリーン 550 nm を使うと実態とよく合う。この材料は n が 0.07 であるから、最適なセル厚は $6.7\text{ }\mu\text{m}$ である。表示の均一性を保つためには、コントラストのばらつきを面内で 10% 以内に収めるとすれば、セル厚のばらつきはおよそ $\pm 0.3\text{ }\mu\text{m}$ 以内に制御することが求められる。

5.3 液晶分子の配向処理方法

液晶分子を決まった方向に配列させる「配向」にはいくつかの工夫が必要である。Nematic液晶の配向には、斜め蒸着法が知られているが、真空蒸着技術を必要とするために生産性がよくない。ここでは生産性の高いラビング法を検討した。



第4-15図 ラビング配向法

ラビング法はポリイミドなどの薄い配向膜の表面を一定方向に軽くこするとそのラビング方向に液晶分子もそろって配列するという現象を利用した配向方法である⁷⁾。第4-15図に示すように、下のTFT基板側を上右 45° 方向に、上の対向基板は上左 45° 方向にラビングを施しておく。この状態で液晶を注入するとこのラビング方向に液晶分子が揃うために、TFT基板から対向基板に向かって液晶分子は 90° 捻れて配列することになる。

ここでは配向材としてポリイミドを選定した。配向材となるポリイミドはいくつかの種類が知られているが、どれでも配向はできることは経験的にわかっている。ここでは材料の選択は純度と焼成温度を基準とした。前者は液晶を汚染すると液晶の抵抗が劣化し本来の目的を達成できなくなるからである。後者はTFTの工程からみて、せいぜい上げても 250°C にししないとTFT特性が劣化する恐れがあるからである。

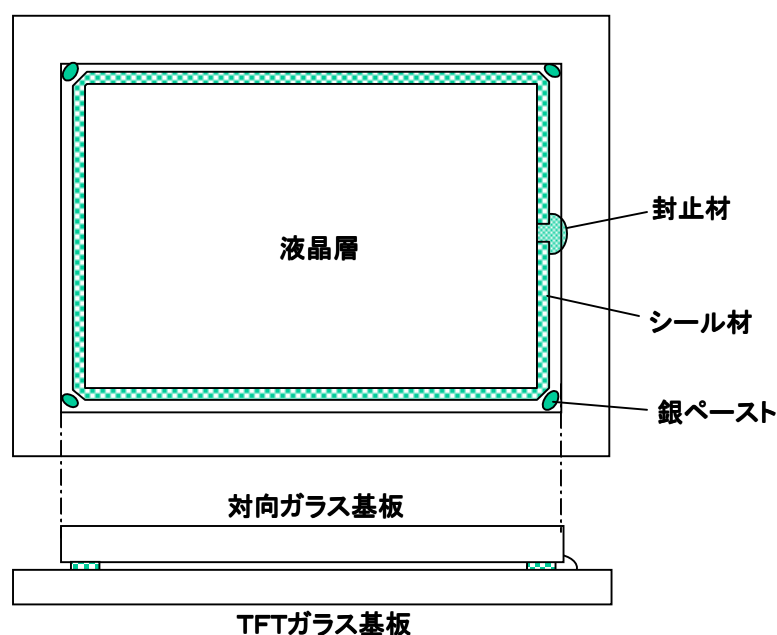
ポリイミドの膜厚や、ラビング圧力を検討して、配向条件を決定した。まずポリイミドの塗布にはスピナーを用いた。薄い膜でも均一に形成できるからである。そして配向条件をまず 500°C から $2,000^\circ\text{C}$ まで配向材の厚みを変えて調べた。焼成(キュア)は 200°C に 20 分に固定した。その後表面をコットンをロールに巻いてラビングする。圧力は 5 kg/m^2 から 50 kg/m^2 の範囲で変えた。こうしてでき

た液晶セルを偏光板をおいて配向の均一性とラビングの擦れ傷を観察した。ポリイミドの膜厚は配向に大きな変化をもたらさなかった。一方、圧力は大きな変化が生じた。圧力が弱いとTFTの段差で配向できない部分が生じ均一性を落とすことがわかった。また強すぎるとラビングの擦れ傷が筋跡ととなって、表示に現われた。この結果、圧力範囲10 - 20 kg / m²で安定した配向ができることが確認された。

このラビング工程で発見した問題は、ラビングによる発生する静電気の影響でTFTが破壊されてしまうということである。この対策として、環境の湿度をやや高めめの65%に保ち、さらにラビング布の近傍に除電用のイオナイザーを置いて防いだ。

5.4 シール印刷と液晶注入工程

第4 - 16図にシール部とその周辺構造を示す。シール材は二つの基板を一定のギャップを保って貼り合わせ、液晶を外部からシールドする役割を果たす。そのシール材には液晶を注入させるための穴を1箇所設けて、ここから液晶を注入するものとした。この穴は液晶注入後に封止材を用いてしっかりと保護しておく必要がある。またシール材の4隅には銀ペーストを配置して、対向基板上的ITO共通電極をTFT基板に接続することとした。



第4 - 16図 シール部とその周辺構造

シール材の役割は2枚のガラスをしっかりと接着補強すると同時に、外部からの水分やイオン等からの液晶の汚染劣化を防ぐためである。このことから、接着強度が高く、純度が高く、外部との遮蔽力があることを要求される。また、接着に際しては高温にできないから、せいぜい250以下で接着できることが必要である。これらの条件に合致するものとしてエポキシ系の接着剤を選定した。

シール材はスクリーン印刷機を使用して、TFT基板上に印刷した。厚みはセルの最終スペースよりやや

厚い10 μm程度を目安とする。シールパターンはTFT画素エリアから3 mm離し、その幅は2 mmとした。シール幅が大きいと強度は確保できるが、表示エリアと端子の長さが犠牲になるから極力小さくした。2枚の基板の接着温度（キュア温度）と時間を調べた結果、強度は温度依存性が高く、250 で20分あれば十分であることがわかった。また水分の侵入をチェックするために、80 ・湿度90%の条件下にて液晶セルを放置し、表示の変化を確かめた。その結果、接着温度200 以下では100時間未満で劣化が確認されたが、250 では大きな変化は見られなかった。接着温度250 、20分と決定した。

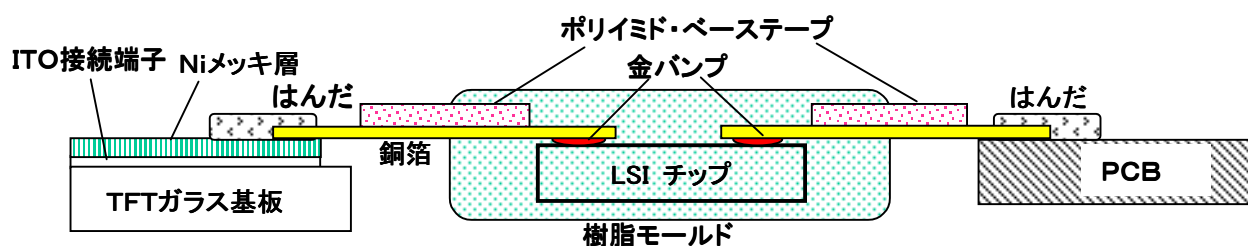
2枚のガラス間のギャップ、すなわち液晶層の厚みはスペーサを用いて維持した。ここで設定したセル厚は6.35 μmであるから、それに合わせて径が6.5 μmのグラスファイバーを利用した。これはグラスファイバを20 - 30 μm程度の長さに切断した物である。このグラスファイバーをアルコールに入れてスプレー法で吹き付け、その後溶媒を飛ばすことで均一に基板全体にスペーサを配置することが出来た。

シール材で2枚のガラス基板を貼り合わせて、空の液晶セルができあがった後、液晶材料を封入する。封入に当たって、一般的方法である真空封入を採用した。まず空セルを真空チャンバに入れ、低真空状態にする。次に液晶の封入孔に液晶を浸し、その後チャンバを大気圧に戻す。こうすると液晶は大気圧によってセル中に侵入する。実際にはこの工程で液晶の汚染が発生し、注入口付近では電荷保持が十分にできず、白いムラを発生させてしまった。これは注入口付近での不純物汚染だけでなく、クロマト現象によって液晶材料の分離が起こったり、あるいは液晶中のわずかな不純物が配向膜表面に吸着するようなことが起こっていると推測した。これを最小限に抑えるために、セルの外部を念入りに洗浄しておくことに加えて、大気圧に戻すスピードをかなり抑えて、注入を2時間ほどかけてゆっくりと行うことで回避した。

封入直後は液晶セルの中央部が膨れてしまったので、上下から間紙を挟んで圧力を印加した。そしてセル厚が一定になるように抑えておいてから、封入孔をシール剤と同じエポキシ樹脂で封じた。そして最後に液晶が均一になるようにクリアリング・ポイントを越え等方性になる80 を加えてもとに戻した。その結果良好なセル均一性が得られた。

5.5 ドライバLSIの実装方法に関する検討

TFT液晶パネルを駆動、表示するためには各ゲート線、データ線に駆動回路を接続しなければならない。この駆動回路としてゲート線、及びデータ線駆動用がそれぞれ120出力のLSIを開発し、それらを上下左右にそれぞれ1チップずつ配列した。120ピンという多くの端子を同時接続できる技術として、TAB（Tape Automated Bonding）を用いた。

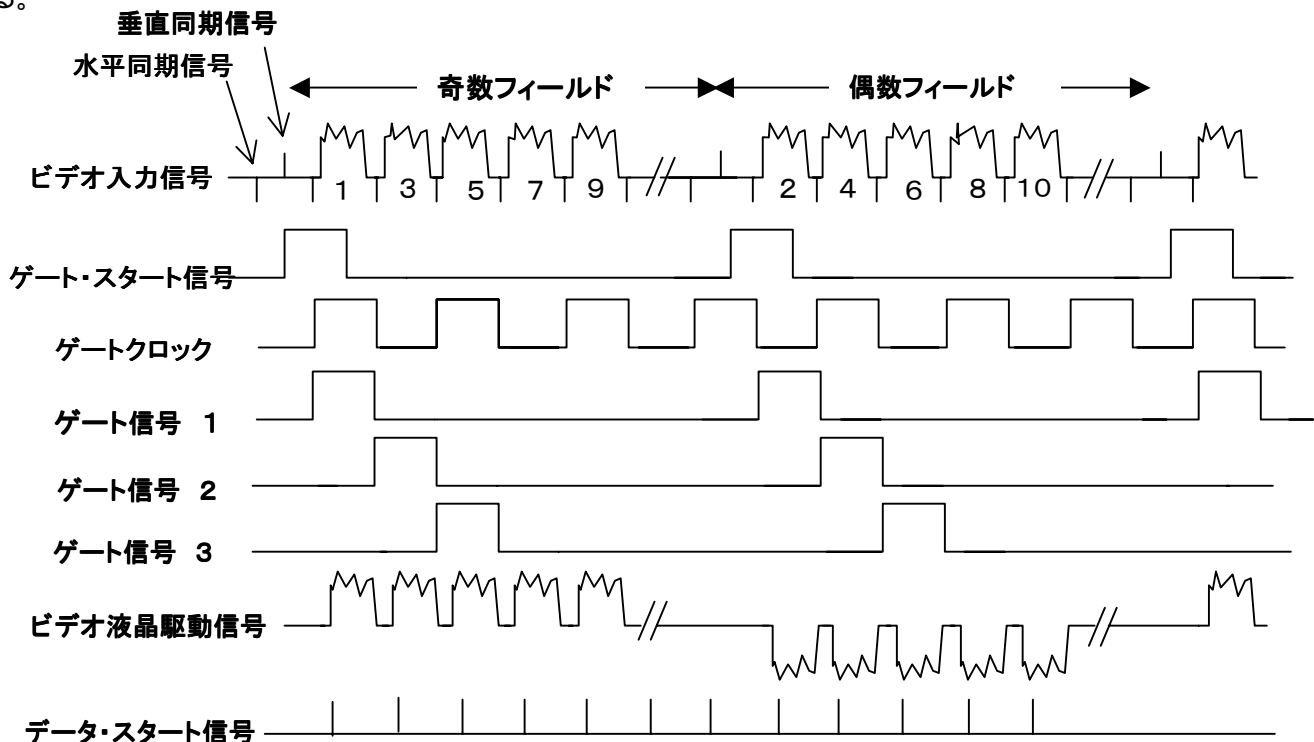


第4 - 17図 TABを用いたドライバLSIの接続構造

第4-17図はここで用いたTAB実装の断面を示している。TABの基本構造として、薄いポリイミドテープ上に配線電極となる銅箔のパターンを形成する。一方、LSIチップの接続パッドには金のバンプが形成されており、テープ上の銅箔とこの金バンプが加熱圧着により接続後、モールドが施される。この手法はワイヤボンディングと違い、パッドの接続ピッチが100μm以下に狭められるため多出力のLSIには最適である。このドライバLSIを搭載したテープを一方は液晶ガラス基板に、もう一方は外部回路につながっている回路基板(PCB)に接続する。PCBへの接続ははんだにより容易にできるが、ガラス基板への接続は簡単でない。そこで、TFTガラス基板上のITO接続パッドにNi無電界メッキを行って、はんだ接続を可能にした。

第6節 TFT液晶パネルの駆動方法の検討

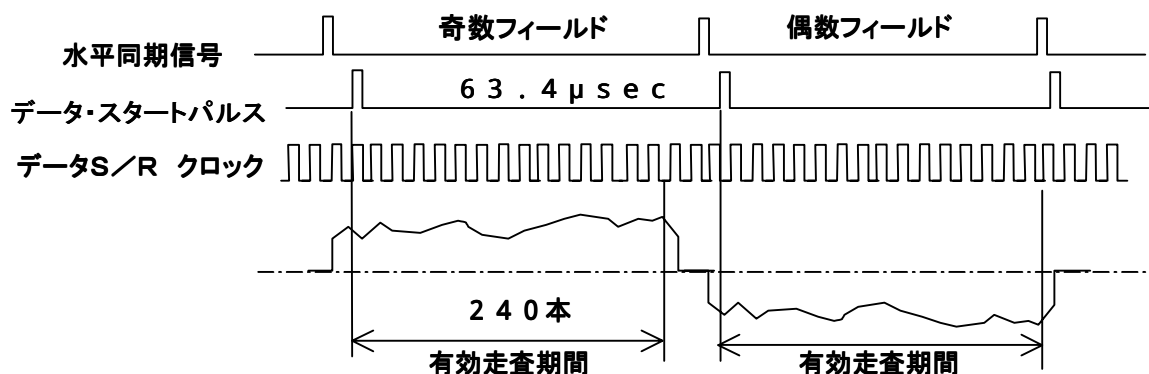
ここではTFTを用いた液晶パネルの駆動方法を検討する。表示するのはテレビ画面であり、この信号をいかにして液晶の駆動信号に変換するかがここでの課題である。第4-18図の一番上に示すビデオ入力信号がNTSCで規定されているビデオ信号の形態である。走査線総数は525本で、これを奇数フィールド(走査線1, 3, 5, ...)と偶数フィールド(走査線2, 4, 6, ...)の二つにわけて画面に書くインターレースと呼ばれる方式である。1フレームはこの2つのフィールドで構成され、一秒間に30フレームで動画が出来上がる。従って1フィールドは1/60秒、一走査線時間は63.4μsecとなる。各フィールドの先頭には垂直同期信号が、各走査線の始めには水平同期信号が加えられ、画面走査の開始時期を教える。



第4-18図 テレビ信号から液晶駆動信号への変換

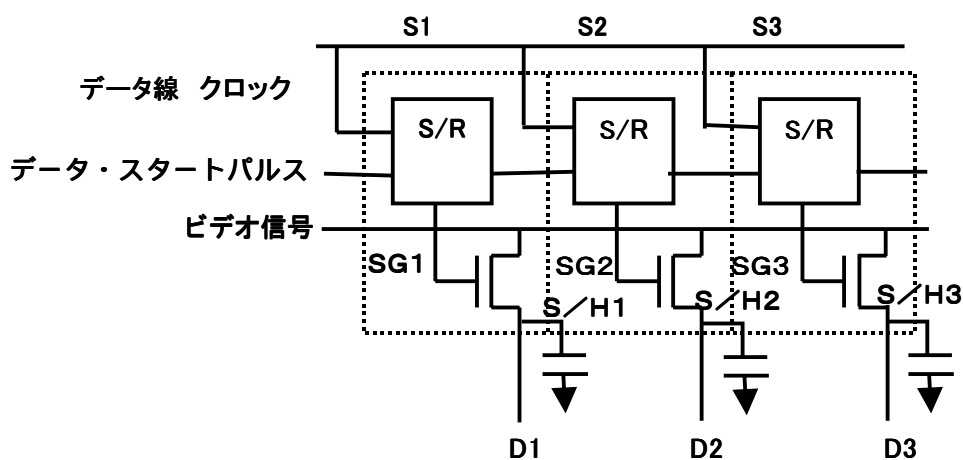
この走査駆動に対応するために、垂直同期信号をゲート線駆動のスタート信号として、順次ゲート信号1から240までを出力するようにゲート線駆動回路を設計した。ゲート線には最大20Vの走査波形を入力する。回路はシフトレジスタとバッファにより構成した。

ビデオ画像表現のために、ここでとったユニークな方法は、第4-19図に示すように奇数フィールドと偶数フィールド液晶駆動のための正フィールドと負フィールドに対応させたことである。前に述べたように液晶は正と負の交流駆動が必要だからである。図のビデオ液晶駆動信号に示したように、実際にはビデオ信号を反転アンプを介して図に示すビデオ液晶駆動信号を作成した。



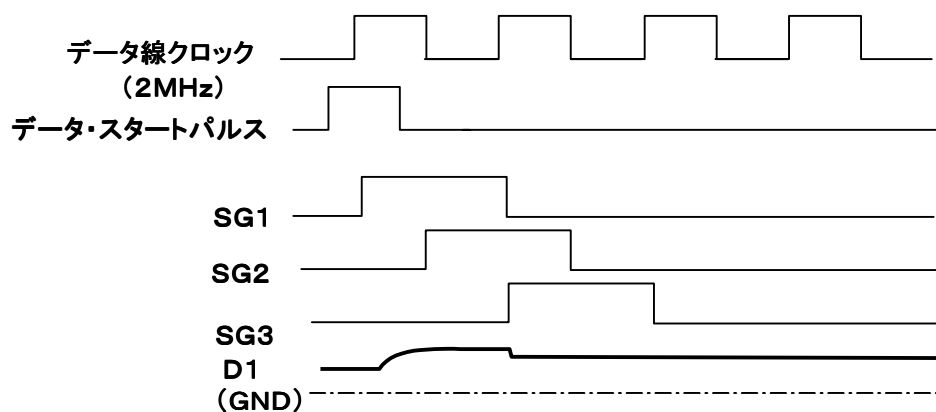
第4-19図 ビデオ信号とデータ線駆動タイミング

次のこの反転ビデオ信号をデータ線を介して画素に書き込む方法について、今回考案した回路と動作について述べる。信号の伝達速度は、第4-19図に示すように、1走査期間63.4 μsec内に240画素に書き込むことから決まる。240本を並列に扱うのは複雑すぎるので、シリアル転送を考えた。すなわち63.4 μsecの間を240に時分割して各画素に表示信号を伝達することとする。換言すれば1本から240本にシリアル/パラレル変換することになる。この時1画素に割り当てられる時間は約0.25 μsecで、それでも比較的高速である。



第4-20図 データ線駆動回路

これをできるだけ簡単に行うために第4-20図に示すシフトレジスタ(S/R)とサンプルホルダ(S/H)の組合せによる回路構成を考えた。その動作波形を第4-21図に示す。シフトレジスタ列は1走査期間の最初にスタートし、1走査期間を240に分割したクロックパルスによりスタート・パルスを順次伝達していく。その結果シフトレジスタは順次サンプルホルダのゲートを制御する信号SG1-240を出力する。サンプルホルダS/H1-240は、MOSトランジスタスイッチと容量により構成され、前記SG出力を受けその選択期間内のビデオ信号を容量に蓄え、SG出力によりMOSゲートがオフになっても容量で信号レベルを維持し、それをデータ線に伝えていく。これを点順次駆動という。



第4-21図 データ線駆動回路の動作波形

この時1ラインの動作時間は0.25μsecの間に各画素に信号がきちんと伝達できるかどうか解析してみる。データ線にはAlを用いているために配線幅10μm、配線長3cmで約1kΩの配線抵抗を有する。一方、配線容量Cdはゲートラインとのクロスポイント(Cgd)と、液晶を介して対向電極との間(Cdc)の二つの成分で構成されている。

$$C_{gd} = \epsilon_0 \epsilon_{SiO_2} (12 \mu m \times 10 \mu m \times 220 / 0.5 \mu m) = 1.75 \text{ pF} \quad (4-7)$$

$$C_{dc} = \epsilon_0 \epsilon_{LC} (30,000 \mu m \times 12 \mu m \times 7 \mu m) = 3.75 \text{ pF} \quad (4-8)$$

$$C_d = 1.75 + 3.75 = 5.50 \text{ pF} \quad (4-9)$$

そしてS/Hに付加させる容量は、液晶パネル内の配線容量Cdを安定化させる意味で1オーダー上の30pFを使った。このときのデータ線時定数τdは、

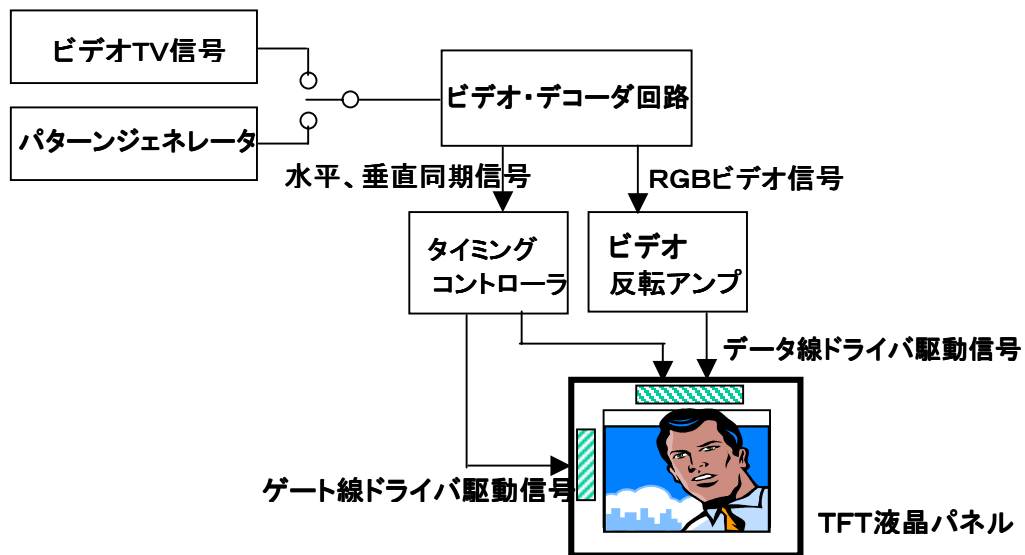
$$\tau_d = (5.5 + 30) \text{ pF} \times 1 \text{ k}\Omega = 0.0358 \mu \text{sec} \quad (4-10)$$

となり、0.25μsecの間に99%の充電ができることになる。この結果、このようなS/H回路を使った線順次書き込み方式がもっとも回路を簡略化でき、高スピードのデータ線駆動回路を提供できることが確かめられた。

第7節 TFT液晶パネルの表示性能評価とその考察

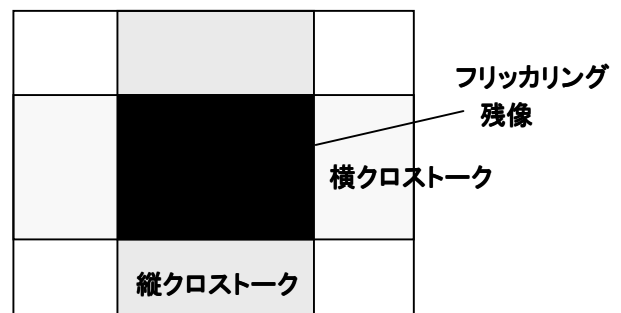
7.1 表示の評価方法と初期課題

このようにして完成した液晶パネルの実動作を確認し、本研究の目的とする表示性能が得られたかどうかを確認する。まず第4-22図に示す駆動回路と計測器を配置した。信号源として、パターン・ジェネレータとビデオ信号発生器を用意し、検査パターンとビデオ映像の両方を観測できるようにした。これらの信号はビデオデコーダ回路により、RGBビデオ信号と水平/垂直同期信号に分離され、同期信号はタイミング・コントローラによりクロックパルス、スタートパルス、などの必要なタイミング信号を作る。一方、RGBビデオ信号は反転アンプを通して液晶用信号に変換されてデータ線駆動回路に入力する。このとき、ビデオ信号の振幅を可変にして、入力電圧とコントラストの関係を測定できるようにした。光学的測定のために、液晶パネルを蛍光灯を用いたライトボックス上に設置し透過型にして表面輝度を測定した。この輝度計によりコントラストと視野角を測定する。



第4-22図 TFT液晶パネルの駆動評価システム

この評価駆動システムを使って、第4-23図に示す黒のウィンドウ・パターンで基礎的な調整と表示確認を行った。まず共通電極電位 V_{COM} をフレーム周波数である 30Hz のフリッカが最小になるように調整する。また黒のウィンドウのシャドウが横、縦に見えるが、これはゲート駆動信号のオフ電圧とオン電圧の調整で最小にできる。オフ電圧が高いとTFTのリーク電流が増えて、縦クロストークを発生させる。



第4-23図 評価に用いた基本表示パターン

またオン電圧が十分に高くないと、画素への書き込みが十分でなく横クロストークを発生させることになる。この調整の結果、ゲートのオフ電圧は - 8 V , オン電圧は 1 8 V、振幅が 2 6 V が最適であった。

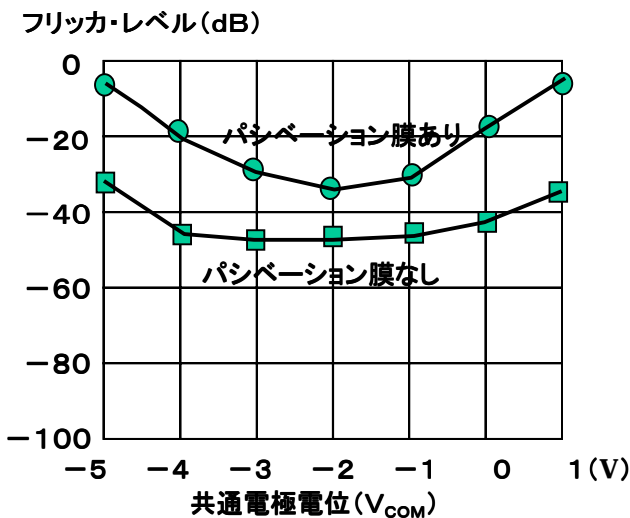
しかし、実際にこのような調整後でも初期段階で下記にあげるような二つの重大な問題を発見し、光学測定が安定してできないことがわかった。

- (1) 同じ表示を長時間続けているとパターンが焼きつき、フリッカも増大する
- (2) 表示コントラストが十分に出ない。特に黒が十分に黒くならない

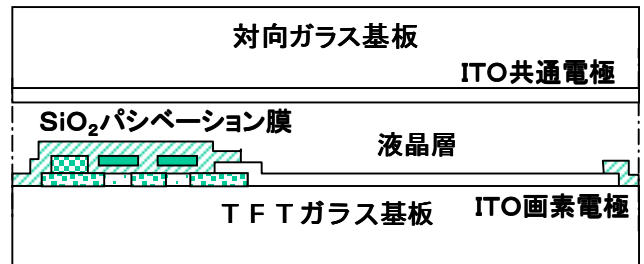
そこで、まずこれら問題の原因を解明し、対策を施した。

7 . 2 焼きつきの原因と対策

表示動作時間が長くなると、焼きつきの発生とともに、残像やフリッカが増大して測定に支障が出るようになった。このために、これらの特性に大きく影響する共通電極電位 V_{COM} の最適値を実験により求めた。ITO画素電極上には 2 , 0 0 0 の SiO_2 膜がついている。この膜が完全に働いて直流成分をカットすれば V_{COM} 電圧の最適範囲は広いはずである。もし、膜がなければプラスフィールドとマイナスフィールドで液晶に対する印可電圧がずれて来るから、フリッカが大幅に目立つようになり V_{COM} に非常に敏感になる。



第4 24図 共通電極電位とフリッカ強度



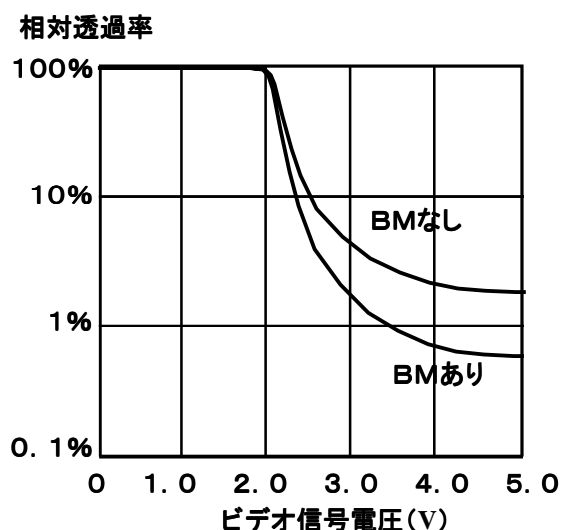
第4 - 25図 画素電極上のパシベーション膜を除去した構造

そこで、データ線には ± 5 V の交流信号を印可し、 V_{COM} を変えながら 3 0 H z のフリッカ成分を光センサにより測定した。なおここでは G N D 電位をデータ線駆動信号の中央に設定している。この結果、第4 - 24 図のように最適値は - 2 V を中心にその前後 1 V 程度までが最適値で、これを外れるとフリッカが増大する。これはパシベーション SiO_2 が D C をカットする役割を果たしていないことを意味する。この SiO_2 膜は低温成長のため多くのトラップを含み、このトラップに電荷が蓄積されることが焼きつき、残像、フリッカの原因ではないかと推定し、第4 25 図に示すように画素電極上のパシベーション膜を除去したサンプルを作成し、同一の観測を行った。その結果、フリッカは第4 - 24 図のように 1 0 d B 近く改善し、同時に共通電極電位 V_{COM} の変化に対するフリッカレベルもずっと落ち着いた。また残像や焼きつきは解消す

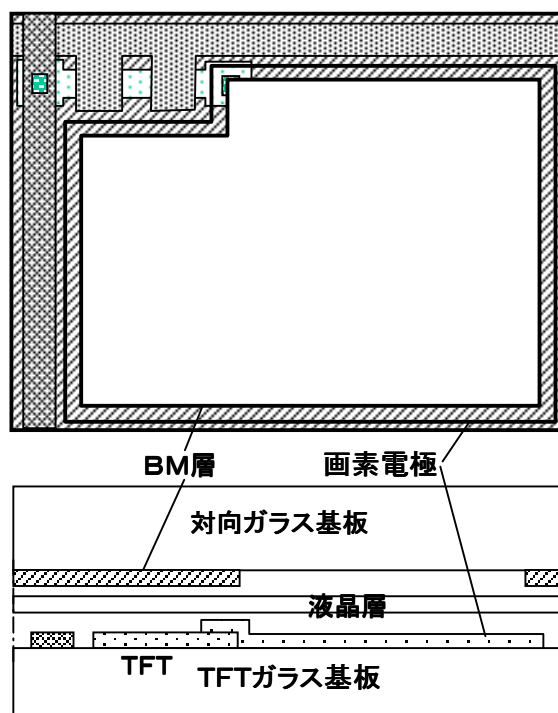
ることが出来た。このことから、 SiO_2 に電荷が蓄積することにより焼きつき、残像、フリッカという表示劣化が発生することが確かめられた。代わって配向膜のポリイミドが十分にDC成分をカットしているように見える。因みに、 V_{COM} の中心値が -2V となっていることは、第2章で議論したフィードスルーの効果で、TFTのゲート・ドレインの重なり容量によって画素電位がマイナス側へ 2V シフトしていることを裏付けている。

7.3 黒レベルの改善

表示効果を確認する上での基本となるビデオ入力信号のレベルと輝度（相対透過率）の対応を測定した。この結果を第4-26図に示す。このときに黒レベルは透過率 1.8% で、コントラスト比は $55:1$ であった。通常、TNモードの黒の飽和レベルは偏光板の偏光度で定まり、 $200:1$ 程度は十分に達成できる。従って、この液晶パネルの黒のレベルは単純なTNセル本来の性能が出ていないと言える。そこでこの黒レベルを低下させる要因は、画素電極と配線の隙間、即ち液晶をコントロールできない無効な部分での光の漏れが効いていると推定した。TFTや配線部の不透明を除いた隙間の面積を第4-6図に示すレイアウトから計算すると、有効電極面積の約 10% を占めていることがわかる。これは隙間部分もかなり表示に寄与しており、隙間には画素電極や配線エッジからの電界がかかり、灰色に近い状態になるものと推定される。この隙間を完全に黒にするために、第4-27図に示すように対向電極にブラック・マトリクス(BM)と名付けた金属膜を隙間上に置くこととした。この結果、黒レベルは第4-26図に示すように、 0.6% 台まで落とすことができ、コントラスト比は $150:1$ を超えることが確認できた。



第4-26図 ビデオ信号入力に対する相対透過率変化



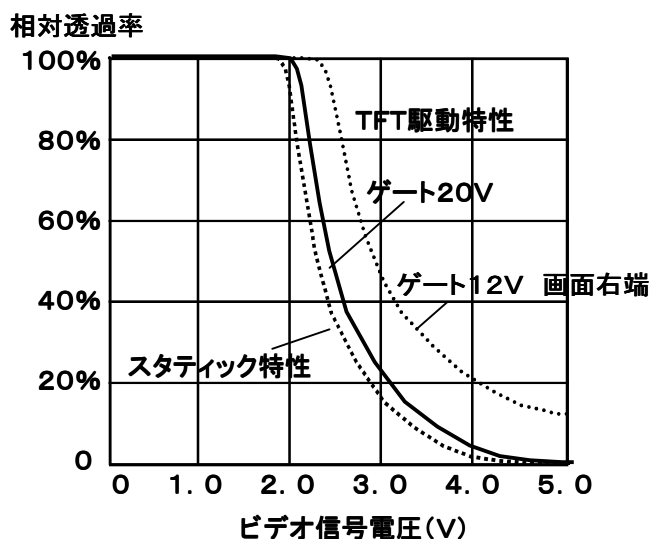
第4-27図 BM層を用いた画素断面構造

7.4 完成した表示特性の評価

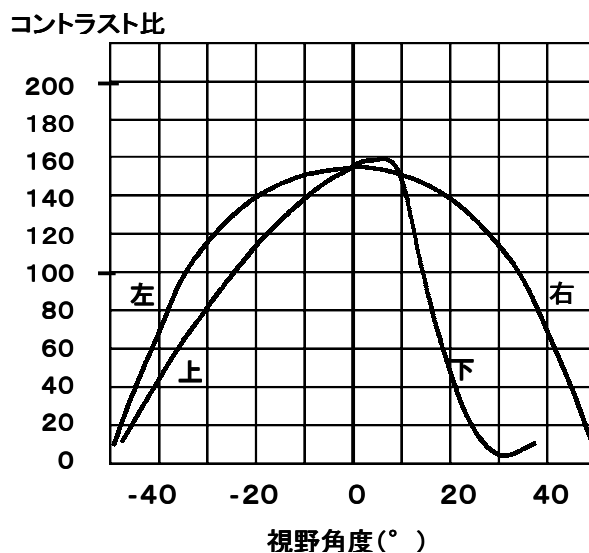
以上に述べたように、画素ITO電極上のSiO₂の除去と、隙間からの遮光を施したBM膜の採用により、表示特性は著しく安定化、高コントラスト化した。第4-28図はこのようにして完成したTFT液晶パネルの入力電圧に対する透過率を示している。測定には黒のウィンドー・パターンを使用した。観察方向は法線方向を選び、印可電圧0V時の透過率を100とした相対値を示している。

ゲート電圧が12Vでは、特に右端が書き込み不十分になり、黒が十分に沈まないことがわかる。その一方、ゲートを20Vまで印可すると、スタティックなTN液晶セルの電気光学効果の曲線ときわめて近い遷移を示すことがわかる。両者はかなり良く一致していることから、画素の電荷保持が設計通り動作し、目的としたTFTアクティブ・マトリクスが期待通り動作していることを示している。この滑らかな白から黒への遷移を使って、画像表示に必要な諧調表現が可能になる。

次にこの液晶パネルの視角特性をコントラスト比で評価した。視角特性は液晶独特の性質で、見る方向によって表示効果が変化するものである。これは液晶分子が電界で立ち上がる時(ガラス基板に対してティルトした状態)に、分子の長軸を観察する方向によって光学効果が異なることがこの性質を生む。第4-29図にこの測定結果を示す。左右は比較的広く対称である。これに対し、上下は狭い。特に下側は5°にてコントラストの最大値160:1を示し、それより大きな角度ではコントラストが急激に低下する。コントラスト比10:1以上のエリアを視野角範囲と定義すると、上45°、下25°、左右は各々50°と、TN液晶の本来の特性が再現されている。また下側30°では白と黒がひっくり返る反転現象が見られた。これもTN液晶独特の問題である。

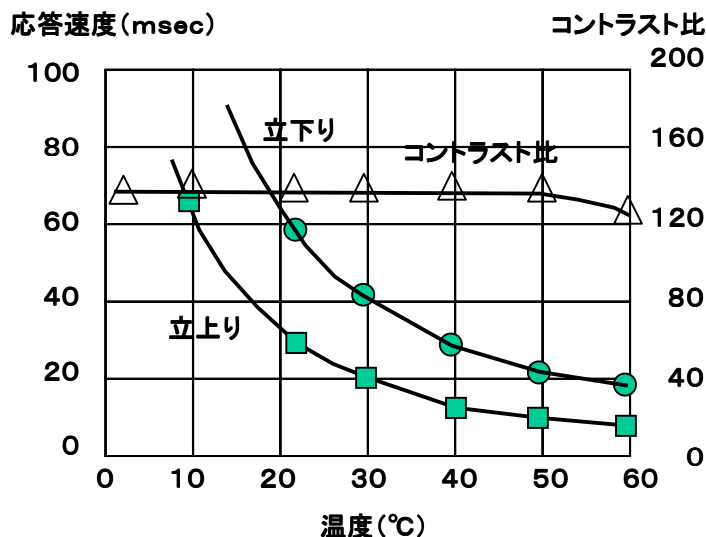


第4-28図 ビデオ信号入力に対する透過率変化



第4-29図 視野角特性

最後にこのTFT液晶パネルの温度特性を観察した。恒温層中に液晶パネルを入れて、温度変化に対する表示コントラストと応答速度の変化を法線方向から測定した。応答速度は矩形入力に対する表示応答を光センサを用いて計測した。その結果を第4 - 30図に示す。



第4 30図 TFT液晶パネル表示性能の温度特性

コントラスト比は、50 を過ぎてからやや低下し、液晶が等方的になる80 ではコントラストが消滅した。60 付近からはTFTのリーク電流が増えるため、この温度付近からコントラストが低下するものと推定される。一方、応答速度は常温では立ち上がり28msec、立ち下がり58msecと通常のTN液晶の値を示した。温度が上がると応答速度は速いほうにシフトし、50 での立ち上がりは10msecまで下がった。一方、低温では粘度が増加し10 では100msecを越えてしまう。これについては液晶材料固有の性質として、材料の改良を今後の課題とする。

さらに、この液晶パネルに100,000lxのタングステン・ランプの光を照射したが、50 でもその表示は確認できたものの、ややコントラストが低下しフリッカが認められた。これはTFTのリーク電流が増大したこと、液晶材料の抵抗値が下がったこと、などいくつかの要因が考えられ今後の解析と改善を必要とする。

第8節 結言

第3章で得られた知見に従って、多結晶SiTFTのパターン設計を行い、実際のTFTを石英基板上に形成した。さらにこのTFT基板を用いてモノクロの液晶パネルを完成させ表示特性を調べた。

表示エリアとして、240画素×220画素、総計52,800画素のアレイを対角2インチのサイズを設定した。ここに用いたTFTではチャンネル長は15μm+15μm、チャンネル幅は10μmのデュアルゲ

ート構造を採用した。チャネル部の多結晶Si膜厚は700、ゲート酸化膜は1,500である。ゲート電極と配線にはn型多結晶Si層、データ線配線はAlを用いた。画素にはITO透明電極を採用し、直接にTFTドレインにコンタクトするユニークな構造を考案した。

TFTは半導体プロセスに従ってクリーンルームの中で形成され、その完成には6回のフォトリソグラフィ、3回のCVD、3回のスパッタ成膜工程を用いた。

このTFT基板を用いて、液晶セルを形成した。液晶のセル構造と工程は従来のTN液晶セルをベースに、TFTアクティブ・マトリクス液晶パネルに適合するように設定した。液晶層の厚みは6.35μmに設定した。またここで用いた液晶、シール材、配向材、スペーサ、封止材、などは液晶抵抗の劣化を防ぐために徹底した不純物と汚染の管理を行って用意した。こうして液晶パネルを完成してから、TAB技術を応用して駆動用LSIをTFT基板に接続して表示モジュールを完成させた。

この液晶パネルをテレビ信号で駆動するために、フィールド反転駆動を考案した。またビデオ信号の画素への伝達にはサンプルホールド回路を使った点順次方式を開発して、高速駆動を可能にした。

最後に完成したTFT液晶パネルをビデオ信号系で駆動して、その表示性能からTFTによるTN液晶の電荷保持駆動は十分適切に行なわれていることを確認した。焼きつき、残像、フリッカの対策にはITO画素電極上のパシベーション膜を除去することが有効なことが判明した。

また黒レベルを最大限沈めて、コントラストを向上するためには画素の隙間からの光漏れを防ぐことが効果的であることを示し、このために対向電極上に画素電極の隙間を埋めるブラック・マトリクス層を形成する方法を開発した。この結果、コントラスト比160:1、視野角上下70°、左右100°(コントラスト比10:1以上の範囲)を得ることができた。さらにこの温度特性を調べた結果、目的とする0から50で十分表示特性が確保できることがわかった。



第4-31図 TFT液晶パネルの画像

これらの研究開発から生まれた主な成果を次のように整理しておく。

- (1) I T O画素電極とS i 薄膜のコンタクト構造
- (2) ブラック・マトリクスを液晶セル内部に形成する
- (3) 正負両フィールドの信号を使って液晶反転駆動信号を形成

このT F T液晶パネルの計測結果から、アクティブ・マトリクス動作の基本目的である、高精細画面でもスタティックのT N特性と同等な高い表示品質が実現できることが確認できた。最後に、実際のビデオ信号を入力して表示効果を確認した写真を第4 - 3 1 図に示す。鮮明で、クリアな映像が表示できることがわかる。次にはこの成果を基礎にして本来の目的である高画質カラー表示の実現に迫る。

<参考文献>

- 1) 岡野光治 小林駿介 共編「液晶・応用編」培風館 (昭和60年)
- 2) 太田勲監修「液晶パネル製造プロセス技術」トリケップス社、No.21 (平成3年)
- 3) 日本学術振興会代142委員会編「液晶デバイスハンドブック」1989年、日刊工業新聞社、pp. 232
- 4) “高安定でかつ低粘性のフッ素付加系が将来有望”、「フラットパネル・ディスプレイ」(日経B P社電子グループ編)、pp.176, (1990)
- 5) 日本学術振興会代142委員会編「液晶デバイスハンドブック」1989年、日刊工業新聞社、pp. 107
- 6) C. H. Gooch, et. al., “The optical properties of twisted nematic liquid crystal structures with twisted angles $<90^\circ$ ”, pp. 1575, J. Phys. D: Appl. Phys, vol. 8 (1975)
- 7) “液晶配向技術の最新動向”、「'94最新LCDテクノロジー」(プレスジャーナル社), pp.152、(1994)

第5章 多結晶S i T F Tを用いた液晶カラー表示デバイスの開発

第1節 緒言

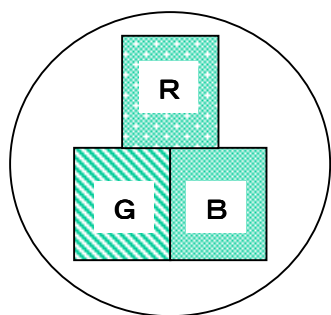
第4章で多結晶S i T F Tを用いたアクティブ・マトリクス方式液晶表示の基本動作と表示を調べ、その結果高い性能を実現できることを確認した。本章ではそこで得られた知見をベースに、最終目的であるテレビ画像のカラー表示の実現について研究した成果をまとめ、その結果を考察する。

C R Tやプラズマ・ディスプレイ、など発光型デバイスではカラー表示が実現されており、これらはすべて赤（R）、緑（G）、青（B）の光の3原色に基づいた加法混色により自在の色を得ることを行なっている。液晶についても、発光型に倣って液晶そのものに色をつけることが過去には検討されてきたが、どの方式でも問題が多すぎて実用には至らなかった。例えば、液晶の複屈折効果（E C B : Electrically Controlled Birefringence）を利用して電界による色変化によりカラー表示を提案されたこともあった¹⁾。しかし色変化の領域が狭いこと、R G Bの色を出すことが難しいこと、白と黒が再現できないことなどからアイデアのみにとどまっていた。また色素を液晶に混ぜたゲストホスト方式も試みられたが^{2),3)}、色画素が発色状態と白の間の遷移であるために2色程度のマルチカラーはできてもフルカラーは実現できなかった。

液晶を用いてC R Tなどの発光型にも勝るような鮮やかなフルカラー表示を実現するためには、従前の方式を踏襲していても解はないと判断した。そこで、ここでは多結晶S i T F Tを用いたアクティブ・マトリクス方式液晶表示の性能を活かして、R G Bの加法混色法に従った実用性の高い高画質のフルカラー表示技術の原理を考案した。

第2節 液晶を用いたフルカラー表示の原理の考案

カラー表示は空間分割や時分割などいくつかの方式があるが、多くのディスプレイ・デバイスで採用している方式は平面分割による加色混合方式である。これは第5 - 1図に示すように、1画素をR G Bの3原色ドットに分割し各ドットの輝度を変調すれば自在に色が再現できるというものである。

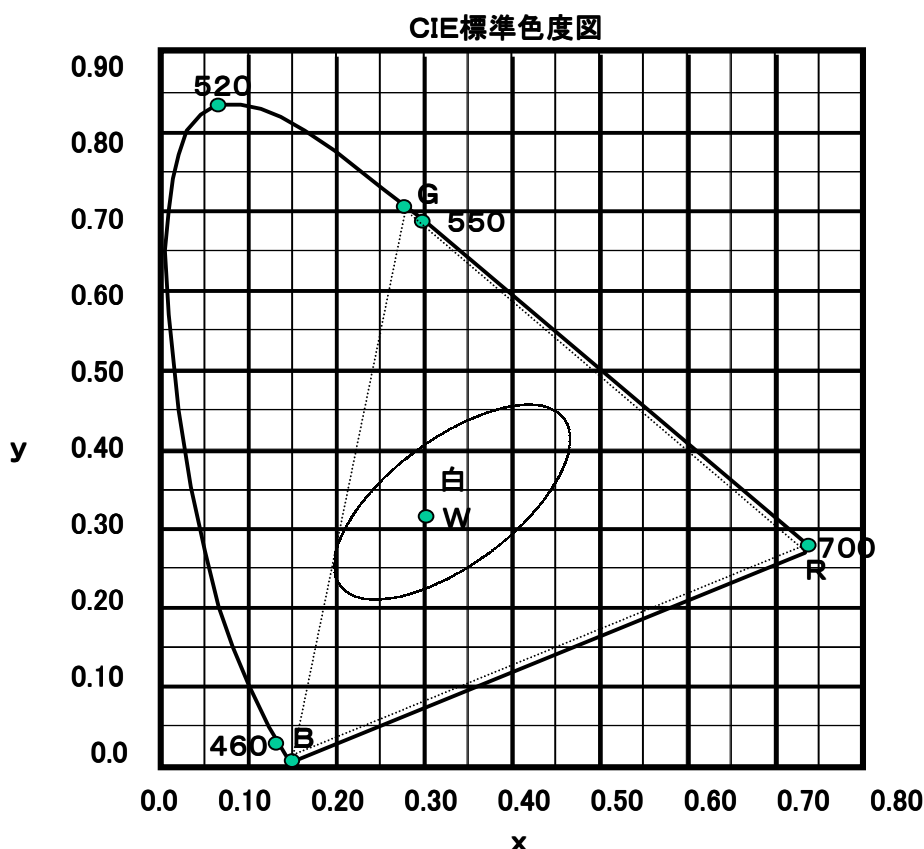


第5-1図 加色混合によるカラー表示

C R Tでも同原理に従い、シャドーマスクと3本の電子ビームによりこの色画素を構成している。液晶ディスプレイにおいても、R G Bの3原色が揃って、かつ各色が独立して諧調表現ができることが、フルカラー表示の出発点となる。このR G Bの1ユニットのサイズが人間の目の分解能以下であれば、人間はこれを一つの点とみなして観測する。

視距離が30cmで考えると、目の分解能は通常3本/mm程度であるから、このユニットのサイズがおおよそ0.3mm以下であれば、人間の目にはあたかもこのRGBの集合体が加法混色の原理で自然なカラー画像になると推測できる。ちなみに印刷画像はCYMをベースとした減色系である。

次にこの加法混合の原理を定量的に考えてみる。第5-2図は色表現でしばしば利用されるCIE推奨に基づく色の表現方法で、標準色度図と呼ばれるものである⁴⁾。外周の線は100%純粋な色、すなわち単一波長とそれぞれの位置を示す。純粋なRGBはおおのこの示す位置にあり、この3点で作る3角形を色3角形という。またこの3角形の中心は白を表し、色温度により白の位置が決まる。この色度図を使えば、色再現を定量的に評価できる。



第5-2図 CIE標準色度図表

ここでRGB各画素の人間の眼に対する刺激量を、それぞれ I_r, I_g, I_b とすると、刺激量の合計 I_t は、

$$I_t = I_r + I_g + I_b \quad (5-1)$$

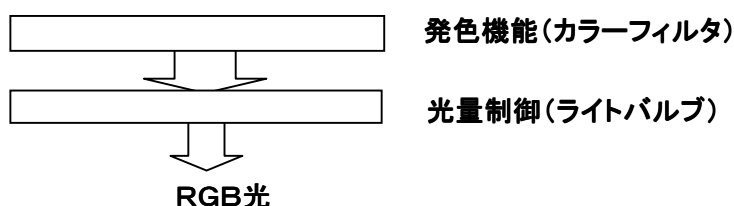
で表される。この I_r, I_g, I_b がいずれも0のときは I_t も0で黒となる。またこの3値がほぼ同じでバランスがとれた状態は白となる。従って、 I_t は上記色度図上においてその刺激量の最大値 $I_{rmax}, I_{gmax}, I_{bmax}$ の作る三角形内のどこかにその各色の強度により応じて位置する。従ってこの3つの刺激値を独立して変えれば、三角形の中で自在な色表現ができる。表示上での白は各色の強度が最大の時に与えられるが、純粋な白が表現できるように各色の割合が適度のバランスを保つ必要がある。これがホワイトバランスであり、黒体輻射を基準に色度図上に色温度が定義される。3,500°Kではやや黄色みを帯び、9,500°

Kでは青っぽくなる。

以上のような振る舞いから考えて、テレビの表示に使える高品位なカラー表示のためには、各色画素の特性に次のようなことが求められる。

- (1) 各色の色度 (色の純度) の高いこと。換言すると、色度図上での三角形の面積が大きいことで、各色の波長特性において鋭いスペクトル特性を示すことを意味する
- (2) 各色の変化幅は高い色度を保ったまま輝度の変化幅 (ダイナミックレンジ) が大きいこと
- (3) 各色の輝度間のバランス (ホワイトバランス) がとれていること

この3つの要素を念頭において、液晶を使ってフルカラー表示を実現する具体的手段を考える。過去には色が限定された2色表示やマルチカラーは実現されたこともあったが、3原色を実現すること、さらにはこれを独立して輝度変調を行うことができなかつた。従来の液晶ディスプレイでうまくいかなかった理由は、液晶では色と輝度とを同時には制御できなかつたことである。CRTでも発色は蛍光材料、輝度はビーム電流というように機能分離されている。従って液晶でも色度と輝度とをこの機能分離させることを考えた。すなわち色を実現する手段と、輝度を変調する手段とを、第5 - 3図に示すように分離するという考え方から出発した。



第5 - 3図 考案した液晶フルカラー表示の原理

発色機能は色度を制御する手段である。輝度を変調する手段が、第4章で実証した多結晶Si TFTを用いたモノクロ液晶パネルである。この液晶パネルを光の透過量を制御するライトバルブとして用いる。これは前述したように100 : 1以上のコントラスト比を示し、高性能のライトバルブとして使えることを示唆している。

次に、発色機能についてはカラーフィルタ層を挿入することを考えた。カラーフィルタ層はRGBの3色からできている。赤の層が割り当てられた画素はR、緑はG、青はB画素となる。各々の画素を透過する光はカラーフィルタによりRGBに着色する。一方、この画素を透過する光量は液晶により制御される。この結果、輝度と色度とは基本的に機能分離されフルカラー表示が実現できるはずである。

$$I_t = I_{r \max} \cdot f(V_r) + I_{g \max} \cdot f(V_g) + I_{b \max} \cdot f(V_b) \quad (5 - 2)$$

ここで、 $f(V)$ は液晶ライトバルブで決まる輝度変調成分を表し、全刺激量が輝度と色度とを独立して制御する関係を示している。TFTアクティブ・マトリクス液晶による輝度変調レンジは既に確認済みであるから、カラーフィルタにより発色機能を使って $I_{r \max}$ 、 $I_{g \max}$ 、 $I_{b \max}$ を最大にすることがポイントとなる。従って高画質達成のための具体的手法は次のよう整理できる。

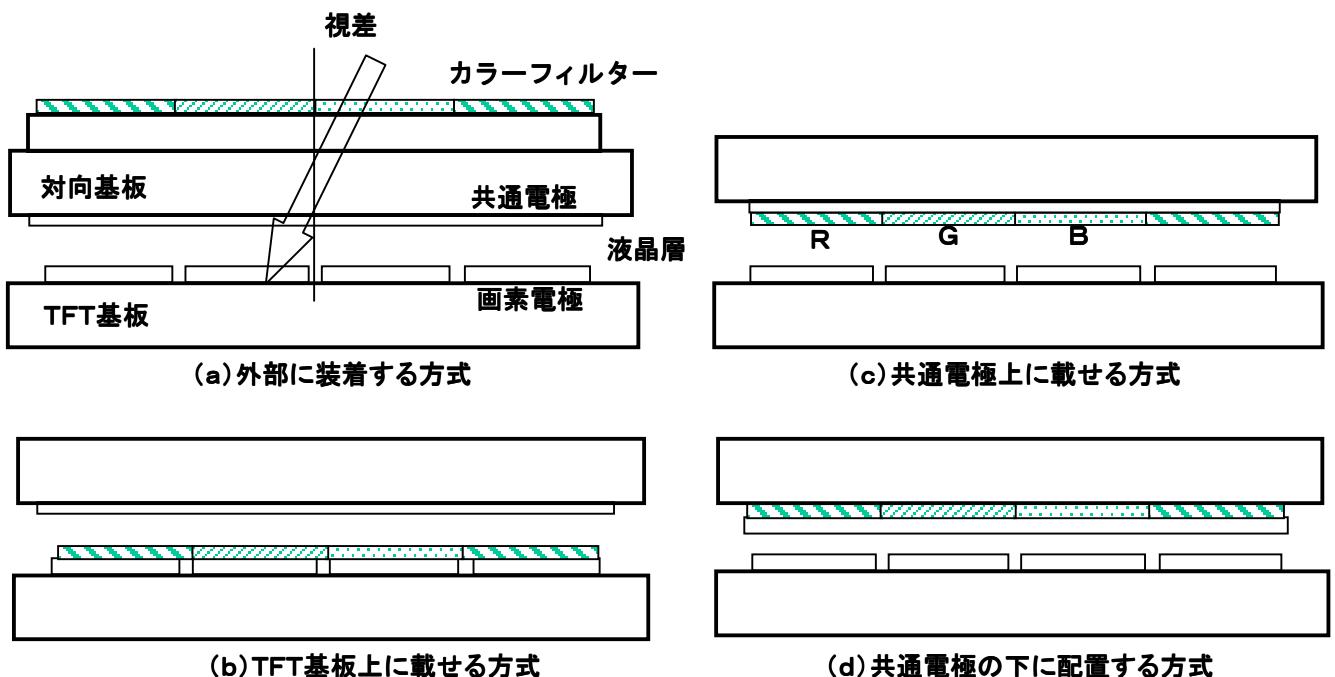
- (1) 色度をあげるためにはカラーフィルタの色純度が高いこと

- (2) 液晶の光制御のダイナミックレンジが大きいこと。すなわち、コントラストが高いこと
 - (3) カラーフィルタのホワイトバランスがとれていること。加えて、液晶の色は如何なる電界条件でも中性を保つこと
 - (4) 輝度を高めるために、液晶層とカラーフィルタ層の透過率が高いこと
- この指針に従って、高画質のフルカラー表示を実現する具体的な構造について検討を加える。

第3節 カラーフィルタを用いたフルカラー表示の具体的な構造の検討

カラーフィルタとTFTアクティブ・マトリクスを組み合わせるフルカラー表示を実現する基本的な構造を検討する。既に第4章に示されたモノクローム表示の構造を基本に、カラーフィルタ層をどこに入れるか、それを具体的に実現する形成手段、及び課題について述べる。

考えられる配置は第5-4図に示すように、4通りの方式が考えられる。まず一番楽な(a)外部に装着する方法については、図に示すように視差(パララックス)の問題から難しいと判断した。対象にしている画素のサイズは150 μ m程度である。通常のガラスの厚みが1mm程度あることを考えると、図からわかるように容易に視差による色ずれを引き起こす。これは実験でも確認し、カラーフィルタ層は液晶層に密着させる必要があるという結論にまず至った。この場合、カラーフィルタ層を(b)のようにTFT基板に置くか、あるいは(c)、(d)のように対向ガラス基板側に置くかの選択がある。機能上はどちらに置いても同じである。しかしながら(b)方式については、製法が複雑なTFT基板にこの上更にカラーフィルタを形成するのはプロセス上の制限や歩留まりを考えると得策ではないと判断し、カラーフィルタ層は対向ガラス基板側に置くことが最適であると結論付けた。



第5-4図 カラーフィルタ層の配置方法

次に、カラーフィルタ層を(c)共通電極の上に載せる方式と(d)共通電極の下に配置する方式の二つについて実験を含めて確認した。(d)はITOがカラーフィルタ層を保護できる利点があるが、有機物から成る柔らかなカラーフィルタ層上に無機物のITOを成膜すること、そしてその上をラビングすることが懸念材料であった。一方、(c)はプロセス上は(d)の持つ問題がまったく心配ない。そこで実際のセルを作成して予備試験をしたところ、カラーフィルタ層での電圧降下と液晶材料への汚染が発生し、駆動上は難しいことが判明した。その結果、構造(d)のカラーフィルタ層の上にITO共通電極を配置する方式を最終的に選択した。

断面構造が決定したので次に平面構造について考察する。平面的構造を考えるに当たって、解像度と色バランスを重視しなければならない。加法混色が成立するためには、人間の目からみて色画素が分解されずに合成されて見えなければならない。この時、色画素の配列と密度をどうできるかが問題となる。また色バランスを考える上では、RGBの人間の目に対する刺激量が適切に配分されているかが課題で各RGB画素の面積配分が問題となる。

まず解像度と画素配列の関係について考察した。白黒(モノクローム)表示では解像度は平面画素数と信号の帯域により一元的に決定されたが、カラー表示ではこれに加えて画素配列が重要となる。カラー表示では画素配列を問題にしないほど高密度な画素数が確保できにくいからである。従って、できるだけ少ない画素数で高い解像度を実現する効果的な手段を考える。

R	G	B	R	G	B
R	G	B	R	G	B
R	G	B	R	G	B
R	G	B	R	G	B

(a)ストライプ配列

G	B	R	G	B
B	R	G	B	R
R	G	B	R	G
G	B	R	G	B
B	R	G	B	R

(b)モザイク配列

	G	B	R	G	
B	R	G	B	R	
	G	B	R	G	
B	R	G	B	R	
	G	B	R	G	

(c)デルタ配列

G	R	G	B	G
B	G	R	G	B
G	B	G	R	G
R	G	B	G	R
G	R	G	B	G

(d)2Gスクエア配列

第5 - 5図 考案したカラー画素配列

第5 - 5図は最適な画素配列を決定するために、考案したいくつかの配列例を示す。各々の液晶パネルをすべて試作、比較するのは非現実的であるためCRT上で模擬的に表現し比較した。(a)ストライプ配列では色表現の空間周波数が縦方向 N_y 、横方向で $N_x / 3$ と3倍異なる。ここで N_x 、 N_y は画素一単位の空間周波数である。これを見ると両方向での解像度が極端に差があり、違和感がある。 x 、 y 両方向でバランスを取るためには画素が極端に縦長になり、開口率が大幅に落ちることが判った。一方、斜めモザイク配列(b)とデルタ配列(c)では縦方向と横方向の色解像度 R_x 、 R_y はほぼ同じで、次のようになる。

$$R_x = N_x / \sqrt{3} \quad (5 - 3)$$

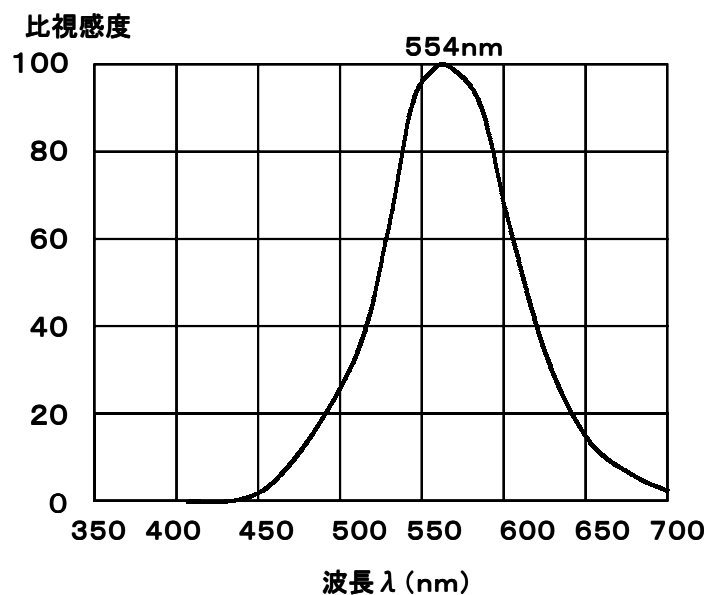
$$R_y = N_y / \sqrt{3} \quad (5 - 4)$$

ところが対角線方向の解像度はデルタ配列では縦、横と同じであるため違和感を感じなかったが、斜めモザイクでは右下がり、左下がり方向では極端に異なり、右下がりの縞模様が目についてしまう。従って、同一画素数で比較すればデルタ配列がモザイク配列よりも優れていると言える。

次に画素密度について検討してみる。人間の目の分解能は、明視の距離30cmにておよそ3本/mmであるから色の空間周波数をこれ以下にしないと混色が起こらないことを意味する。色画素のピッチを150 μm (6.7本/mm)と仮定して、最も近接したRGBの1ユニットの空間単位はモザイクで最大2ピッチ300 μm である。これはRGBが混色して見えるぎりぎりの線ということになる。一方、デルタ配列ではこれが最大 $\sqrt{3}$ ピッチとなり、やや有利であるといえる。

しかしながら、デルタ配列はデータ配線を折り曲げる構造が必要で、開口率を大きく犠牲にしなければならない。これらを総合的に判断した結果、画素数が一定以上ではモザイク配列でも違和感を低減できることがわかり、最終的にはモザイク配列に軍配を上げた。

次に画素面積に比例した色バランスを考察する。人間の眼が光を感知する感度は波長によって異なる。この特性を比視感度曲線と呼び、第5 - 6図に示すように、緑が一番感度が高く、青がもっとも鈍い。これを基準に輝度が定義されている⁵⁾。



第5 - 6図 人間の眼の比視感度曲線

一般的にRGBの人間眼に与える刺激量Iは、次のように表わされ、これが人の眼と対応した輝度として定義されている。

$$I = 3 I_r + 1.5 I_g + I_b \quad (5 - 5)$$

ここからわかる通り、緑は青に対して1.5倍、赤は青に対して3倍の刺激量がある。従って緑の成分を多くすれば、それだけ明るく、また解像度を上げることが可能となる。そこで第5 - 5図(d)のようなGをRBに対して2倍有する2G正方配列を考案し、CRT上でシミュレートした。しかしながらGが強すぎて通常のテレビ信号をそのまま使えないことがわかった。

第4節 カラーフィルタの製造方法と条件

このように平面及び断面構造を決定したので、具体的な製造方法を検討する。ここでは液晶セルに内蔵するカラーフィルタを新たに技術開発することを前提に、構造とその製造方法も含めて検討する

カラーフィルタを形成する上で求められる性能や条件は次のようになる。

- (1) 液晶セル内に形成できるよう十分に薄く、表面は硬いこと
- (2) 表面の平坦度が液晶セルの厚みの均一性にあうこと
- (3) 色度が十分高く、また均一であること
- (4) 液晶材料を汚染しないこと
- (5) 光や、熱に対し褪色しないこと
- (6) 実用性が高く、コストも適当であること
- (7) パターン形成ができること。

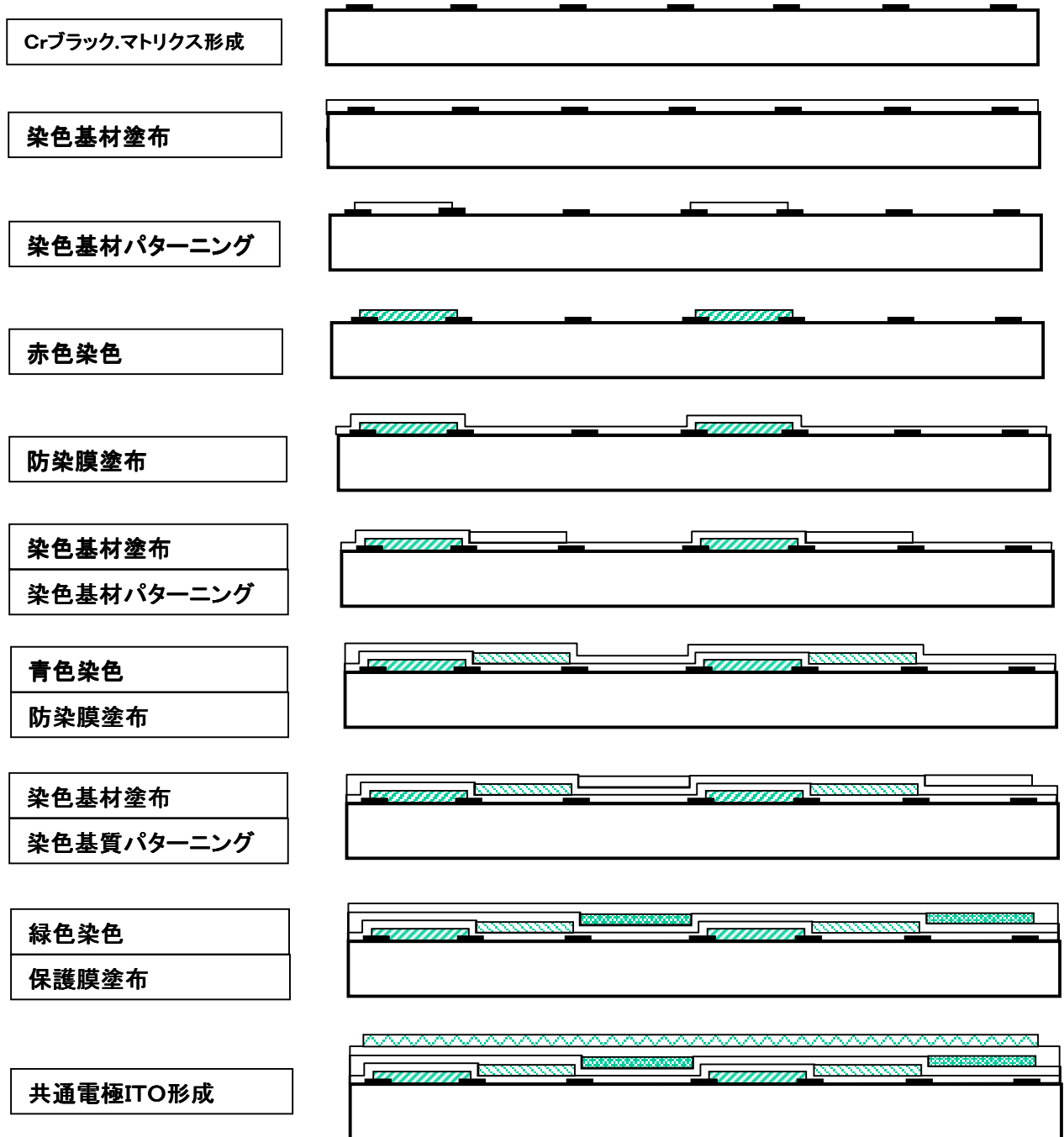
これらの要求を勘案して、色素に染料を用いる染色法⁶⁾を選択した。染色法の特徴は色度が高く、均一性もよいことである。またフォトリソグラフィによるパターン形成が可能である。但し、表面平坦性や液晶材料への汚染が心配であるから表面には何らかのバシベーション膜を必要とすることは想像に難くない。

第5 - 7図はここで用いた染色法カラーフィルタの製造方法である。基本的な製法に2種考えられる。染色基材は1層にしてフォトリソグラフィをマスクに染色する方法と染色基材を3回塗布しフォトリソグラフィは単にパターンを形成する手段に用いる。前者はフォトリソグラフィと染色基材の密着性に問題があるため、ここでは後者の方式を選択した。

まず、光を遮る程度の薄い金属層を成膜して、ブラック・マトリクス層を形成する。材料はCrで、厚みは1,000 Åである。ブラック・マトリクス層のパターンを形成した後に、このガラス基板上に染色基材を塗布する。染色基材はゼラチンのような蛋白系有機物が知られていたが、これは生体から抽出した材料で扱いが難しい。そこで人工有機物であるいくつかの樹脂材料から最終的にはアクリル系樹脂を選択した。この材料はスピコートで容易に塗布でき、厚み2 - 3 μm程度の均一性の高い膜を形成できる。

基質材料をバークして固めた後に、フォトリソグラフィをスピコートしてまず赤色層となるパターンを形成する。これは通常のフォトリソグラフィの手順に従い、最後にフォトリソグラフィを除去する。そして染色基材のパターンが形成されたガラス基板を赤の染料を含有する液に浸して染色基材を赤色に染色し、その後冷水

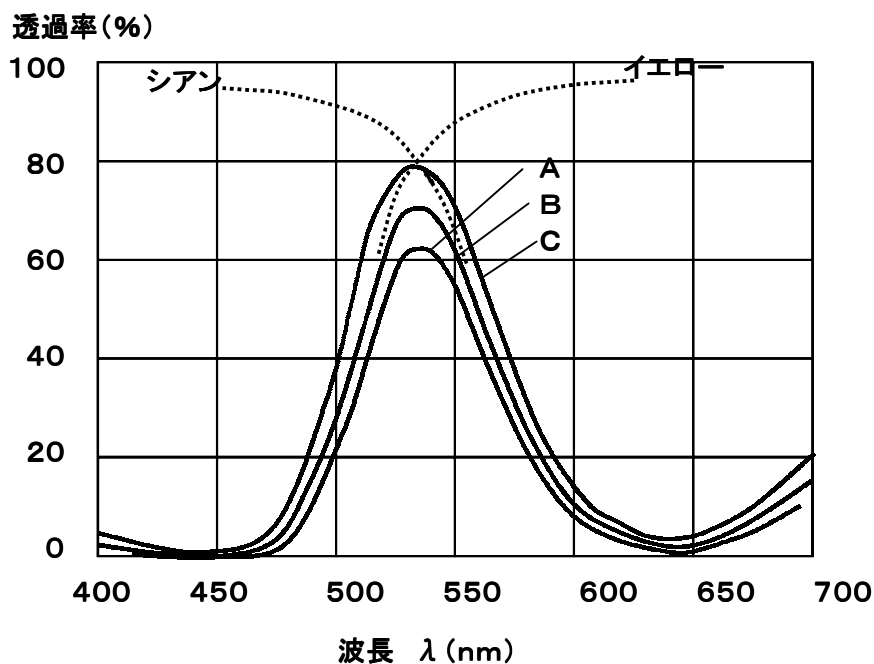
に浸して安定化させる。そして、他の染色層との干渉を避けるためにポリイミドを防染膜として表面に薄く塗りベークする。



第5 - 7 図 新たに開発した染色法によるマイクロ・カラーフィルタの形成方法

次に緑色層のための染色基材形成を行い、赤色層と全く同じプロセスを行なう。最終の青色層も全く同様である。また青色層は染色完了後は防染層は用いずに、染色層と液晶層を分離し、また各色層の表面段差をスムーズにするためのパシベーション膜を形成する。この膜の厚みは染色層の厚みを勘案して約 4 μm程

度である。このパシベーション膜を形成後バーク、キュアして表面を固めた後に共通電極となるITOを形成する。このITO膜の抵抗は100 / 程度でよいから低温で十分形成でき、また膜厚もせいぜい500程度で十分である。このカラーフィルタ製造方式では3回のフォトリソグラフィ工程からできあがる。赤、緑、青、各々の染色順序はあまり重要なファクタでない。むしろ色特性や染色濃度を決定するための染料自身、染色基材の厚み、染色条件が各色層間で大いに異なり、この条件に気をつける必要がある。



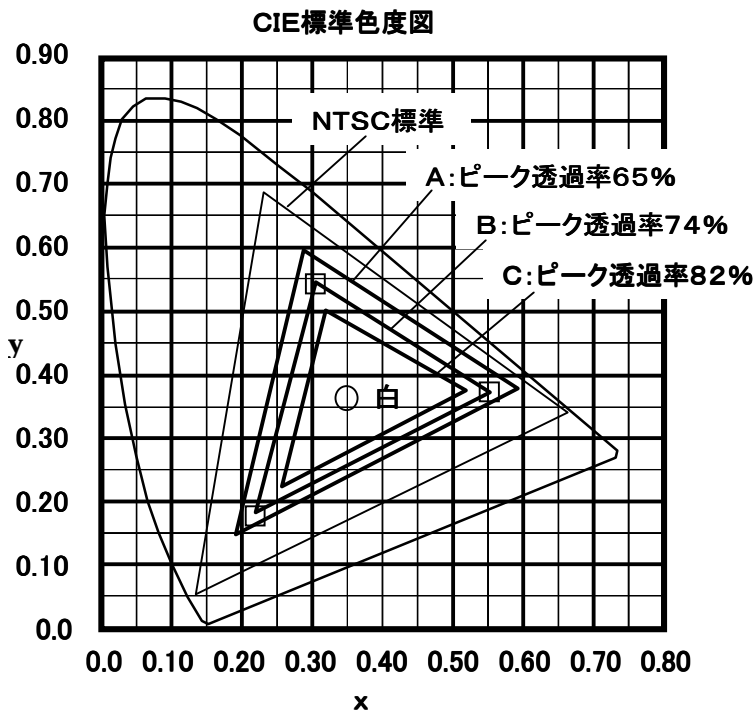
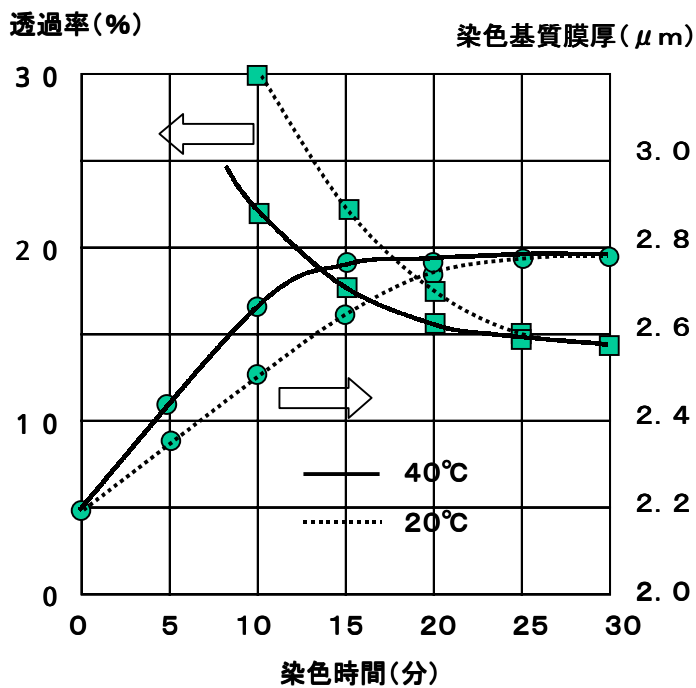
第5 - 8図 緑フィルタの波長 透過率特性

次に染色条件を検討する。染色層の特性としてまず考えなければならないことは光の波長に対する応答、すなわち色特性である。この色特性は波長選択性と濃度（明るさ）により決定され、前者は染料そのものの特性により、後者はその染色濃度により決定される。例えば、第5 - 8図に示す緑色では、CからB、Aと染色濃度を高くするように変化させた結果である。色度はAが高いが、透過率は低い。一方、透過率はCが一番大きい色度は一番低い。中心波長や波長分散特性は染料そのものの性質で決まるが、濃度調整で明るさや色度を最適化できる。染料の選択にあたっての選択基準は、まず波長分散特性、次に染色度合（染め易さ）、及び褪色性である。驚くべきことに染料の種類は世の中で5万以上もあるのにも関わらず、本目的に合うものは数種類しかなかった。赤や青は選択波長が一つに限定されるため比較的純粋な色が得易かった。しかし、緑は最適のものがなく、第5 - 8図のように長波長側を規定するシアンと短波長側を規定するイエローの2種類の染料を混合して用いた。

染料をこのように決定してから、次に染色条件を設定する。パラメータとして考えられるのは染色基材の厚み、染色液中の染料濃度、染色温度、そして染色時間である。まず赤色の染色基質の厚みを2.2 μmと固定して染色度合の様子を見た。第5 - 9図は染色温度を変えながら染色濃度と染色時間の関係を調べたものである。染色濃度は透過率で表わしている。染色基材の膜厚の時間推移を見ると、基質に対して約30%膜

厚が増加した点で飽和している。このことから染色基材と染料は一定の溶解濃度を有することが判明した。従って、溶解の最大値まで染色が進行するとそこで飽和するということになる。従って十分飽和するところまで染色を進めれば、染織濃度は基材の膜厚のみで制御できる。ちなみに40のほうが20よりも3割ほど染色の進行は早く、温度を上げれば染色サイクルタイムを早めることができる。

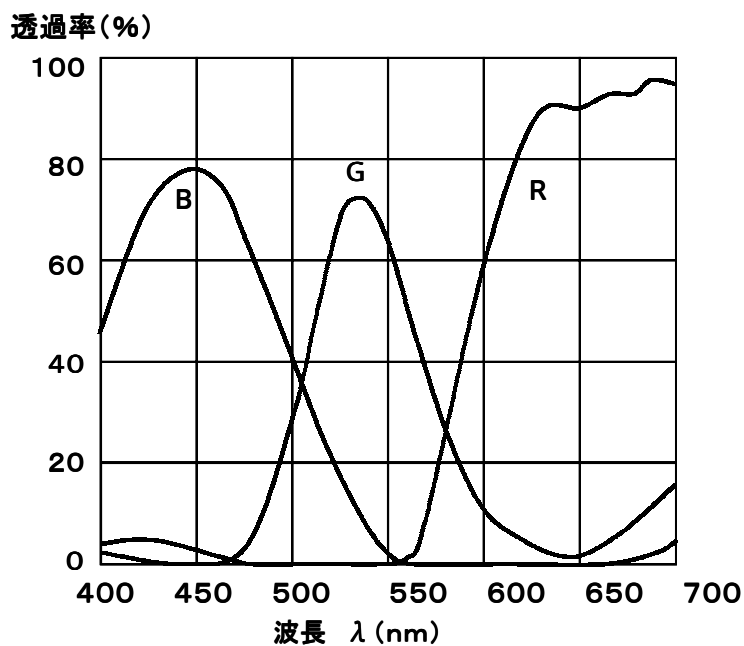
第5 - 9図 染色時間と膜厚の関係



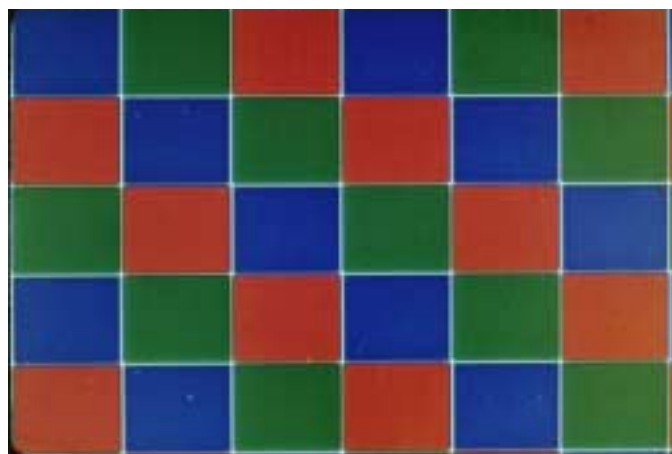
第5 - 10図 カラーフィルタの色度値

次に各色の濃度を決定する必要がある。第5 - 10図は色度図上に各染色基材の膜厚を変えて色座標上での変化を示したものである。色純度を高くするにはこのように染色膜厚を厚くすればよいが、一方カラーフィルタの透過率が落ちることになる。例えばGのピーク透過率を65%、74%、82%と変化させると、色度が低下していく。このとき他の色も一定のホワイトバランスを保つように連動させて変えている。ここでは、Bピーク透過率74%を標準値として設定した。この際のRGBの塗布時の染色基材膜厚をそれぞれ2.0 μm、2.2 μm、1.8 μmである。

以上のような条件を考慮して、最終的に作成したRGBカラーフィルタの波長特性を第5 - 1 1 図に示す。
また完成したカラーフィルタの外観写真を第5 - 1 2 図に示す。



第5 - 1 1 図 RGBカラーフィルタの波長特性



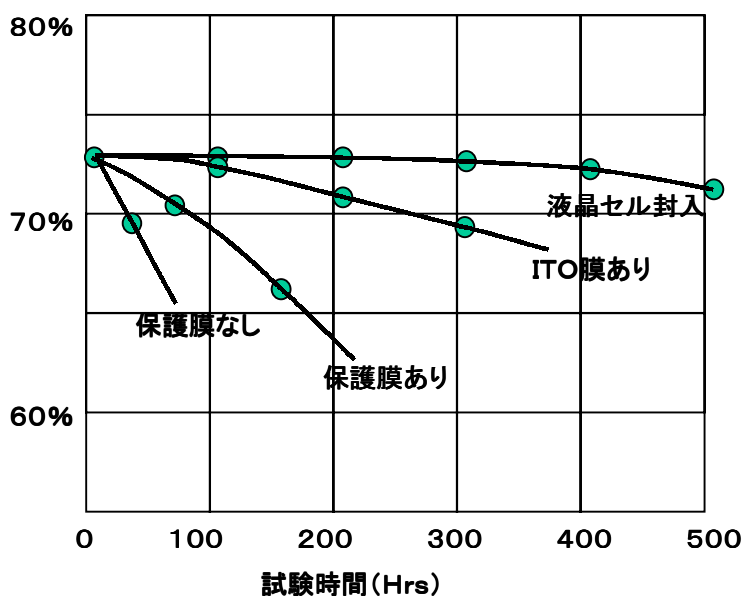
第5 - 1 2 図 カラーフィルタの外観写真

最後に染料につきものの褪色について調べた。一般的には温度、湿度、光が褪色を促進する要因とされている。使用環境を考えると、この三要素の中で光は太陽光があたること有り得るため最も注意を要する。そこで、太陽光と同条件の光を持つウェザーメータにより裸のカラーフィルタに対して常温、常湿で照射試

験を行った。青が一番強く、次に赤で、緑は100時間未満で褪色が始まった。この緑の色素は褪色してゆくと、シアンが薄くなっていき、イエロー成分が残る。すなわちシアンが一番褪色するという結果であった。そこでこの褪色を改善するために褪色のメカニズムを調べた。

褪色は染料を構成する有機分子が分解していくためと考えられ、この分解スピードが光と温度によって決まり、水がこれを加速すると思われる。そこで、まず水を取り除くことを考えパシベーション膜を上に乗せて試験した。試料は最も弱い緑を選んだ。その結果、第図5-13図に示すようにやや改善されものの、ポリイミド材料は完全に水を遮蔽できず、100時間もクリアできなかった。そこで次にITO膜をつけて試験した。その結果褪色は飛躍的に改善されることがわかった。水分がITO膜によってかなりカットされるためと思われる。

ピーク透過率(%)



第5-13図 緑カラーフィルタの褪色試験結果

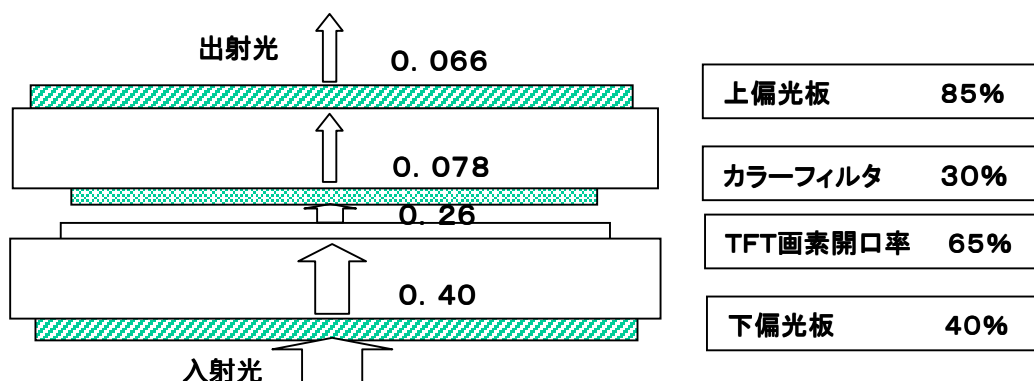
さらにこれを液晶セルにして試験したところ、水分がほぼ完全に遮断されて、400時間以上持つことがわかった。この結果、パシベーション膜とITO膜により、太陽光下約500時間照射という条件下でもカラーフィルタの透過率変化10%以下が達成できた。また同様に温度に対する退色を確認した結果、200になると1時間で数%オーダの褪色が観察された。このことからカラーフィルタ層を用いた液晶セルの組み立て以降の工程は200以下にしなければならないことが判明した。

第5節 バックライトの設計と性能

5.1 液晶パネル透過率評価とバックライト特性

カラー・ディスプレイとして必要な輝度はCRT等の経験から最低でも100 nits、できれば300 nitsが必要であろう。そこで本研究により開発したカラー液晶パネルにおける透過率を算定し、表面輝

度を考察してみる。まず下側の偏光板の透過率は第5 - 14図に示すように40%である。そして、前節で設定したカラーフィルタ層は平均透過率（白色スペクトル時）は30%である。TFT基板での開口率含めた透過率は約65%と計算できる。また出射側の偏光板透過率は85%である。この結果オーバーオールの透過率は6.6%で、この他にガラスなどの光学界面での反射によるロスが20%とすれば、全体での透過率は6%となる。換言すればカラー液晶パネルにおいてはわずか6%の光しか利用できないこととなる。このため通常的环境条件下では十分な輝度が得られずカラー表示としてははなはだ具合が悪いこととなる。



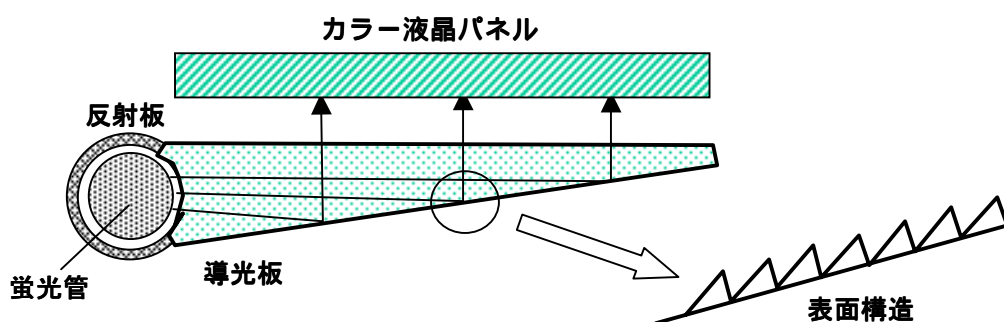
第5 - 14図 カラー液晶セルの透過率評価

そこで画面の輝度要求条件を満たすためには、パネル裏面から光を照射するバックライトを適用することとした。このバックライト用の光源としていくつかの候補があるが、次の条件を満たすものとして新たに小型の蛍光灯を開発した⁷⁾。

- (1) 液晶パネルにマッチした厚みや軽さが実現できること
- (2) 発光効率が十分高く、消費電力が小さいこと
- (3) 発光色が白色であること
- (4) コストが現実的であること

5.2 バックライトの構造検討と輝度

まず、発光のスペクトルを調べてみた。通常に市販されている蛍光灯は水銀プラズマにより発生した紫外線が管内面に塗られた蛍光塗料を刺激して可視光に変える仕組みになっている。家庭照明用の大きな管では80lm/Wと発光効率が高いことが特徴である。しかし液晶パネルに合わせた小型管では発光効率が低下することが容易に想像できる。例えば、液晶面での輝度100nitsを得るためには、バックライト面の輝度は1,700nits必要になる。これは発光面積を3cm×4cmとすると、必要な光束数は約21mになる。蛍光灯の全発光光束の10%が集光できるものとすれば、必要になる蛍光灯からの全光束数は201mとなる。



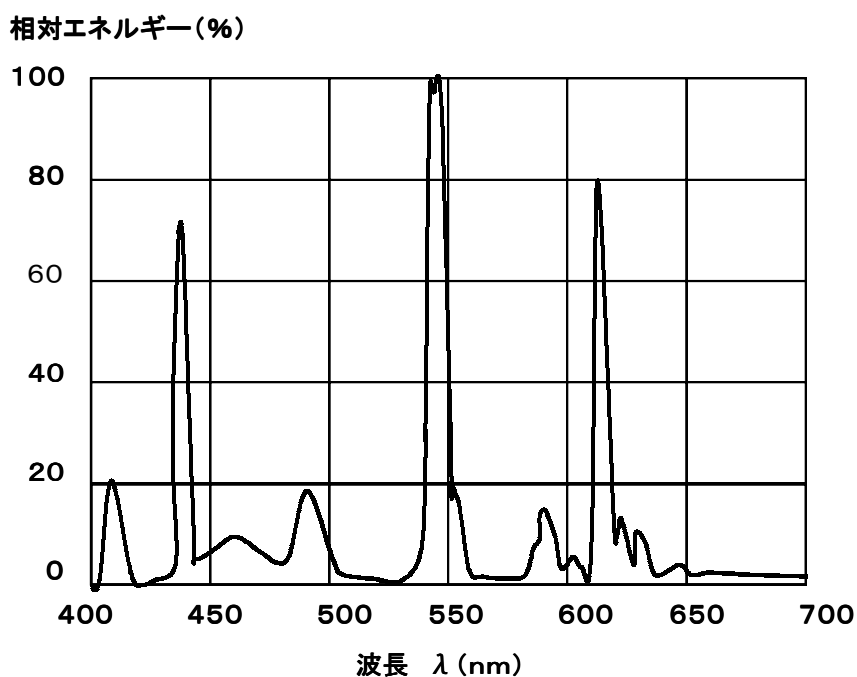
第5 - 15図 小型蛍光灯を利用したバックライトの構造

ここで必要なバックライトは液晶パネルの背面に設置できるように平面光源でなければならない。そこで蛍光灯の光をできるだけ集光しながら、薄く軽くかつ均一性のよい平面光源を実現することが課題となる。そこで第5 - 15図に示すような導光板を用いた平面光源構造を検討した。これはまず蛍光灯の光を筒型の反射板により集める。そして反射板の開口部からアクリル樹脂を用いた導光板の端面に光を入射させる。導光板の裏面には図のような細かい切込みを入れてある。この結果端面から入射した光は導光板裏面に当たると表面側に反射されて出ていく。この時用いた蛍光灯は直径7.75mm、長さ82mm、有効発光長およそ60mmである。入力電力0.8Wで全出射光束量15lmが得られた。またこのバックライトの厚みは14mmで薄型の表示モジュールにかなうサイズに集約できたといえる。

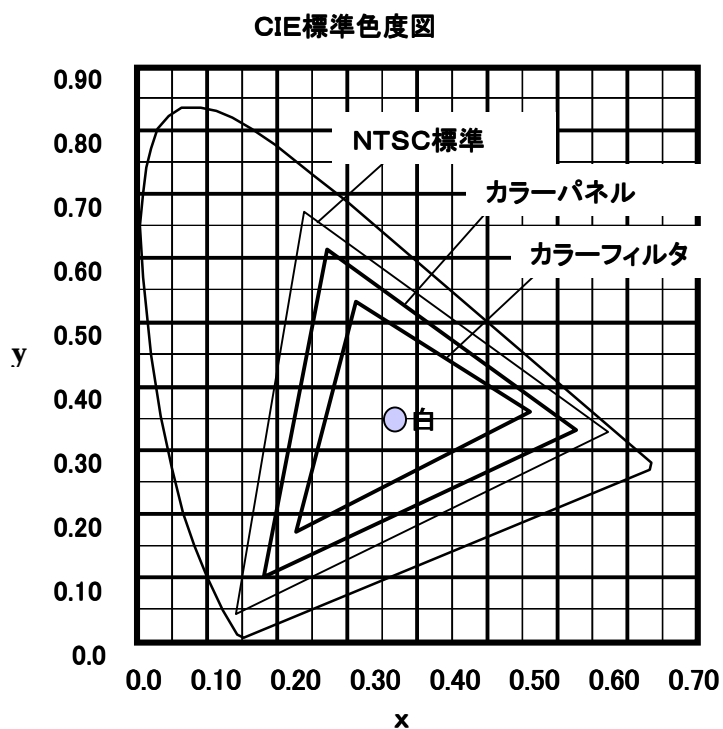
導光板からの出射全光束量を求めると約3lmである。従って、蛍光灯の出射光束の20%が表示光源として利用できることになる。先ほどの議論のようにカラー表示液晶パネルの透過率が6%であると表示表面の透過光束は約0.18lmで、3cm×4cmに換算すると122nitsで目的の明るさが達成できることになる。

5.3 バックライトによる色度の改善

バックライトは輝度のみでなく、色度に重大な影響を与える。従来の白色スペクトル型蛍光灯を利用したバックライトでは、色度はカラーフィルタの波長特性で決まり、第5 - 12図に示すようにRGB三角形を大きく広げることができなかった。そこで、蛍光灯を工夫してRGBのピークを強調した演色性の高い管を新たに開発した。このスペクトルを第5 - 16図に示す。この発光のピークをカラーフィルタの透過率ピーク値にあわせることにより、色度のみばかりでなく、輝度も同時に向上した。このとき得られた色度値を第5 - 17図に示す。これはカラーフィルタとバックライトを組み合わせで色度測定をしたもので、液晶パネルは含まれていない。カラーフィルタ単独の特性に比べて、RGBの三角形はずいぶん大きく広がり、テレビの推奨値であるNTSCのピークに近づいたことがわかる。これはCRTと同等なカラー画像を表示上に再現する上で、大きな進歩であった。



第5 - 16図 RGBピークを強調した蛍光灯のスペクトル



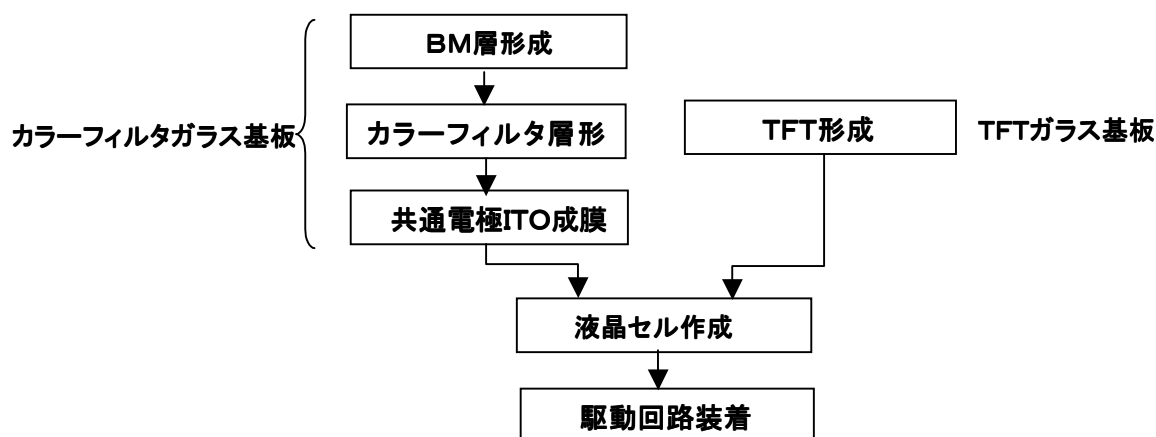
第5 - 18図 RGBピークを強調したバックライトによる色度

この知見が得られるまでは色特性をカラーフィルタに依存していたが、RGBピーク強調型バックライトの開発で色特性は大いに改善できた。すなわち透過率と色純度をバックライトで決定し、カラーフィルタはむしろバックライトのピークを選択するだけの役割にする。RGBピークを強調した蛍光灯の開発によって、

色度と輝度の両者が著しく改善されて、CRTの持つカラー画像に大きく近づいたことになる。RGBのピークを強調することにより、蛍光灯の発光効率は白色型に対して約2割効率が低下することが確認されている。しかしながら、カラーフィルタを透過する光の量は2倍にアップするので、トータルでは輝度が60%改善されることになる。

第6節 液晶カラーパネルの作成と駆動に関する検討

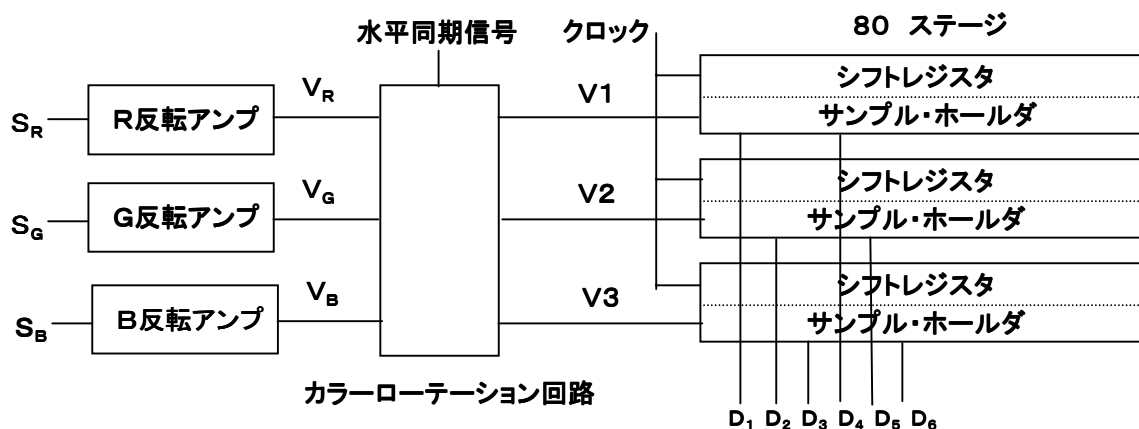
第4節で得られたの結果に基づいて準備されたカラーフィルタを用いてカラー液晶パネルを作成する。構造は既に検討済みである。その製造フローを第5-18図に示す。TFT側の基板は白黒表示と全く同一で画素数、画素レイアウト、TFTデザインもすべて同一である。対向電極基板側はカラーフィルタ層の形成が必要となる。このカラーフィルタ基板とTFT基板を用いて液晶セルを組み立てるわけであるが、セルの形成にあたってはカラーフィルタ層の褪色に最も注意した。そのため組み立て時の組み立て温度は200以下になるように設定した。このようにして作成したカラー液晶パネルを白黒パネルと同様に表示モジュールとする必要がある。そのためにドライバ含めた周辺回路を新たに開発せねばならない。



第5-18図 TFTカラー液晶パネルの基本製造フロー

ここで用いたカラーパネルにはカラー駆動信号が必要となる。第5-19図はここで用いたカラー信号駆動方法である。カラー画素は前述のように斜めモザイク配列である。通常テレビの場合、カラー信号はビデオ・コンポジット信号を色復調してRGBに分解された S_R 、 S_G 、 S_B を用いる。液晶ではこれらをさらにカラー画素へ分配を行なう必要がある。まず、この S_R 、 S_G 、 S_B 信号を反転増幅器にかけて各フィールド毎に反転した信号 V_R 、 V_G 、 V_B を得る。この振幅が表示画面のコントラストを決め、レベルは輝度調整に用いる。次にこの信号を各画素に伝達するわけであるが、各走査線毎にRGBの信号が入力されるタイミングが異なる。例えば第1番目の走査線では、データ線 D_1 には V_R 、 D_2 には V_G 、 D_3 には V_B が接続させるが、第2番目の走査線では D_1 に V_G 、 D_2 に V_B 、 D_3 に V_R となる。従って走査が進む毎に V_R 、 V_G 、 V_B の接続されるデータ線をずらせていく必要がある。この機能をデータ線ドライバLSI内に配置するのは回路が複

雑になりすぎて非現実的である。



第5 - 19図 カラー信号駆動回路の構成

そこでここではドライバ回路のビデオ信号を3分割し、これをカラー・ローテーション回路と組み合わせる方法を新たに開発した。ドライバ回路のシフトレジスタとサンプル・ホールダ列を80ステージずつ3分割する。ドライバ回路にはV1、V2、V3の3本のビデオラインが別途に設けられ、V1はD₁、D₄、D₇、V2はD₂、D₅、D₈、V3はD₃、D₆、D₉というようにデータ線3本毎につながっている。このビデオラインに対し第1番目の走査線時にはV1がV_Rと、V2がV_Gと、V3がV_Bとつながり、2番目にはV1がV_G、V2がV_B、V3がV_Rとつながるように、走査線信号を入力にしてV1、V2、V3とV_R、V_G、V_Bが循環していく。これをカラー・ローテーション回路と名付けた。この結果、比較的簡単な回路で各色画素にカラー信号を適正に配分することができた。ドライバ回路は、データ線駆動はビデオラインが3分割されるだけで、ゲート線駆動用回路含めて、白黒表示用の回路が全く何も変えずに使えるようになった。



第5 - 20図 カラー液晶表示モジュールの外観写真

またデータ線の駆動はアナログ信号を用いて、白黒パネル同様の諧調表現を行なうことができる。このようにして開発したドライバLSIはポリイミド・テープを用いて白黒パネルと全く同様にはんだにより接続した。このように完成したカラー表示液晶モジュールの外観写真を第5-20図に示す。

第7節 カラー液晶パネルの表示評価

本研究の成果に基づいて、カラーフィルタ層の作成、それと多結晶Si TFT基板を用いた液晶パネルの作成、カラー駆動方式とドライバ回路の装着、及びバックライトを用いた高輝度化・高色度化の手法が揃った。そこでこの原理による具体的なカラー表示パネルの表示評価を行なうこととする。



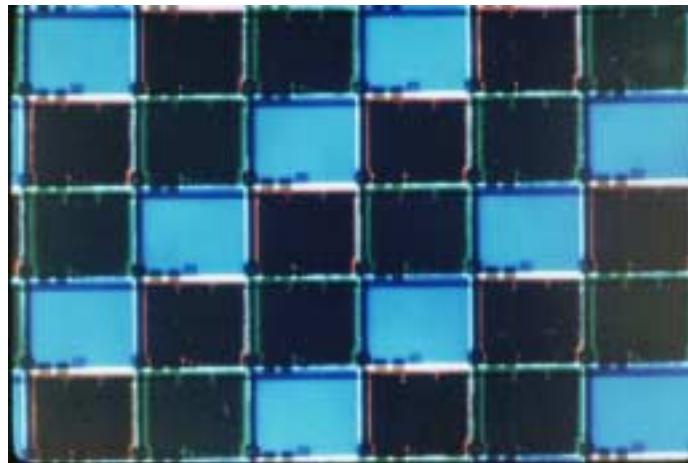
第5-21図 カラー表示画面の写真

まず実際に表示された映像を第5-21図に示す。これは世界で始めて液晶を用いて表示したカラーテレビ画像である。入力テレビ信号を復調回路でRGBに分解し、前節で述べたようにこのRGB信号を液晶駆動用の反転信号に変換し、これをカラー・ローテーション回路を通してデータ線ドライバ回路に入力し、対応する各画素に書き込んだ。この結果、目的通りにきれいなカラー映像が得られていることがわかる。

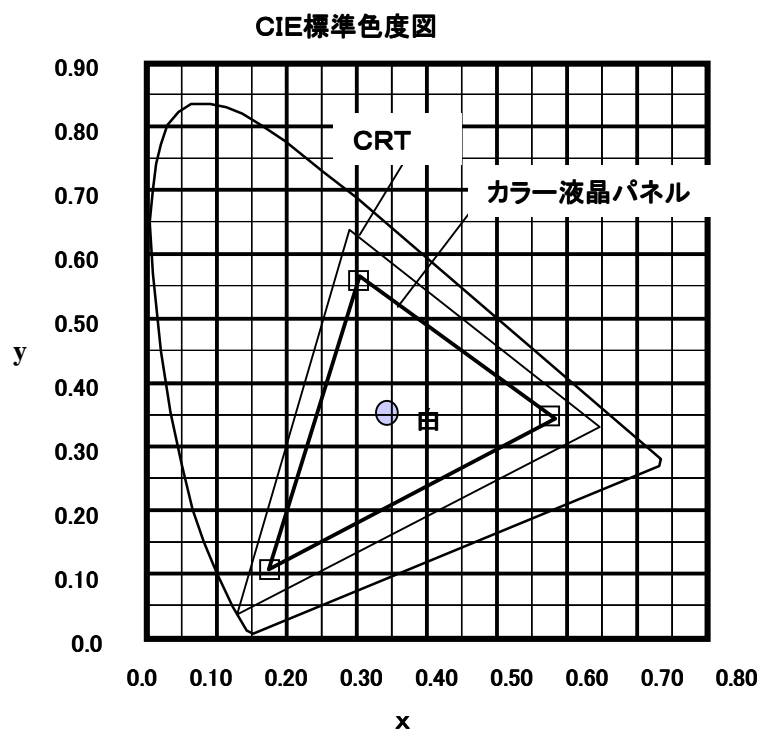
まず、RGBに全く同一の信号を印可し、電気光学的な遷移特性を測定した。この結果、前章で述べたモノクロ（白黒）パネル同様の遷移カーブが得られ、TFTアレイを用いたアクティブ・マトリクス方式の効果が十分であることを確認した。このとき、データ線振幅は $\pm 5V$ でモノクロ同様に140:1のコントラストが確保されていた。また階調表現もなめらかにできていた。

次にカラー画素の測定を行なった。RGB画素を順次点灯させて、色度測定を行った。このときの画素の拡大写真を第5-22図に示す。これはG（緑）とR（赤）画素がオフ状態、B（青）がオン状態である。GとR画素が十分に黒く沈み、Bが飽和した輝度を表している。このようにして、まず単色の色度を調べた

結果を第5 - 23図に示す。



第5 - 22図 カラー単色表示 (B) における画素拡大写真



第5 - 23図 カラー表示における色度実測値

このときの各RGBの色度点は、

$$I_r = (0.58, 0.35) \quad (5-6)$$

$$I_g = (0.30, 0.56) \quad (5-7)$$

$$I_b = (0.17, 0.10) \quad (5-8)$$

であった。これをカラーフィルタとRGBピークを強調した演色型バックライトの組み合わせによる色度(第5-18図)と比較してみると、実画像の色度はわずかに低下していることがわかる。これは液晶がオフ状態でも完全な黒ではなく、コントラスト140:1の条件下で0.7%の光が漏れているからと推測した。従って、このコントラスト比を改善すれば色度はもっと改善できると言える。

またこのときのホワイト点I_wは次のようになり、これはカラーフィルタとバックライトから求めた数値と一致している。因みに、このときの色温度は約4,500°Kであった。

$$I_w = (0.35, 0.35) \quad (5-9)$$

さらに色度以外の表示性能を測定した結果、応答スピード、視野角特性、等の基本特性は前章で述べた白黒パネルとほぼ同一であった。これら性能諸元を第5-1表にまとめて示す⁸⁾。この内容からわかるように、当初の目的とするテレビ画面として十分に使えるカラー表示を、TFTアクティブ・マトリクス技術とカラーフィルタの組み合わせで実現できることを証明した。

画素数	220×240(52、800画素)
カラー画素配置法	斜めモザイク
カラーフィルタ	染料による染色方式
バックライト (発光効率)	高演色性蛍光灯(7.75mm x 82mm) (15lm/W)
色度	R(0.58,0.35) G(0.30,0.56) B(0.17,0.10)
ホワイトバランス	4,500°K
輝度	120nits
コントラスト比	140:1
階調表現	アナログ信号方式

第5-1表 TFTカラー液晶パネルの表示性能

第8節 結言

液晶によるフルカラー表示を初めて実現しテレビ映像を表示した。色再現原理として、色を発生する機能と色を制御する機能を分離した。すなわち、色を出す機能はRGB画素を有するカラーフィルタを液晶内面

に組み入れることにより行なう。一方、液晶層は光のこの色画素を通過する光の透過量を制御する。この機能分離により、自在な色を表示することができた。このために第3章で述べたTFT白黒液晶パネルに加えて、カラーフィルタ層、バックライト、駆動方法の3点を新しく開発した。

まずRGB画素の配列を、解像度や混色度の人間の眼に感じるファクタと明るさから斜めモザイクのRGB配列を決定した。

カラーフィルタ層はRGB用の染料を用いて、有機染色基材を染める染色方法を開発した。色純度や、褪色等、液晶パネルに用いるために目的にかなったカラーフィルタ層を得ることができた。

バックライトの光源として、RGBのピークが強調された高演色性の小型蛍光灯を開発し、必要な明るさと輝度を達成した。また、導光板を利用することにより薄く効率のよいバックライトを実現した。

駆動回路には、カラー・ローテーション回路と3本に分離されたビデオ・ラインの組合せにより、カラー表示を行った。液晶にはアナログのビデオ信号をそのまま印加できたために、なめらかな階調表現によるカラービデオ映像を表示することができた。

ここで開発した次に示す成果は、液晶カラー表示の基礎技術として広く採用されている。

- (1) 液晶用RGB画素配列方法
- (2) カラーフィルタ層を液晶セル内に形成し、その上にITO共通電極を載せる
- (3) RGBピークを強調した演色性小型蛍光灯
- (4) 微細反射構造を持つ薄型導光板を有するバックライト
- (5) カラー・ローテーション回路

これらの成果を活かして出来上がった液晶カラー表示パネルは、コントラスト140:1、CRTに近いRGBの色純度、明るさ120 nits、とカラー表示にふさわしい性能を実現した。この結果、世界で初めて液晶によるフルカラー画像表示を達成した。発光と輝度を制御する機能を分離した結果、発光型に匹敵する高性能のカラー表示パネルが実現できた。

<参考文献>

- 1) M. F. Shiekkel, et. al., "Deformation of Nematic Liquid Crystals with Vertical Orientation in Electrical Fields", Appl. Phys. Lett., 19(10), pp. 391, February 1971
- 2) D. L. White, et. al. "New Absorptive Mode Reflective Liquid-Crystal Display", J. Appl. Phys., 45(11), pp. 4718 (1974)
- 3) T. Uchida, et. al., "Guest-Host Type Liquid Crystal Displays" Mol. Cryst. Liq. Cryst., 63, pp. 19 (1981)
- 4) 小林駿介編「カラー液晶ディスプレイ」産業図書(平成2年)、pp. 24
- 5) 小林駿介監修「フルカラー液晶表示技術」トリケップス社(平成2年)、No.6、pp. 88
- 6) W. Latham, et. al., "Color Filters from Dyed Polyimide", Solid State Technology, 31(5) pp. 223 (1988)
- 7) 「液晶用バックライト」、フラットパネル・ディスプレイ1990、日経BP社、pp. 264、(1990)

8) 「商品化された液晶ポケットテレビ」、日経エレクトロニクス、1984年9月10日号 (No. 351)
pp. 211、(1984)

第6章 T F Tカラー液晶・高性能化と大型化に関する考察

第1節 緒言

業界で先駆けて開発に成功した液晶カラー表示モジュールは2型携帯型テレビに搭載された。このテレビセットは1983年に世界初の「液晶カラーポケットテレビ」(第6-1図)として1983年に業界・マスコミに対して発表され¹⁾、テレビや印刷メディアを通して世界に大きなインパクトを与えた。これは2型という小画面ながら、それまでは困難と思われていたフラット・パネル技術によるフルカラー表示を実現したもので、C R Tに匹敵するポテンシャルを十二分に示すことができた。この快挙を成し遂げた表示技術が、本命と思われていた発光型ではなく、亜流であった非発光型の液晶であったことが世の関係者に大きな驚きで捉えられた。またこの液晶テレビは今日では当たり前となっている携帯型情報機器の初めての姿とも言え、来るべき高度情報化社会におけるディスプレイ・デバイスの果たす役割の大きさを改めて認識させる役割を果たした。この成果は各社のフラット・ディスプレイの開発戦略に大きな影響を与え、大手電気メーカーをせしめて発光型から液晶へと一挙に方向転換を促すことになった。



第6-1図 世界初の液晶カラーテレビ

しかしながら当初の目標である「壁掛けテレビ」を実現し、C R Tを置き換えていくという観点からは、このT F Tカラー液晶技術はそのポテンシャルが示されただけで、まだスタートラインに立ったに過ぎない。またC R Tにはできない携帯型P C (ノートパソコン)やC R Tを超える超大画面表示の達成も大きな課題である。そこでこの章では画面の大型化・高性能化に向けて、次に何が必要か考察してみる。

カラーC R Tはテレビやパソコンの世界では、ボリューム・マーケットを形成しており、その得意とする画面サイズは14型から36型程度である。液晶がこの分野でC R Tの置き換えを狙うならば、液晶表示技術は次のことを実現しなければならない。

- (2) 大画面化が達成できること
- (3) 生産コストがC R Tに対抗できうること
- (4) 解像度、画面サイズ、などC R Tではできない性能、用途を提供できること

まず画面の大型化を行うためにはT F Tプロセス温度の低温化が必要となる。処理温度が低くなればなるほど、T F Tガラス基板の大型化が容易になるからである。またT F Tのプロセス温度を低温化することで生産性を飛躍的に改善できれば、生産コストを大幅に低減できる効果も大きい。そこで著者は高性能の多結晶薄膜を用いて、そのT F Tプロセス温度を通常のガラス基板(ノンアルカリ・ガラス)が使える600以下にすることを目標に、その可能性を調べた。低温プロセスとすればアモファスS i T F T²⁾がもう一つの候補である。このアモファスS iと低温化した多結晶S i T F Tの比較論、すみわけ論についても考察を加えた。

C R Tの置き換えと並行して、C R Tでは実現できない画面サイズへの挑戦も試みた。C R Tがカバーしている14型より小型の、あるいは36型より大型の画面サイズが目標である。T F T液晶技術を発展・応用させてこの領域の画面が実現できれば、小型表示から超大型表示まで、すべての表示サイズをT F T液晶技術で制覇するという野心的な狙いが現実のものとなる。例えば超大型表示にはT F T液晶パネルを用いた投射型表示が大きな可能性を秘めている。このためには小型で高密度画素を有する表示デバイスが必要で、T F T技術がその鍵を握る。一方、小型表示では薄型・軽量で省電力、かつ高精細度の液晶ディスプレイが主役となることは間違いない。このためにはドライバ回路のガラス基板上への集積化、すなわちT F T集積回路の達成が必要となる。

そこで本研究で開発したT F T液晶技術をさらに飛躍・発展させるために、多結晶S i T F Tによる周辺回路の集積化とプロセス温度の低温化をベースとして、その技術と応用について考察した。

第2節 多結晶S i T F Tを用いた周辺回路のガラス基板上への集積化技術

2.1 T F T周辺駆動内蔵パネルの形成方法に関する検討

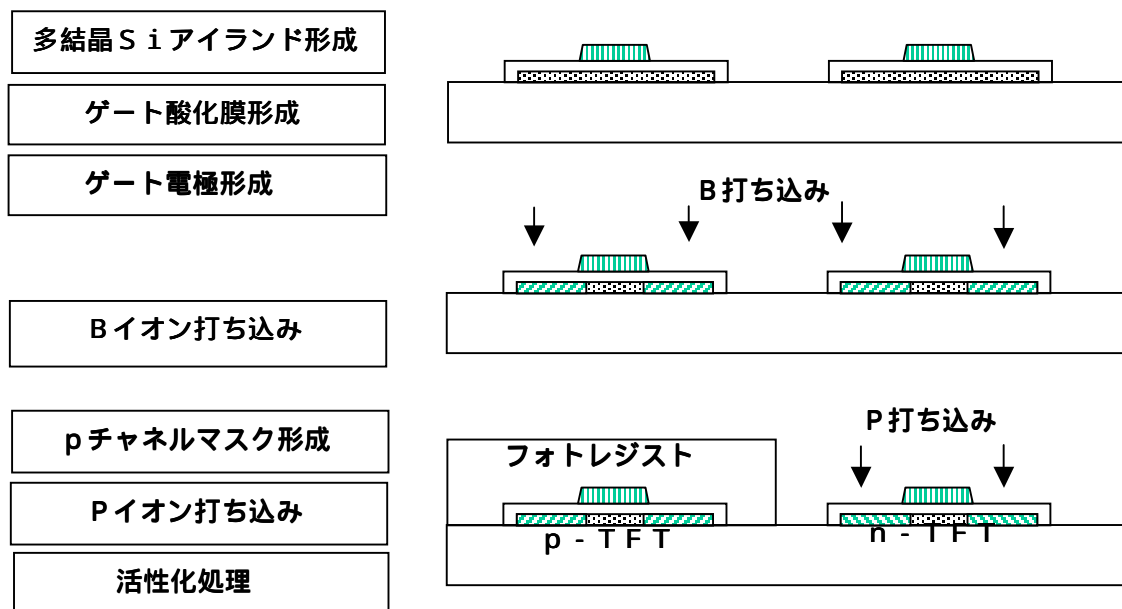
前に述べたようにT F Tによるアクティブ・マトリクス駆動法とカラーフィルタを用いた色再現機能の組合せにより、クリアなフルカラー表示が得られることが実証された。この表示を実現させる上で問題となったのがL S Iドライバの接続であった。今回の例ではデータ線240本とゲート線220本の合わせて460本の接続が必要であった。この接続は将来ライン数が増えたときには、信頼性やコストを考えると大きな問題である。またさらにきめ細かい解像度の高い画面の実現には、この接続がボトルネックとなる。

多結晶S i T F T型の特徴は移動度が高く、結果としてスイッチングスピードが早いことが期待できる。この高性能な多結晶S i T F Tを用いてドライバ集積回路をガラス基板上に形成し、この面倒なドライバ回路とその接続を排除できる可能性を秘めている。これが成功すれば、以下のようなことが新たに実現できる。

- (1) ドライバ回路など周辺回路を排除でき、コストを低減できる
- (2) 周辺回路の空間が不必要になり、より小型薄型の液晶表示モジュールが実現できる
- (3) C R Tでは実現できないような高解像度の表示を達成できる

周辺駆動回路をTFTを用いてガラス基板に集積する回路構成として、nチャネルを使ったモノチャネル駆動回路と、nとpチャネルの両方を使った相補構造駆動回路の二つが考えられる。MOSトランジスタの経験からは、回路構成の汎用性やスピード、消費電力など、一般的には相補構造(CMOS)が有利と考えられる。そこでTFTを使ってCMOS構造を実現することを試みた。

その第一歩として、相補構造TFT(C-TFT)のプロセスを開発した。ここで使った製造プロセスは、第4章に述べたnチャネルTFTの製法をベースとして、これにpチャネルTFTを付け加える方法をとった。ここでのポイントはp-TFTとn-TFTの両チャネルの形成方法である。できるだけ簡単に、しかも特性は確保しなければならない。そこで、リン・イオンはボロン・イオンを容易に補償できることを利用するオーバーラップ・ドーピングと名付けた方法を開発した。第6-5図はこのオーバーラップ・ドーピング法によるC-TFTの製造プロセスを使って、p型とn型両者の形成法を示している。基本工程はゲート酸化膜にドライ熱酸化膜を使った高温プロセスであり、多結晶Siやゲート酸化膜形成、などの工程については第4章で定めた標準条件を踏襲している。

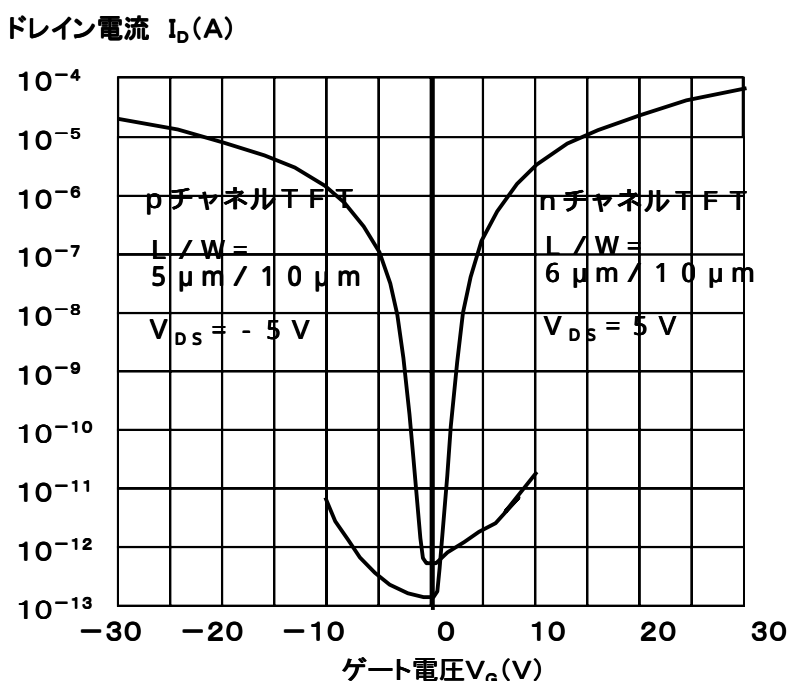


第6-2図 オーバーラップ・ドーピングを用いたC-TFTの形成方法

多結晶Si膜、ゲート絶縁膜、ゲート電極形成に続いて、ここでまず全面にボロン・イオンを打ち込みpチャネルTFTを形成する。次にp-TFT部のみをレジストでカバーして次にリン・イオンを打ち込む。開口部のみにリン・イオンが打込まれ、このエリアにおけるpチャネルはnチャネルTFTに変化する。この後はレジストを除去して以降の工程を進める。この方法の利点はわずか1回のフォトリソグラフィ工程の追加で、容易に両タイプのTFTが形成できることである。ここで用いる多結晶Si膜はノンドーブ(真性)であり、これがこのオーバーラップ・ドーピングを可能にした。さもなければ、pとn用に別々にドーブしたSi膜を使うことになり、製造プロセスがかなり煩雑になる。

ここで開発したオーバーラップ・ドーピング法において、ボロン・イオンの打ち込み量が少ないとpチャンネル側はソース・ドレインが機能しなくなり、オン電流がとれなくなる。一方、リン・イオンが少ないとn側で同様なことが起こる。このドーズ量の最適範囲が存在し、実験の結果、ボロン・イオンのドーズ量が $10^{18} / \text{cm}^2$ 、リン・イオンが $10^{20} / \text{cm}^2$ 付近で補償効果が現われて、pチャンネル・nチャンネルともに十分な特性が確保できることがわかった。

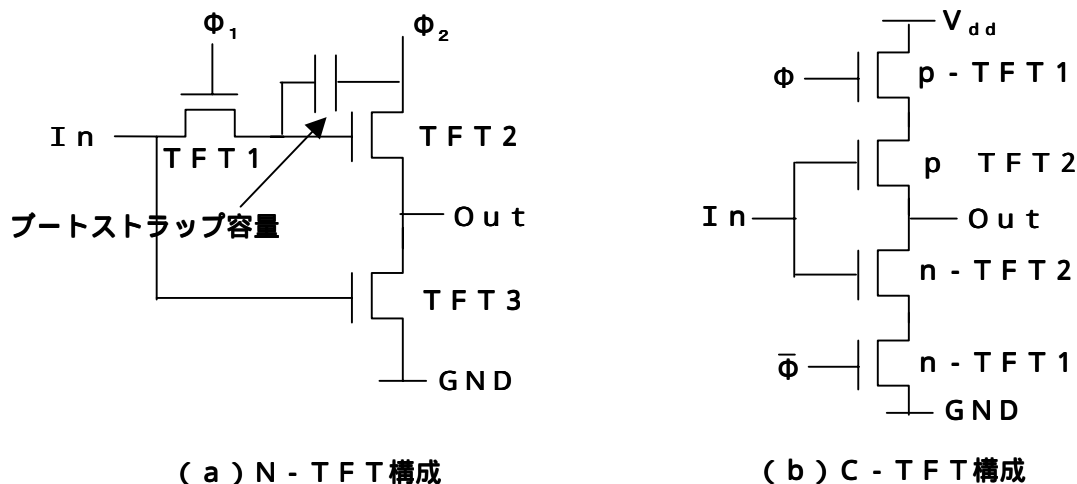
第6 - 3図はこうして得られた両者のTFT特性を示す。pチャンネルとnチャンネル両者ともに、ゲート電圧がゼロ付近でドレイン電流は最小値を示しており、きれいな対称の遷移特性を示している。この時の特性はpチャンネルが移動度が $3.4 \text{ cm}^2 / \text{V} \cdot \text{sec}$ 、しきい値が -5.6 V であった。同様に、nチャンネルは $8.8 \text{ cm}^2 / \text{V} \cdot \text{sec}$ 、 7.0 V であった。このnチャンネルTFTの値は単独で形成した特性と比較しても遜色無いものである。図から分るように、pチャンネルはnチャンネルに対して、オン電流が低く、またリーク電流が多い。この結果から画素トランジスタにはnチャンネルの方が適していることがわかる。



第6 - 3図 相補構造TFT (C - TFT) の電圧 - 電流特性

2.2 TFT周辺駆動回路の構成の検討

まず小型画面をベースにTFTによる具体的な周辺駆動回路の構成について検討する。ドライバ回路については、ゲート線とデータ線の二つが必要となる。ゲート線ドライバはデータ線よりも駆動スピードがずっと遅いから、データ線回路が実現できれば、ゲート線は容易に実現できるものと考えてよい。データ線用ドライバ回路は第4章、第 - 20図で示した方式と同じ構成を基本に考える。この回路はビデオ線上のデータを順次選択して行くためのシフトレジスタ、その出力にしたがってビデオ線のデータを取り込むサンプル・ホルダからなる。ここでは基本スピードを決定するシフトレジスタについて考察する。



第6 - 4図 TFTによる基本駆動回路構成

素子構成はC-TFT型をベースに、N-TFT型と比較した。N-TFT型は移動度の高いnチャンネルTFTのみを使ったモノチャンネル型で、C-TFTはpとn型両方を使った相補構造である。n-TFTでは第6-4図(a)のようなブートストラップ容量を利用した回路を考えた。このブートストラップ方式はnチャンネルでは不利となるソースフォロア状態のV_{dd}側への応答を早くするために、信号₂の立ち上がりを利用してブートストラップ容量内の電荷を維持しながらTFT2へのゲート電極への供給電圧を一時的に高める方式である。こうしないとクロック信号の電圧を非常に高くするしかなく、TFTのゲート破壊電圧を考えると危険である。この構造は一種のダイナミック駆動回路であり、電位の保持を一時的な電荷に頼っているから、時間が立てば電荷が失われ正常な動作ができなくなり、特に低周波側では安定に動作しないと考えられる。N-TFTによるスタティック駆動は応答スピードが遅く、また静止電流が多く、適していない。

nチャンネルとpチャンネルの両方を用いるC-TFT型は、両方のチャンネルを形成するためにプロセスは複雑になるが、(b)にあるように回路は比較的簡単な構造で実現できる。この場合は静的駆動であって、電荷保持に頼らないため駆動は時間に依存せず安定な動作が期待できる。

このC-TFT構成とN-TFT構成では各々利点・欠点がある。N-TFTはプロセスは従来と同じで簡素であるが、回路動作には不安が残る。C-TFTは回路動作は安定で設計も容易ではあるが、p-TFTを別途作り込むため製造プロセスが多少複雑になる。これを確認するために駆動回路用テストパターンを設計し、実際に両者の多結晶SiTFT駆動回路を形成して特性を比較してみることとした。TFTのチャンネル長はそれぞれ10μmにした。もちろんチャンネル長は短い方がスピードは早くなるが、大面積での均一なパターン形成を考えるとこの程度が妥当であると考えた。

ここでTFT駆動回路の応答スピードに関して簡単な試算をしてみる。TFTを用いた回路での応答時間 t は簡略的に次のようになる。

$$t = C_d \cdot V_d / I_d \quad (6-1)$$

ここでC dはノードに寄生する容量である。これは半導体MOS集積回路と異なり、基板が絶縁性であるために配線部や接合部の寄生容量は無視できうる程度に小さく、次段のゲート容量が支配的になる。これをチャンネルの幅Wと長さLを使って表すと、

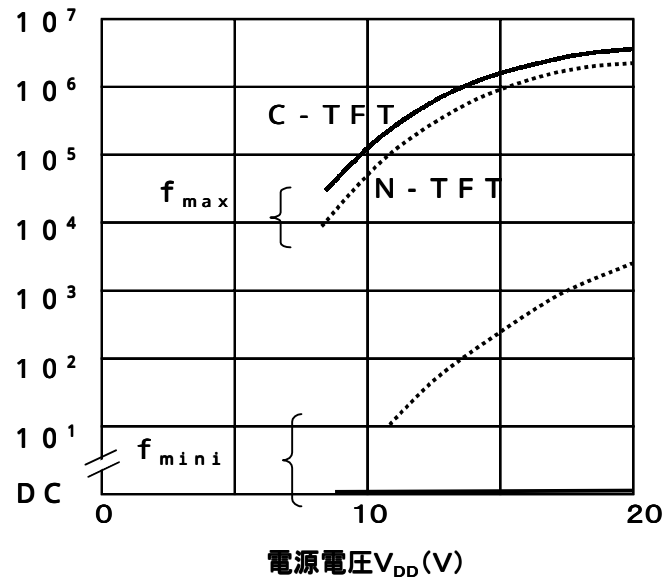
$$t = C_g (L \times W) \cdot V_d / I_{d0} (W / L) \quad (6 - 2)$$

となる。ここでC gはゲートの単位面積あたりの容量、I d oはチャンネル形状比が1の場合の電流値である。この結果、

$$t = L^2 \cdot C_g \cdot V_d / I_{d0} \quad (6 - 3)$$

となり、応答時間tはチャンネル幅に依存しないことになる。これがTFT集積回路の大きな特徴である。ここで、L = 10 μm、V d = V g = 20 V、I d o = 10 μAを使うと、(6 - 3)式からは0.4 μsecとなり、電源20Vで数MHzの応答周波数が実現できることを示唆している。実際のレイアウト・デザインでは、チャンネル幅は両チャンネルの移動度の比をとってpチャンネル50 μm、nチャンネル20 μmとした。N-TFT型では、TFT2がソースフォロアとなるために、立ち上がり時間がこれよりも大きく、応答スピードはC-TFT型よりも遅いはずである。

動作周波数 (Hz)



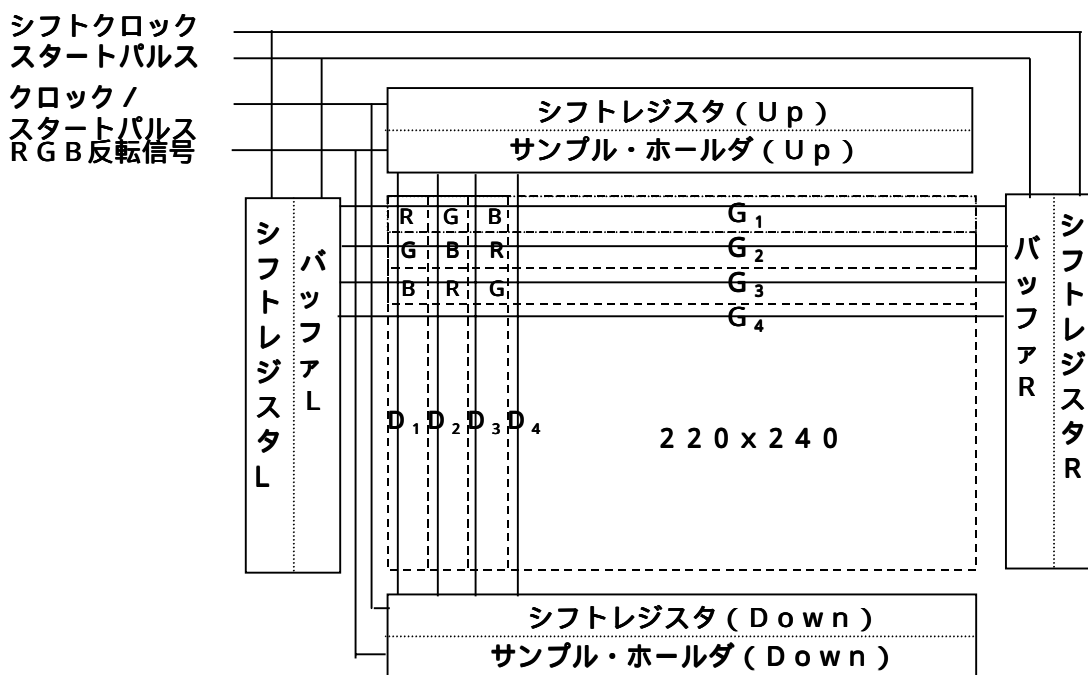
第6 - 5 図
TFTシフトレジスタ回路の応答周波数

この両者の実際の動作スピードを確認したものを第6 - 5図に示す³⁾。C-TFTとN-TFT両者ともに最高動作周波数は(6 - 3)式で見積もった通りMHzオーダーで動作していることがわかる。実際C-TFTでは電源電圧20Vで3.5MHz、N-TFTでおよそその半分の1.8MHzであった。一方、N-TFTダイナミック駆動では、予測通り動作下限周波数が存在し、20Vで約10kHz近辺であった。しかもこの下限値はばらつきが大きく悪いものは100kHz近かった。これは下限周波数がTFTのわずかなリーク電流に依存し、製造プロセスで制御するのは難しいことを意味している。一方、消費電力の測定でもN-TFTではクロック₂で消費される電力が大きく、低減が難しいことがわかった。一方、C-TFT型の消費電力は1MHz・20V動作でわずか数10μAだった。

これらの結果を踏まえ、動作周波数上限値が高いこと、DCレベルまで安定に駆動できること、消費電力が少ないこと、からプロセスは複雑にはなるがC T F T構成が周辺駆動回路には適しているという結論を確認した。

2.3 T F T基板の設計

シフトレジスタの基本性能を確認できたので、これらの実験データをもとに実際のドライバ回路を集積したT F T基板の設計を行った。ここで採用した全体の回路ブロック図を第6 - 6図に示す。画素数は第4章、第5章で評価したT F T液晶パネルと同じく220 x 240とした。ここでの基本的な動作時間は、データ線の駆動1サイクル周期は約60 μ secであり、ゲート線の周期は約16 msecである。データ線駆動回路をなすシフトレジスタ、サンプル・ホールダはそれぞれ対称に上下に設け、お互いに接続した。これは応答スピードを稼ぐことと、起こりうる回路の欠陥に強くし冗長性を持たせる二つの意味がある。ゲート線も全く同様に左右対称に配置し、ゲート線を両側から同一のドライバにより駆動するものとした。



第6 - 6図 T F T駆動回路を内蔵したT F T液晶パネルにおけるT F T基板の回路構成

まずゲート線駆動回路について考察する。ゲート線の駆動周期は16 msecであり、シフトレジスタのクロック周波数は約16 kHzである。これについては前節第6 - 5図の結果から全く問題無いことがわかる。次にゲート線バッファの設計である。ゲート線に寄生する容量は、T F Tのゲートとデータ線との交差部、及びゲート線上の液晶容量で、これらは第4章、第4節の計算から6.9 pFである。ゲート線の信号振幅を16 Vと最低電圧で考え、立ち上がり、立ち下がりパルス幅60 μ secの5%、3 μ sec (9

5%応答)と設定する。そこで、(6-1)式から、nチャンネルの $I_{d0} = 5 \mu A$ (ゲート電圧16V時)としてチャンネル形状比1のTFTの応答時間 t_g は、

$$t_g = \ln(0.05) \cdot 6.9 \times 10^{-12} \times 16 / 5 \times 10^{-6} = 66.2 \mu sec \quad (6-4)$$

となる。これを $3 \mu sec$ にするためには、形状比を $(41.4/3) = 22$ とすればよい。従って、チャンネル長を $10 \mu m$ としているから、nチャンネルのチャンネル幅は余裕を見て $400 \mu m$ 、またpチャンネルは I_{d0} がnチャンネルの40%であるから $1,000 \mu m$ とした。

次にデータ線駆動回路を検討する。このシフトレジスタの要求周波数 f_d は

$$f_d = 240 / 60 \mu sec \cdot 3 (RGB) = \text{約} 1.3 MHz \quad (6-5)$$

である。この周波数は前節で得られたシフトレジスタの動作スピードを16V駆動でも十分上回っているから問題ない。サンプル・ホールダの出力に関しては第6-6図に示すようにデータ線を上下から全く対象に駆動することにより、片側の回路に欠陥があってももう片側によりデータ線は駆動できる冗長設計を盛り込んだ。この時サンプル・ホールダの動作スピードがクリティカルになる。このサンプル・ホールダは第4章、6節でも検討した通り、 $0.75 \mu sec$ ($0.25 \mu sec \times 3$)の間にビデオラインの信号の95%以上を信号データ線に伝達せねばならない。データ線容量は $5.5 pF$ である。この時データ線は0Vを中心に正フィールドでは $+5V$ 、負フィールドでは $-5V$ で、信号振幅は合計で $10V$ になる。この時データ線のシフトレジスタの電源電圧を16Vとすると、この時形状比1のTFTスピード t_d は(6-1)式を応用して次のように表される。

$$t_d = -\ln(0.05) \times 5.5 \times 10^{-12} \times 16 / 5 \times 10^{-6} = 52.8 \mu sec \quad (6-6)$$

この結果から、この t_d を $0.75 \mu sec$ 以下にするためには、チャンネル幅を $10 \mu m$ の約70倍($52.8 / 0.75$)が必要となる。そこで余裕を多少見てnチャンネルのチャンネル幅を $1,000 \mu m$ 、pチャンネルを $2,500 \mu m$ とした。

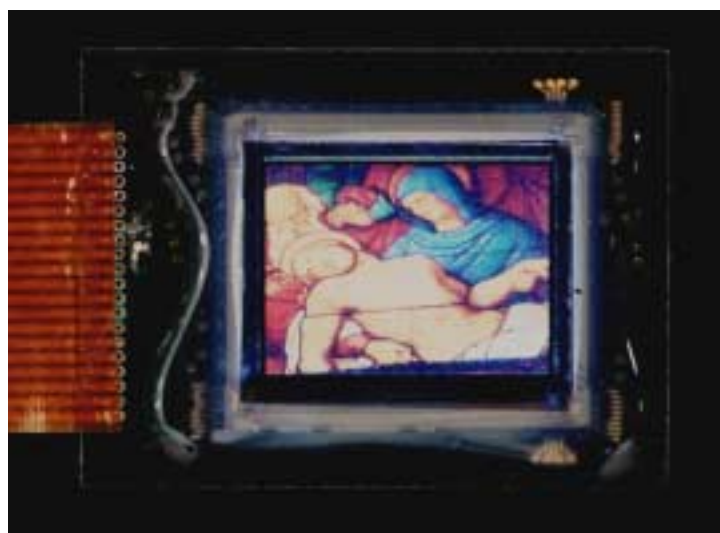
ドライバ回路を内蔵することにより外部からの接続本数は飛躍的に低減できる。従前の方式では外部からドライバ端子接続が460本必要となる。一方、この方式では電源が4本、ゲート側の信号が左右2本ずつ、データ側信号としてビデオ線がRGB計3本、クロックとスタートパルスが1本ずつ、合計20本と大幅に低減できたことになる。またここで使ったTFT集積回路は、 $50 \mu m$ 以下のピッチで配列可能である。従って、画素ピッチが $50 \mu m$ という細やかな画像表現にまでも対応できるということを示している。ちなみに、外部接続では $100 \mu m$ ピッチあたりが限界である。

2.4 TFTドライバ内蔵液晶パネルの評価

こうして形成したTFT駆動回路を内蔵した液晶パネルにビデオ信号を入力しその表示効果を観察した。第6-7図はこの表示パネルの実際の写真である。第5章で述べた2型パネル同様にクリアなフルカラー画像を表示できることがわかる。

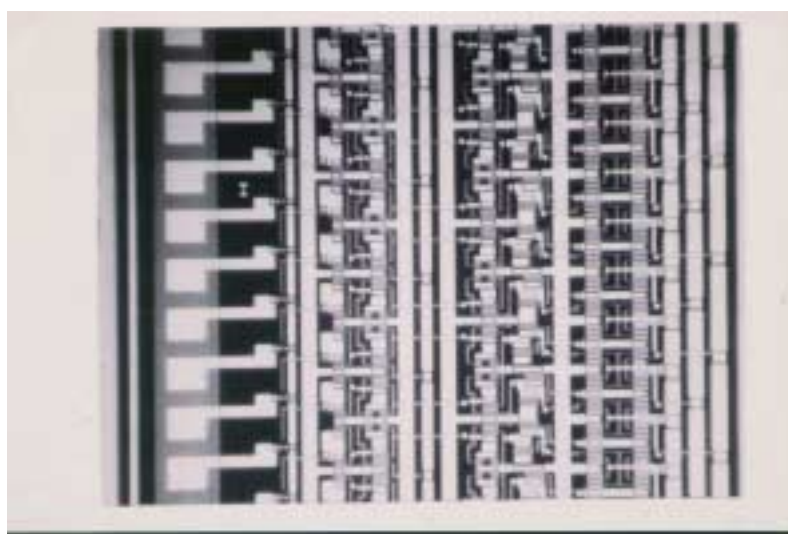
駆動条件は設計通り、ゲート線21V、データ線の駆動電圧16V、またデータ線の信号振幅は $\pm 5V$ を印加した。まずコントラストを測定した。測定方法は第4章と同じく、ノーマリー白の画面の中に黒のウィンドウ・パターンを表示し、その輝度レベルを測定した。最大ビデオ信号条件で100:1以上のコントラ

ストを確認した。また視野角特性は前データとほぼ同一であった。このことから、TFTによる内蔵ドライバは外付けのLSIドライバと全く同一の機能をしていると判断できる。



第6 - 7 図 TFT 駆動回路を内蔵した液晶パネル

第6 - 8 図はこのようにして形成したTFTを用いた集積回路の写真である。一見、単結晶基板上的Si LSIと区別がつかない。液晶パネルができた後の接続は、本数が20本と少ないため単純にワイアボンディング法を用いた。このため接続パッドはA1にて形成した。



第6 - 8 図 TFT を用いて形成した集積回路の写真

次にTFTドライバのスピードのチェックを行なった。シフトレジスタが動作しなくなる電圧まで電源電圧を下げていき、表示効果を観察した。予測されることはデータ線回路用のサンプル・ホールダの書き込みスピードが遅くなることと、ゲート線の駆動信号の立ち上がり立ち下がりが鈍ることである。どちらも解像度を低下させることになる。入力のビデオラインV_r、V_g、V_bに同一の解像度チャート信号を入力し、水平解像度を目視にて観察した。水平解像度は16V付近から徐々に低下しシフトレジスタが追従できなくなる12Vで急激に低下した。このことからサンプル・ホールダが解像度を決定しているように見え、解像度を落とさないように駆動できる16Vから20Vがこのパネルの最適駆動条件であった。

次にこのパネルの消費電力を測定した。この種の小型パネルでは消費電力がしばしば使用上大きな問題となる。データ線駆動電圧が16V時の総消費電力は約40mWであった。表示画素における液晶自身での電力消費P_pは計算上は、

$$P_p = C \cdot f \cdot V_p = 0.11 \text{ nF} \times 30 \text{ Hz} \times 10 \text{ V} = 0.03 \text{ mW} \quad (6-7)$$

であるから、電力のほとんどはTFT回路、特に高速駆動しているデータ線駆動シフトレジスタとサンプル・ホールダにより消費されていることになる。この駆動回路部での消費電力P_dは

$$P_d = C \cdot f \cdot V_d = 6 \text{ pF} \times 480 \text{ 段} \times 1.3 \text{ MHz} \times 16 \text{ V} = 59.9 \text{ mW} \quad (6-8)$$

と見積もれ、ほぼ実測値とオーダーで一致する。実測値の方が少ないのはサンプル・ホールダの振幅がビデオ信号によって異なり、通常は平均7-8V程度で計算値より低いためと推測している。ここで、シフトレジスタとサンプル・ホールダ回路の一段当たりの寄生容量を6pFである。因みにこの値は同じディメンジョンでSi単結晶基板に作成したLSIに対し約1/3である。TFT内蔵回路を用いることにより消費電力の低減が図られることがわかる。

以上、TFTを用いたドライバ回路内蔵化に関して次のように結論付けた。

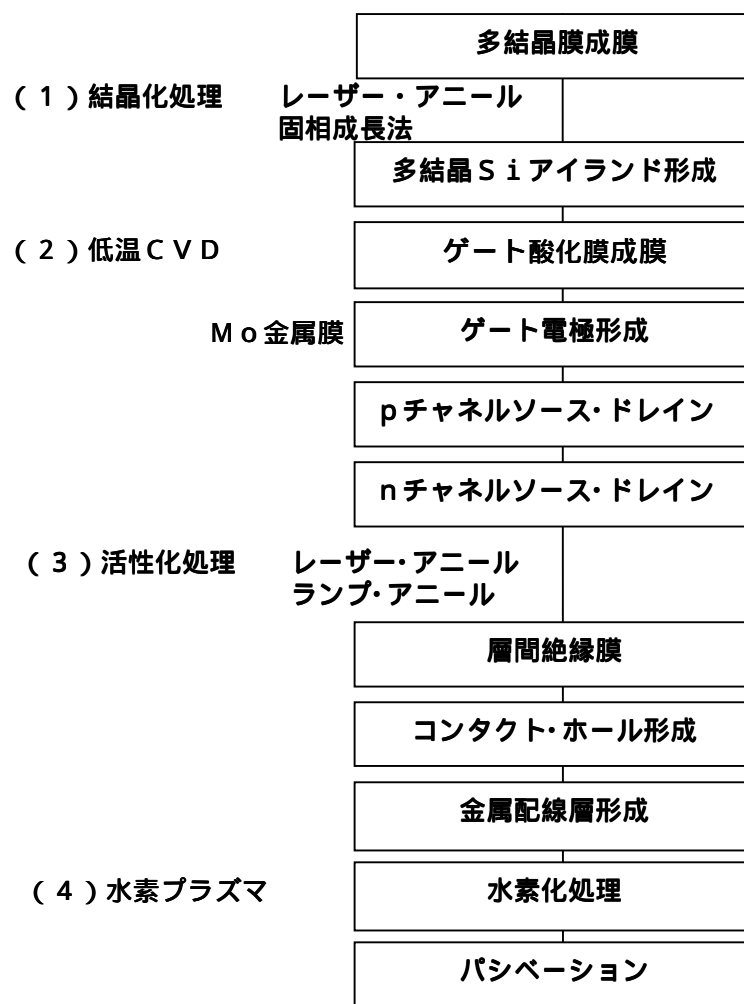
- (1) 動作周波数と消費電力に関する実験と評価結果により、p型とn型の相補構造TFTが目的に合致することがわかった。
- (2) この相補構造のTFTドライバ回路を内蔵したフルカラー表示パネルを試作し、実動作を確認した。この結果、TFT集積回路は移動度やスピードではSi単結晶LSIに劣るものの、設計上の工夫により外付けLSIと同等の動作をすることが確認された。
- (3) 表示パネルはコントラスト100:1を示し、その他の表示特性もドライバ外付けの2インチパネルと全く同等であった。
- (4) 但し、動作電圧(電源電圧)が16V以下では応答速度が落ちてくるため解像度が劣化してくる。更に高い解像度のパネルに適応するためにはp、n-TFTともに移動度を改善して行かねばならない。
- (5) 消費電力からは絶縁基板上の寄生容量が少ない効果が十分現われ、単結晶SiLSIの1/3以下であった。

第3節 多結晶Si TFTプロセス温度の低温化に関する試験と考察

TFTプロセスの低温化はガラス・サイズの大型化のためには必須の課題であることは前に述べた通りである。基本的アプローチとして、構造や諸元は前述の高温プロセスを出発点として、性能や安定性を改善しながらプロセス温度の低温化について試験を進めてその課題や実現性について考察を加える。

まず基本とするプロセスフローを第6 - 9図に示す。TFT駆動回路を集積することを前提にしているために、p型とn型を作る相補構造(C-TFT)を前提に組み立てている。低温化するにあたって、キーとなるのは次の4つの工程である。

- (1) 低温での多結晶Si結晶成長
- (2) 低温成長ゲート酸化膜
- (3) イオン打ち込みにて形成されたソース・ドレイン層の不純物の低温活性化
- (4) 最終工程で多結晶Si層のトラップを埋めるための低温水素化処理



第6 - 9図 低温プロセス相補型多結晶Si TFTの製造フロー

結晶化は二つの方法が考えられる。一つはレーザー光を照射し、ガラス基板に熱が及ぼさない程度の短時間でメルトと結晶化を行う方法である。これについてはArレーザーなど比較的短波長のレーザーで実験したところ、メルト条件のウィンドウが非常に厳しく、エネルギーが少しでも足りないと何も起こらず、逆にわずかでも多いと蒸発してしまうということが判り、高性能で均一性のすぐれたレーザー光源が必要という結論に至った。もうひとつの方法、固相成長というやり方を試してみた⁴⁾。これは600度-650度にて長時間アニールする方法である。ガラス基板の耐熱性が壁ではあったが、縦型炉を使ってガラス基板を水平に維持する方法で基板が撓むことを避けることができた。この方法は時間がかかるものの、再現性と均一性にすぐれ、実用的であると判断した。

酸化膜については、何をやっても熱酸化膜にかなうはずは無く、必要最低限のデバイス信頼性を確保することを目標に、常圧CVD膜、減圧CVD膜、スパッタ膜、など様々な方法を試みた。最終的には成膜直前に表面をプラズマ・クリーニングして成膜するプラズマCVD法がベストであるとの結論が出た。この場合、成膜した膜そのものよりも、表面クリーニングによる界面準位を低減できた効果のほうが大きかった。

イオン打ち込み後の不純物活性化については、Bイオンに関しては比較的低温で(あるいはある程度のドーズ量さえ確保すればアニールなしでも)いけることが判明したが、Pイオンについては炉アニールでは800度は必要なことがわかった。そこで、レーザーのような短時間アニールも検討したが、半導体でも導入されつつあったランプ・アニール法が比較的短時間でガラス基板に影響を与えずに活性化できることがわかった。ランプは通常のハロゲンランプで、およそ数秒間の照射で必要な活性化を行うことができた。

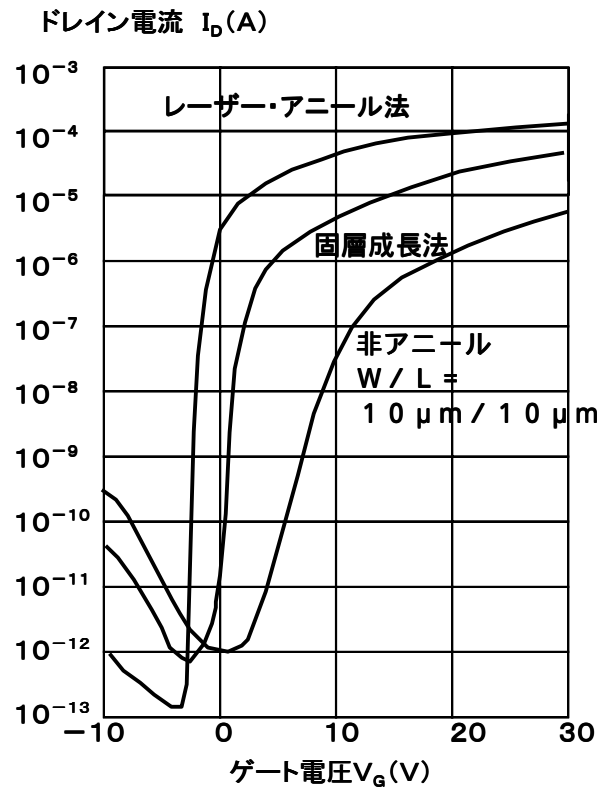
最後の水素化処理であるが、高温プロセスでは450度の水素を含んだフォーミングガス雰囲気での単純なアニールでできたが、低温プロセスではゲート材料が金属になるため、単なる熱プロセスでは水素の導入が難しかった。そこで水素をプラズマ中でラジカル化して、その高い運動エネルギーを利用して強引にチャネルに水素を導入する方法をとった。しかしながらエネルギーが高すぎるとダメージが発生し、低いと効果が薄いという狭いプロセス・ウィンドウに悩まされた。これについては水素濃度をあげることと、処理時間を伸ばすことでクリアした。

これらの予備実験の結果を基に実際のTFETを試作した。

まずSi膜を減圧CVD法で500度成膜した後、600度の炉に入れて12時間アニールする。そしてSiアイランドを作ってから、CF₄雰囲気でプラズマ・クリーニングを施した直後に、同一チャンバーでゲート酸化膜をプラズマCVDで1,500度つける。そしてMoによるゲート電極を形成してから全面にB(ドーズ量 $5 \times 10^{17} / \text{cm}^2$)イオンを打ちこむ。それからnチャネル領域のみにPイオン(ドーズ量 $5 \times 10^{18} / \text{cm}^2$)を打ちこむ。その後減圧CVD炉でSiO₂層間絶縁膜を5,000度成膜してからコンタクト・ホールを開ける。そして不純物活性化のためのランプアニールを実施して、次にAlによる配線層を形成する。その後水素プラズマで処理して、最後にパシベーション酸化膜をつける。

このようにして作ったnチャネルTFETの特性を他の製法と比較して第6-10図に示す。非アニールでは高温プロセスにはるかに及ばない特性しか得られなかった。固相成長法によるnチャネルTFETでは電子移動度は約 $20 \text{ cm}^2 / \text{V} \cdot \text{sec}$ 、pチャネルのホール移動度は約 $12 \text{ cm}^2 / \text{V} \cdot \text{sec}$ であった。両者とも

に12時間の結晶化処理のおかげで高温プロセスTFTよりは約2倍高い性能が得られたことがわかる。もちろん、固相成長の温度と時間をかければもっとよい特性が得られることが判っているが、プロセスの実用性と必要とするTFT特性の関係で、このあたりが限度であろう。



第6 - 10図 nチャネル低温プロセスTFTの特性

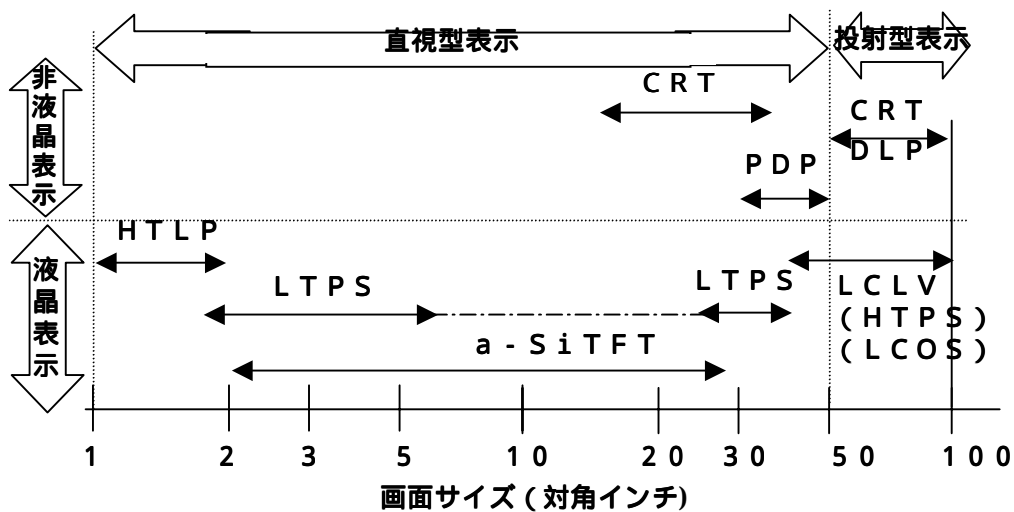
さらにレーザー・アニールも実験してみた。狭いプロセス・ウィンドウの中で辛うじて生き残った性能のよいものを選び出した。詳しい解析はできていないもの、移動度やしきい値は固相成長法をはるかに上回る性能が確認できた。これはレーザー・アニール法の高いポテンシャルを示すもので、安定して量産に見合うレーザー照射装置が開発できればこの方法がベストなろう。いずれの方式でも、いかに良質で大きなSi多結晶グレインを成長させるかがTFTの性能の決め手となっている。

ここで得られた固相成長法によるnチャネル低温プロセスTFTを対角5インチの液晶パネルに応用して、その表示画面を確認した⁵⁾。表示性能は高温プロセスTFTを用いた液晶画面と比べて、遜色はなかった。この結果からわかるように、多結晶SiTFTプロセス低温化は画面大型化に大きく貢献できることを実証した。

第4節 T F T液晶画面の大型化に関する考察

4.1 ディスプレイ技術のサイズ別の棲み分けとトレンドに関する考察

冒頭で述べたように、本研究の究極の目標はC R Tを「液晶壁掛けテレビ」あるいは「液晶大画面スクリーン」により置き換えることである。その第一歩として、多結晶S i T F Tによるアクティブ・マトリクス小型パネルを用いて原理開発や周辺開発を行ない、そのカラー表示に関する高いポテンシャルが明らかになった。そしてそれをさらに発展させるために、多結晶S i T F Tを使った駆動回路や周辺システムのガラス基板上への集積化や多結晶S i T F Tプロセスの低温化に取り組み、その具体的成果を示すことができた。そこで、これらの技術の延長線として最終ゴールである大画面テレビスクリーンの実現に向けた方法論、課題について考察してみる。



第6 - 1 1 図 表示デバイス全体におけるT F T液晶のエリアマップ

画像表示ディスプレイの対角1インチから100インチまでに使われている、あるいは使われる可能性のある技術をマップ上に示したのが第6 - 1 1 図である。50インチ以下を直視型、それ以上を投射型と大きく分けることができる。非液晶表示では14インチから36インチまでがC R T、30インチから50インチまでがP D P(プラズマ・ディスプレイ)、また50インチ以上ではC R T、L C O S⁶⁾とD L P(Digital Light Processing)⁷⁾の投射型表示が使われている。これに対して、液晶では2インチ以下の超小型が高温プロセス多結晶S i T F T(H T P S)、2インチ程度から6インチ程度が低温プロセス多結晶S i T F T、そして2インチ程度から28インチまでがアモーフラスS i T F T(a - S i T F T)、また40インチ以上のプロジェクション表示ではH T P Sの液晶ライトバルブ(L C L V)、というように棲み分けしながら使っていけると考えている。液晶ではH T P S、L T P S、a - S i T F Tの3つの技術が存在して、1インチから100インチまでフルレンジでカバーできることが最終目的である。そこで、本研究を通して開発した多結晶S i T F Tの技術がこの表示レンジでどのように使い分けられるかを検討してみる。

2型以下の小型サイズは主に投射型の拡大投影表示に使われる。これは高密度の微細画素を必要とし、半導

体プロセスに準じて形成するTFTドライバ内蔵の高温多結晶SiTFT (HTPS)には最適の方法である。これについては後に詳述する。一方、低温多結晶SiTFT (LTPS)については、25型以上の大型画面と10型以下の小型に存在価値があると考えている。25型以上になると対象はテレビ画面表示で、しかもワイド画面の高品位テレビ(HDTV)を狙いにしたい。このような超高解像度では走査スピードは10μsecと極めて早く、この期間で4、800画素に書き込みを行う必要がある。a-SiTFTの性能では追いつかなくなると予測している。ここに高スピードのLTPS技術が必要となる。この場合、ドライバ回路は必ずしも内蔵しなくてもよい。

一方、10型以下ではコストの問題から、LTPS技術がa-SiTFTに比べて有利になる。次にこの課題を検証してみる。

4.2 直視型液晶表示における低温多結晶SiTFT技術の位置付け

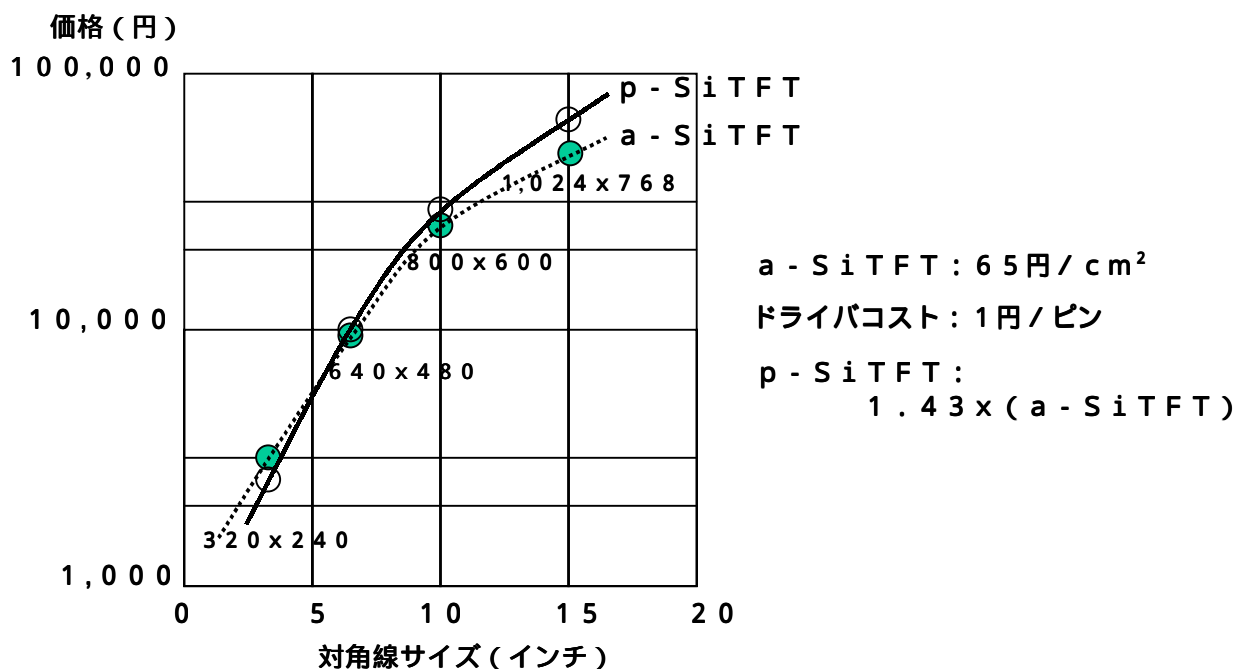
表6-1にa-SiTFTと低温多結晶SiTFT (LTPS)の比較を示す。a-SiTFTは最高350で形成でき生産しやすいが、安定性、特性的には弱い。一方、LTPSはその形成に450は必要になるが、特性・安定性に優れる。キーポイントはその生産性にある。a-SiTFTは5枚のフォトリソで完成する。一方LTPSは9枚必要になる。この差分の4枚は主にイオン打込み工程である。またこの他にLTPSは結晶化工程(レーザー・アニール)など、余分なプロセスを必要とする。これらを含めて総合的にスループット(生産性)を評価すると、LTPSはa-SiTFTの4割多くの付加的な工程を必要とする。歩留りについてはプロセスが複雑なLTPSの方が不利であるが、生産技術が進めばa-SiTFTと同等レベルになると考えてよい。

	a-SiTFT	LTPS
TFTタイプ	nチャンネル	n/pチャンネル
最高プロセス温度	300	450
フォトリソ数	5枚	9枚
移動度 nチャンネル	0.5 cm ² /V·sec	20 - 100 cm ² /V·sec
pチャンネル	-	10 - 50 cm ² /V·sec
TFTドライバ回路	不可	可能
総スループット	1	1/1.43
歩留り	80 - 90%	同等?

表6-1 a-SiTFTと低温多結晶SiTFTの比較

経済的な効果を見るために、TFTドライバを内蔵したLTPSとドライバLSIを外付けしたa-SiTFTとコスト比較した。その結果を第6-12図に示す。ここではごく標準的な条件に従ってa-SiT

F Tの製造コストを65円/cm²、外付けドライバのコストを1円/ピン、L T P Sの製造コストをa - S i T F Tの1.43倍と仮定してドライバ付き液晶パネルのコストを見積った。その結果、この仮定のもとでは6インチより小型ではL T P Sの方が安くできることになる。またL T P Sの生産性が向上すれば、このクロスポイントはより大きなサイズにシフトし、将来は10型以上の超高解像度表示ではL T P Sが有利になるものと期待できる。事実、L T P Sで10型X G A解像度品がある電気メーカによりすでに商品化されている。



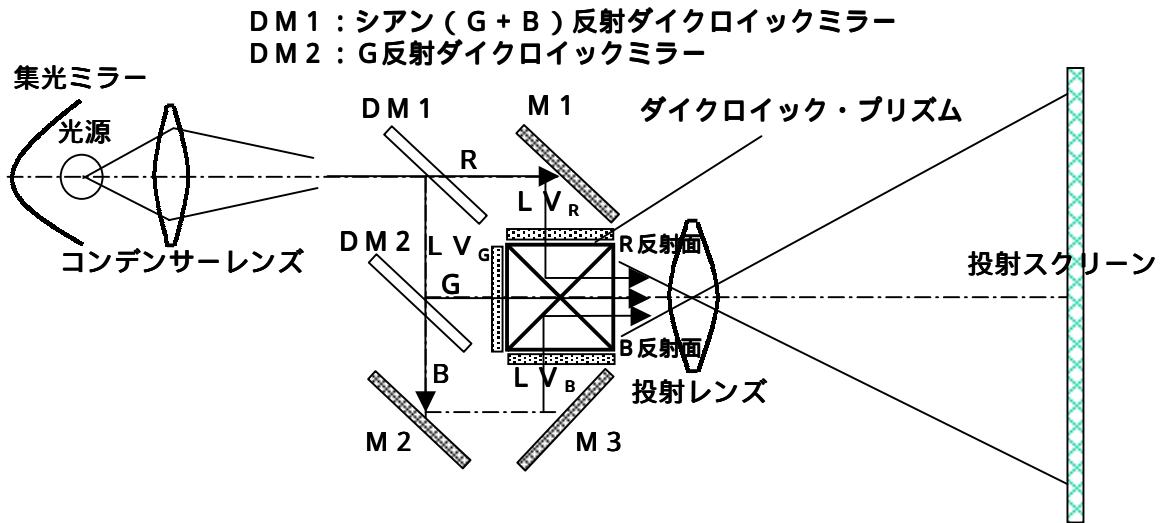
第6-12図 a - S i T F Tと低温多結晶S i T F Tのコスト比較

4.3 T F T液晶パネルを用いた投射型表示の研究

T F T液晶は対角100インチという超大型画面を実現する投射型表示(プロジェクション・ディスプレイ)にも使える。T F T液晶直視型表示の開発を始めた当初から、並行して液晶による大型画面実現にはプロジェクション表示が不可欠な技術であると考えて、実現する方法を模索していた。C R Tを使ったプロジェクション・テレビは存在するが、やはり大きく、重く、また光学的に奥行きが必要であった。一方小型高密度の液晶パネルを使って拡大投影すれば薄型軽量で、壁掛けテレビに近い大型スクリーンが期待できる。このとき周辺回路を内蔵したC T F T構造の多結晶S i T F T液晶パネルを使えば、小型・高密度で革新的な投射型表示ができるはずである。

直視型カラー液晶パネルでは、カラーを再現するために画素内にR G Bカラーフィルタを用いて色画素を平面配置した。この欠点はカラーフィルタで約70%の光が吸収され、光の利用効率が悪いことである。大画面表示の実現ではもっと明るく、輝くようなスクリーンが必要と考えた。この目標実現に向けて新しい方法を創出した。カラーフィルタを用いずに、白色光源を一度R G Bのビームに分解して、その各ビームをライトバルブを通して、そしてそのビームを再合成する方式である。この場合、捨てる光がなく極めて光効率

の高い表示が実現できる。液晶プロジェクタはまさにこの概念を具現化したものである。



第 6 - 1 3 図 TFT 液晶ライトバルブを用いたプロジェクション表示装置

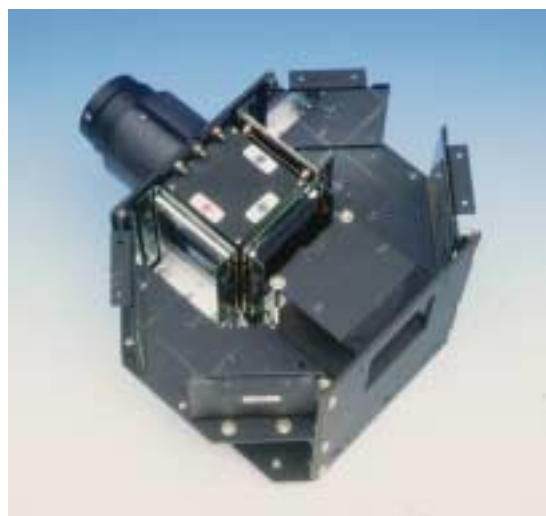
第 6 - 1 3 図は著者らが世界で初めて実現した 3 板式液晶プロジェクタの構造図である。白色光源からの光を集光ミラーとコンデンサー・レンズにより平行ビームを作り出す。次にこの白色ビームをまずダイクロイックミラー DM1 で R 成分を取り出し、R 用ライトバルブ LV_R に導く。DM1 で反射した G と B の成分はダイクロイックミラー DM2 で G のみ反射させ G 用ライトバルブ LV_G に導く。そして DM2 を透過した B 成分はミラー M2, M3 により B 用ライトバルブ LV_B に導かれる。これらの RGB ビームは対応するライトバルブを透過し、キュービク状のダイクロイック・プリズムにて合成される。その後この再合成されたビームは投影レンズによりスクリーン上に画像を映し出す。

RGB の平行ビームを作るためここに用いる光源は、点光源が望ましい。さらに光源には発光効率が高いことに加えて、RGB 成分のバランスがとれたスペクトルをもつこと、などいくつかの厳しい要求があった。様々な光源をテストした結果、「メタルハライド・ランプ (MH ランプ)」が最適という結論に至り、ランプメーカーの協力を得て、液晶プロジェクタ専用の MH ランプを開発した。

3 枚の TFT 液晶パネル (ライトバルブと称する) には RGB の信号が入力される。ここでは駆動回路を集積化したモノクロ多結晶 Si TFT 液晶ライトバルブを使った。対角 1.3 インチに 640×480 という高密度画素のために、外付けの駆動回路は接続できない。そこで本章・第 2 節で述べた C-TFT 構造ですべての駆動回路をガラス基板上に集積化した。因みに画素サイズは $40 \mu\text{m}$ と超微細である。この外観を第 6 - 1 4 図に示す。これはまさに相補構造の高性能多結晶 Si TFT の技術がもたらした全く新しいデバイスであり、これが液晶プロジェクタという全く新しい商品を世に送り出したことになる。

ここで用いたダイクロイック・プリズムは 4 つの三角プリズムの内面にダイクロイック反射膜をコーティングした後に、精密に貼り合わせる。これは TFT ライトバルブと並んで、この液晶プロジェクタの心臓部

であり、従来になかった全く新しい光学デバイスである。この光学系を載せた構造を光学エンジンと名付け、新たに精密光学系の開発を行った。第6 - 15図はこの光学エンジンの外観写真である。



第6 - 14図 TFT液晶ライトバルブの外観写真

第6 - 15図 液晶プロジェクタの光学エンジン部

この多結晶Si TFTとダイクロイック・プリズムの組み合わせは、次に述べる大きな利点がある。

- (1) 光学系が非常にコンパクトで、可搬型プロジェクタを可能にする
- (2) 投射レンズのバックフォーカス長が最短にでき、投射レンズの構成が簡単になりオートズームを可能にする
- (3) RGBに分解し再合成するために光のロスが少なく、高い輝度と色度を可能にする
- (4) 液晶を3枚(3板方式と称する)使うため、スクリーン上の一つの画素がRGBすべて再現できる。

結果として解像度が高く、RGB配列のない見やすい画面を可能にする

従来はプロジェクタあるいはプロジェクション・テレビといえばCRT方式しか存在せず、大きく重くてとても持ち歩けるものでもないし、またスクリーンは常に固定されていた。ところが液晶プロジェクタのこれらの利点は従来のCRTプロジェクタでは出来ないポータブル・プロジェクタを可能にした。この液晶プロジェクタの登場で、ビデオ・プロジェクタの概念を大きく変えることになった。

この最初の試作品は1986年に発表され⁸⁾、超小型ビデオ・プロジェクタとして世界の脚光を浴びた。そして1989年に小型ビデオ・プロジェクタとして世界で初めて商品化に成功した。この時以来、スクリーンを前方に配置するフロント型プロジェクタとして、業務用のプレゼンテーション・ツールに広く用いられるようになった。現在普及している液晶プロジェクタはすべてここに源を發しており、現在では年間200万台、生産額6,000億円の巨大市場を創出するに至った。また現在ではこの技術をリア・プロジェクタに發展させて、薄型で軽量の60型以上の家庭用大画面テレビの開発が進んでいることは周知のとおりである。まさに大型テレビ表示を目標とした本研究の成果が、対角100インチクラスの大型画面まで実現できることを実証したのである。

最後にこの研究成果をベースに開発した液晶プロジェクタの完成品写真を第6 - 16図に、またこのプロジェクタが再生した画像を100インチスクリーンに投影表示した映像を第6 - 17図に示す。



第6 - 16図 液晶プロジェクタの外観写真



第6 - 17図
液晶プロジェクタで再生した100インチ画面

第5節 結言

本研究で得られた成果であるTFTを用いたアクティブ・マトリクス液晶技術を発展させていけば、小型画面（対角1インチ）から大型（対角100インチ）まですべての画面サイズを実現できることを示した。また本研究の成果は、「CRTを置き換える」という命題を達成するのみでなく、CRTでは実現出来なかった新たな応用、市場を生み出すことまで成功した。

この章で得られた成果は以下の通りである。

- (1) nチャンネルとpチャンネルタ結晶Si TFTを同時に形成する相補型TFT(C-TFT)技術を開発し、周辺駆動回路を同一ガラス基板上に集積化することを可能にした。オーバーラップ・ドーピングと名付けたこの新技術により、駆動回路のコスト低減に加えて、高解像度、高密度画素を可能にした。
- (2) 多結晶Si TFTの形成温度を600以下に低減することに成功し、その結果画面の大型化を可能にした。低温形成でも高いTFT性能を確保するために、多結晶Si成長、高品質ゲート酸化膜、ドーピングされた不純物の低温活性化、水素プラズマ処理、の4つについて新しい製法を開発した。高いキャリア移動度を実現するための多結晶Siの結晶成長を促進する方法として、固相成長法を試みた。加えてレーザー・アニール法で更なる性能改善が出来ることを確認した。
- (3) 相補型TFTにより駆動回路を完全に集積化した超小型・微細画素TFT液晶パネルを用いた液晶ビデオ・プロジェクタを開発した。これは光源からの光をRGBの3つのビームに分解し、RGB計3枚のTFT液晶ライトバルブを通して像を形成した後に、ダイクロイック・プリズムでビームを再合成してスクリーン上に投影するものである。このTFTライトバルブとダイクロイック・プリズムの

二つの全く新規なデバイスに加えて、新たに開発したMHランプとの組み合わせで従来にはなかった「ポータブル・プロジェクタ」という商品と事業を創造した。

これらの成果は、第4章で得られたカラー液晶技術に加えて、対角インチから100インチ画面という広いレンジをカバーできるまでに展開することを可能にした。対角10インチまでは低温プロセス多結晶Si TFT(LTPS)を利用して、周辺駆動回路を同一ガラス上に集積化したTFT液晶パネルが有用である。また25インチ以上のハイビジョン対応の液晶画面はその高速動作から多結晶Si TFT技術が有力となる。その中間はアモーフラスSi TFTが使われているが、将来の高解像度時代にはすべてLTPS技術に置き換わる可能性が高い。また40インチ以上では高温プロセス相補型多結晶Si TFTによる3枚の高密度液晶パネルを用いた液晶投射表示(プロジェクション表示)が効果的である。特に40インチから60インチまでの画面サイズでは薄型のボックスに収納したリア・プロジェクタ、60インチ以上はスクリーンを外に設置するフロント・プロジェクタ、というようにすみわけが進むであろう。

このように、著者が開発した高温/低温プロセスTFT液晶技術、直視方式カラー表示技術、及びRGB3板式投射方式、この3つの核技術を利用すれば全てのサイズを実現できることになる。これは当初の目標であった「CRTの置き換え」に加えて、CRTのカテゴリーをさらに広げた新たなディスプレイ商品と市場の創造を達成したことを意味する。

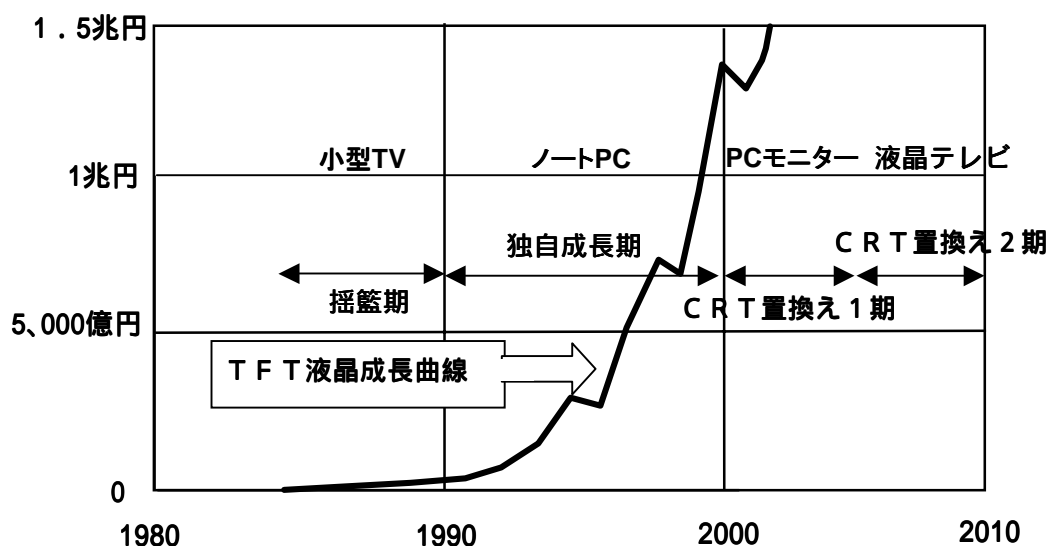
<参考文献>

- 1) 「商品化された液晶ポケットテレビ」、日経エレクトロニクス、1984年9月10日号(No. 351) pp. 211、(1984)
- 2) Sugata, et. al., “A TFT-Addressed Liquid Crystal Color Display”, Proceedings of 3rd International Display Research Conference (Japan Display 83), pp. 206 (1983)
- 3) Morozumi, et. al., “Low Temperature processed Poly Si TFT and Its Application to Large Area LCD”, Proceedings of 6th International Display Research Conference 86 (Japan Display 86), pp. 196 (1986)
- 4) Serikawa, et. al., “Low Temperature Fabrication of High Mobility Poly Si TFTs for Large Area LCDs”, Proceedings of 8th International Display Research Conference 88, pp. 222 (1988)
- 5) Ohshima, et. al. “9.5-in. Poly Si TFT-LCD with New Transistor Configuration”, SID Digest Tech. Papers, pp. 408 (1988)
- 6) L. G. Colgan, et. al., “Optimization of Light-Valve Mirrors”, SID Digest Tech. Papers, pp. 1071 (1998)
- 7) G. H. Moss, et. al., “A High-Luminance Large Screen Projector System Using the Digital Mirror Devices (DMD)”, SID Digest Tech. Papers, pp. 907 (1996)
- 8) S. Morozumi, et. al. , “LCD Full-Color Video Projector”, 1986 SID Symposium Digest of Technical Papers, p. 375 (1986)

第7章 カラーTFT液晶技術による新規産業創出に関する考察

第1節 液晶市場形成の歴史

1983年に発表した世界で初めてのブラウン管を使わないカラーテレビの発表は、計り知れないインパクトを世の中に与え、それを受けて1984年に事業化をスタートした¹⁾。この時に約50億円を投じて、世界で初めてのTFTを製造する工場を立ち上げ、「液晶ポケットテレビ」という名称で世界に向けて出荷を開始した。表示はまだ2型という小さい画面ではあったが、これが大手家電会社に大きな影響を与えた。支柱事業であったテレビ事業が脅かされる可能性があったからである。これを契機に、大手電機メーカーがTFTカラー液晶の生産とそれをういた携帯型テレビの事業に続々と乗り出してくることになる。始めてから15年が経過し、その間の幾多の関係者による事業化努力により、21世紀始めには2兆円を超える産業に成長した。



第7 - 1 図 TFT液晶の成長曲線

第7 - 1 図はこの成長の過程を示している。事業化を始めた84年から80年代末までは、かつて経験のなかったTFTというデバイスを大量生産するためのインフラストラクチャを構築する時代であり、これを「揺籃期」と名づけた。この時代は筆者が開発した多結晶SiTFTと並んで、アモーフスSiTFTが多く登場した²⁾。同時にこれも著者らが世に送り出したMIM型ダイオード³⁾も登場し、同じゴールに向かって多くの関係メーカーがさまざまな新しい試みを発表し、アクティブ・マトリクスカラー液晶技術は百花繚乱であった。この時代の産業規模はせいぜい年間生産額100億円といったところで、より大きな表示画面実現へ向けて日本中が精力を傾けた時代でもあった。90年代に入るとこれらの努力の成果が実を結び、ラップトップPC（パーソナル・コンピュータ）用のカラースクリーンという独壇場を得たTFT液晶は年率30%という勢いで成長していった。この時期を「独自成長期」と名づけた。これによりカラー・ノートパ

ソコンという新たな市場を生み出すとともに、TFT液晶産業は一挙に花形産業となった。日本の大手PCメーカーはこぞってこの分野に積極投資を展開し、世界をリードするに至った。しかしながらこの高度成長は、韓国・台湾勢の注目を浴び、「第2のDRAM」産業として彼らの参入を許すこととなった。生産技術はすでに装置に大きく依存し、資金があれば誰にでもチャンスのある産業になっていった。90年代末になるとノートPCの成長率は鈍化し、巨額の投資を必要とするTFT液晶産業にとって新たな高成長市場が必要となった。ここで液晶モニターが登場した。これはTFT液晶がコストではかなわないとされていたCRTを置き換える初めての市場である。90年代末から低コスト化を急速に進めて、15型を標準とする液晶モニター事業が立ち上がり、今日ではノートPCを台数ベースで抜く勢いにまでなった。この時代を「CRT置き換え第1期」と名づけた。こうして2005年ごろにはPCモニターの半数以上はCRTから液晶に置き換わっているものと予測している。そしてその次に来るものがいよいよ液晶によるテレビの台頭であろう。これを「CRT置き換え第2期」として、2010年ごろには最後の「真空管」であったCRTは姿を消していくことになるだろう。

このように、TFT液晶産業は過去3つの世代を経て、今日では2兆円産業に達した。そこでこの章では各々の時代における産業形態と事業の発展過程を順次考察していく。

第2節 「揺籃期」のTFT液晶事業とインフラストラクチャの構築

著者らが工場を作って立ち上げたのは1984年のことである。まったくといって経験のないTFT素子の製造ラインの構築と生産技術の確立に苦労した時代でもあった。全てのことが新しいことへの挑戦であり、生産システムの確立し、歩留りを改善し生産性を向上していくという努力を軌道に載せるのが課題であった。一つのパネルにつき数万から数十万個の画素を無欠陥で作り上げねばならず、「歩留り」との競争には相当苦労した。きちんとした事業計画を作る以前に、合理的な歩留りで量産できるものかどうかを問われていた。

この時期の事業化へのモチベーションは「CRTテレビへの挑戦」であった。軽薄短小文化をリードしてきた電子機器メーカーは、液晶を使って大手家電メーカーに独占されていたテレビ産業に参入することを狙っていた。それに対し家電メーカーは防戦上液晶テレビの開発をスタートし、「電子機器メーカー vs 家電メーカー」という競争により技術の改善が著しいスピードで進行していった。その結果、製造技術は飛躍的に進歩し、始めは懐疑的であった大手各社も次第にその価値を認めて相次いでTFT液晶の製造ライン投資に踏み切るようになった。この時代の成果は大量生産時代に備えて、次のようなインフラを築き上げたことであった。

(1) ガラス大型角基板に対応する生産装置の開発

主に薄膜の成膜装置⁴⁾と微細パターンを描くためのフォトリソグラフィ装置⁵⁾である。低温成膜の必要性から、半導体膜にはプラズマCVD、絶縁膜にはスパッタが選ばれ、以降の主流装置となった。プラズマ炉やスパッタ装置は幸いなことにアモファスSi太陽電池や光センサで開発されていたので、初期はこの装置形態を踏襲するところとなった。これは縦型炉と呼ばれ、大型トレイに複数のガラス基板を縦型に載せて成膜する方法で、これはごみを出し歩留りを阻害する大きな原因であることが判明し、後にはまったく違った形態へ変化する。

フォトリソグラフィではLSIと同様に、ステッパやミラープロジェクション装置を使って描画サイズの大規模化が試みられた。同時にフォトレジストの塗布や現像する装置も一体となって開発された。この時代には装置メーカーの二人三脚で装置インフラの基礎が出来上がった。

(2) 生産システムの構築と歩留り

生産方式は、まずTFT基板、液晶セル、モジュール組み立て、という3つの性格の異なる工程から来ている。TFT基板工程は半導体工場を模倣して作った。液晶セル工程はそれ以前に存在していたTN液晶の工程をベースに作り上げた。モジュール工程はドライバを接続し、バックライトをはめ込むアセンブリが主体であり、TAB (Tape Automated Bonding) と呼ばれるドライバLSIの圧着工程がキーであった。この中で歩留りの決定要因は主にTFT工程、その次はセル工程であった。特にガラスという絶縁基板を扱うことから静電気破壊は深刻な問題で、次がクリーンルームの中で発生するごみ対策であった。その結果、2型から始まり6型程度の画面は高歩留りで製造できるレベルにまで到達した。

(3) 材料の開発

TFT液晶で用いる材料はほとんどが新しいものばかりで、自社開発はリソースの関係上無理があった。例えばカラーフィルタは自社でも出来ないことはないが(最初は実際にやった)、生産効率やコストを考えると専門メーカーに任せようが得であった。このようにすべてを供給できる体制を作らねばならず、材料メーカーを説得しながら育てていく時代であった。

主要部材であるカラーフィルタ基板、TFT専用の液晶材料、シール材、封止材、スペーサ、配向材、偏光板などのパネル材料、ドライバLSI、バックライトなどのモジュール材料に始まり、TFT製造で使う専用のフォトレジスト、現像・剥離材、エッチング液、などの間接部材に至るまで総動員で材料インフラを作った。その結果、ほとんどの専用材料をこの時代末までに開発を終え、供給体制を築き上げることができた。

この揺籃期に参入していたTFT液晶メーカーはおよそ日本の10社、装置インフラは約30社、材料分野では約50社という大規模産業のピラミッド構造の基礎が出来つつあり、製造技術上の課題は克服され次の成長期を待つことになる。

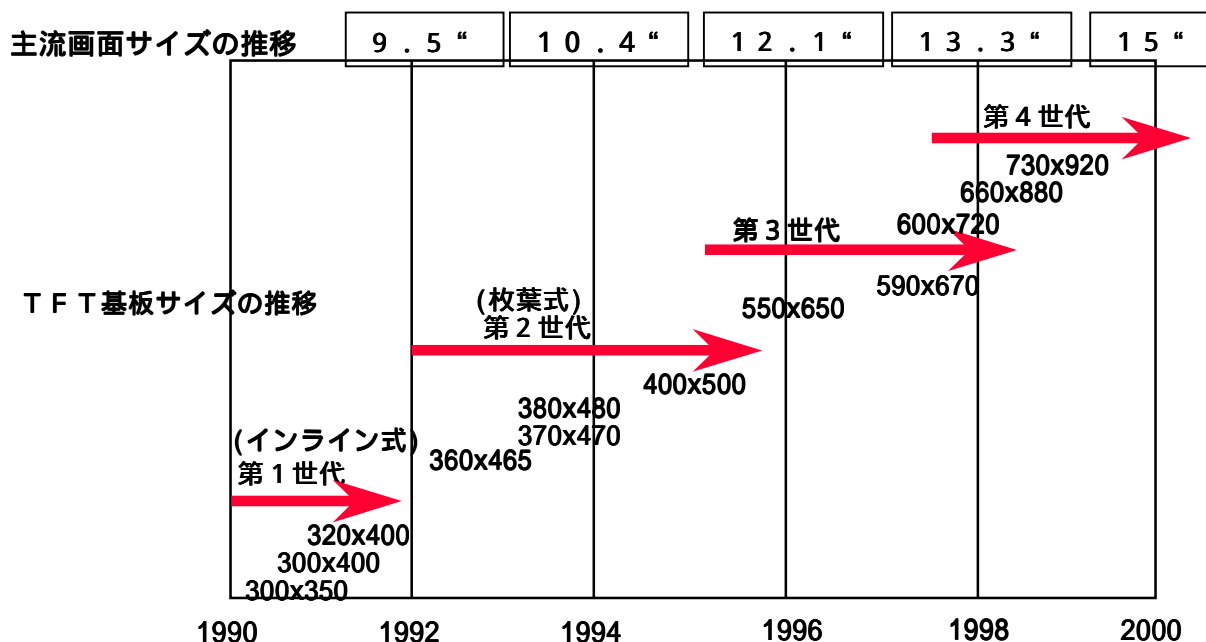
80年代末に襲った円高不況は、製造業の海外生産シフトを余儀なくさせ、CRTも例外でなかった。テレビを得意とするCRTメーカーは生産基地を海外にシフトせざるを得ず、CRT工場の国内の空洞化が進む中、切り札としてカラーTFT液晶に展開しようという作戦に出た。おりしも「ハイビジョンは液晶しかない」というショッキングな雑誌記事が掲載され⁶⁾、この記事に後押しされるように、家電メーカーはTFT液晶の大量生産に向けて投資決断をしていった。

同時にもうひとつの新しい流れがPCによってもたらされる。携帯型PC時代の到来である。80年代始めに登場したラップトップPCは、プラズマ・ディスプレイやモノクロを経て、次第に進化はしてきたが、画面は見にくいモノクロ画面であった。これを大きく変えたのがまずアップル・コンピュータ社であり、次がコンパック・コンピュータ社であった。彼らはラップトップを本格的なパソコンにするためには「カラー画面が必須である」とTFT液晶を手がけている各社を説得して回った。このころは6型程度がようやく製造できる程度で、いきなり大きな画面に行くためには投資金額があまりにも大きく、生産技術も未熟でリス

クが大きすぎると躊躇していた。しかし、8.4型, 9.4型と実用化が進むにつれて⁷⁾、各社ともにカラー液晶がパソコンに本格的に搭載する時代が来ることを疑わなくなった。

第3節 成長期に見る生産技術開発と応用市場の発展

この結果90年の初めに各社が堰を切ったように横並びで大型投資に踏み切り、9.5型と10.4型の生産を始めるようになった。中でも世界ナンバーワンのコンピュータ会社と日本大手電気メーカーで作ったTFT液晶専門の合併会社がこの趨勢を決定づけることになった。この背景は、パソコンメーカーとCRTメーカーの二つの思惑が交差していた。TFT液晶を手がけた大手電気メーカーには二つのグループがあった。「パソコン」事業を積極推進するグループと、「テレビ+CRT」事業の延長線として液晶を手掛けるグループである。パソコンメーカーの立場はアメリカPCメーカーに対抗するために戦略部品となるTFTカラー液晶を自分で手がけて、優位を狙うというどちらかという積極的投資型である。これに対し、CRT産業の転換としてTFT液晶をとらえていた後者はどちらかという「防御型」投資であった。結果的には積極投資型がその後メジャーを握ることになった。

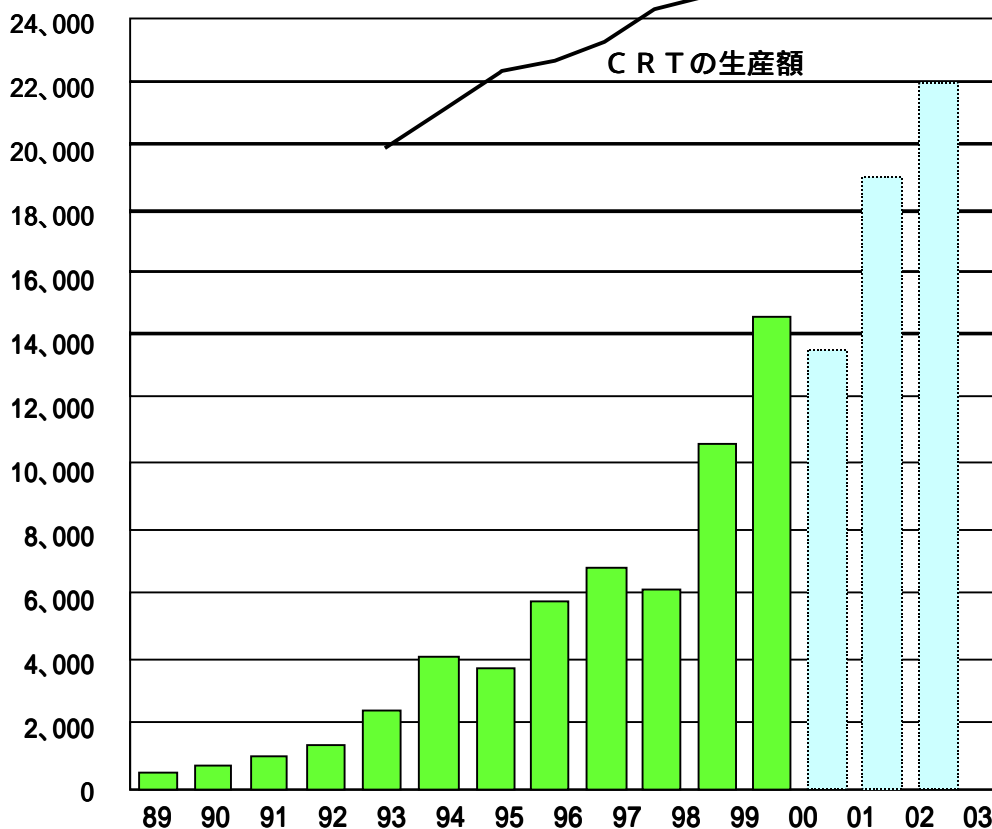


第7-2図 TFTガラス基板サイズと主たる表示が画面サイズの推移

「独自成長期」における急成長は生産技術の急速な改善でもたらされた。この生産技術の革新はTFT製造に用いるガラス基板サイズの推移で読み取ることができる。(第7-2図)基板サイズは生産性を図る重要な指数である。基板サイズが大きいほどパネルの取れ数を増大して生産性を上げ、コストを低減できるわけである。Siウエハのサイズとチップサイズの関係と同じである。80年代末の基板サイズは第1世代(1期)と呼ばれる300mm×350mmから320mm×400mm程度であった。それがノートPC用への投資に踏み切ったときに、360mm×460mmといわれる第2世代(2期)サイズが立ちあがった。ここではサイ

ズのみならず成膜装置がインライン縦型方式から水平で一枚ずつ処理する枚葉方式に変わったことが大きな特徴である⁸⁾。これにより、生産性の大きな向上と高歩留りが実現できることとなった。しかしながらさらなる需要増と低価格化に応えるために基板サイズは3期(550mm×650mm)、3.5期(600mm×720mm)、4期(720mm×930mm)と進むことになる。この間、TFT液晶の画面サイズも第7-2図の上を示すように9.5型(VGA)から、10.4型(VGA)から12.1型(SVGA)、13.3型(XGA)、14.1型(XGA)、そして15型(XGA)というように大画面化が進化してきた。そして現在ではメーターサイズと呼ばれる1mを超える基板サイズ用製造装置がすでにラインに設置されている⁹⁾。

生産額(億円)：TFT液晶の海外生産分は110円@US\$で換算



第7-3図 TFT液晶とCRTの生産額の推移

90年代始めの各社の一斉投資は、年伸び30%という驚異の成長をもたらし、年生産額は80年代末の100億円が、90年代終わりには何と1兆円にまでなった。このTFTカラー液晶を搭載したラップトップPCの登場で、日本ではノートパソコンという名称が定着し、パソコン市場では常に40-50%のシェアを占めるまでに至った。しかしながら大規模産業化と同時に大きな痛手も同時にもたらすこととなった。クリスタルサイクルと呼ばれる景気の波である。第7-3図に示したTFT液晶生産額の推移を見ると、1995年と1998年そして2001年と3年ごとに停滞期を見ることが出来る。これは半導体産業と同様の投資サイクルがもたらす波である。ノートパソコンの需要が高まると、品薄になり価格が高止まり強大な利

益をもたらす。売れば売るほど儲かるから、製造能力を増やして拡大を図るために、新たなラインを作るための投資に走る。日本メーカこのスタートラインに横並びで同時につくことになる。新たな投資をするたびに基板サイズを大きくするから、装置開発期間が長く投資決断から工場の立ち上げまでに約3年かかる。こうして各社が一斉に新ラインを立ち上げると今度は供給過多となり価格は下がり、不況に陥る。そしてまた需要が供給に追いつく成長を待つこととなる。これがほぼ3年サイクルになる理由である。

サイクルがあっても累積で儲かればよいからよいではないかという議論がある。しかしながら見逃せないのはサイクルの度に基板サイズが大きくなり投資額が巨大化していくことである。2期サイズでは約300億円で1ラインを構築できた。ところが4期サイズでは1、500億円必要になる。これが投資リスクが膨大になり、90年代末の資金不足にあえぐ日本メーカを直撃し、韓国の台頭を呼ぶこととなった。しかも日本の高コスト体質はもはや韓国・台湾にコスト競争をできる状況にはない。

急速に普及したカラー・ノートパソコンも90年代終わりにはデスクトップ同様に安定成長期に入り、そして21世紀には入ってTFT液晶産業は新たな局面に入ることになる。一つ目は携帯電話やPDAに代表されるモバイル機器と言われる分野である。ここではディスプレイがデバイスの主役である。もうひとつの一大市場と目されているのが液晶モニターである。98年から始まった15型TFT液晶はその価格低下とともに、急速な普及期に入り、すでに今年1、500万台を越える勢いとなり、「CRT置き換え1期」が始まった。ここで注目できるのは、CRTの置き換えが始まったという事実である。ノートパソコンはいわば液晶の独壇場であり、CRTとの競争は存在しなかった。しかしモニターは明らかにCRTの置き換えであり、著者がはじめに目指したポストCRTの明らかな流れを示している。すなわちCRT置き換えが現実化してきたということである。

第7-3図でわかるように、CRTの生産額は2兆5千億円あたりで飽和している。数量が多少伸びても、単価が下がりが激しく、生産額は増えずに利益を確保すること自体が非常に難しい状況になってきている。一方、停滞しているCRTを尻目に、TFT液晶は90年代に急成長し、2005年までには生産金額ベースではCRTに追いつくだろう。CRTはすでに衰退期に入っている。著者の予測では2000年代半ばにはPCモニターの半分以上は液晶に置き換わる。そしていよいよCRTの最後の砦であったテレビも液晶やプラズマによる本格的置き換えが始まる。これが「CRT置き換え2期」である。こうして筆者が80年代のはじめにTFTカラー液晶表示技術の開発を始める際に目論んだように、CRTを置き換えられるフラット・パネル・ディスプレイとして、TFTカラー液晶が最終目的地に到達するものと考えている。

第4節 TFT液晶産業の特長と特殊性（半導体及びCRT産業との比較）

TFT液晶産業は巨額な投資により機械装置を買い揃えて、製造キャパシティを拡大し、それにより利益を得るという明らかな装置産業である。同じハイテク分野の装置産業である半導体とTFT液晶にはその技術や産業構造上でいくつかの類似点が見られる。事実TFT液晶のメーカによっては技術、市場、あるいは投資判断のポイントの近い半導体と同一事業組織に属しているところが多い。TFT液晶はその一方で、CRTと同じディスプレイ産業にも属し、CRT事業と同一事業形態をとっているメーカもある。さらに、T

F T液晶の後工程はアッセンブルが主体で、これは労働集約型産業でもある。このように、T F T液晶産業は従来にない新しい形態をとっている。そこで、ここではT F T液晶産業を半導体及びC R T産業と比較しながら、その産業構造の特長と特殊性について考察する。

	TFT 液晶	半導体 (DRAM)	CRT
市場	ノート PC、 PC モニター	PC 全般	PC モニター テレビ
生産能力拡大	ステップ型	ステップ型	漸増型
投資サイクル	2.5 - 3年	2.5 - 3年	1 - 1.5年
投資額	500 - 1,500億円	1,500 - 3,000億円	100 - 200億円程度
製品柔軟性	最適画面サイズの製品に 限定	最適ディメンジョンの製品 に限定	品種の切り替え容易

表7 - 1 T F T液晶、半導体、C R T産業の比較

T F T液晶と半導体 (D R A M) 及びC R Tの産業的な特徴を比較したものが表7 - 1である。まずT F T液晶もD R A Mも少品種の標準品大量に生産販売する。これは市場が両者ともに主たる用途がパソコンであることに由来する。量が多ければ多いほど生産コストを下げることができ、市場シェアをあげて収益性が向上する。従ってシェアが取れない会社は脱落していくことになる。両者ともに、設備投資の波による、シリコンサイクル、クリスタルサイクルといった景気のうねりを持つことも共通している。製造能力が段階的にしか増やせないことが主要因である。一方、C R Tの場合は設備投資額はT F T液晶の1 / 10以下で、しかも漸増的に設備能力をあげていくことができる。市場の需要に対して比較的早く対応でき、波は緩やかである。T F T液晶の主たる市場がノート P Cの時代はC R Tとの競合は発生しない。ところが市場がP Cモニターに移ると、両者が交錯することになるT F T液晶は設備産業であるから、そのキャパシティをフルに活用し稼働率を上げないと意味がないから、多少採算性に問題があっても稼働させることが最優先となる。一方C R Tは稼働に比較的柔軟に対応できるため、「おとなしい決断」、すなわち赤字でも数を取りに行くことはしない。従ってこの環境下では背水の陣を引くT F T液晶に勢いがあると言える。

T F T液晶は単一品種・大量生産という形態ではD R A Mに近い構造をもつ。しかしながらこのコストや付加価値の構造、あるいは投資に対するリターン (R O I) にはその違いがある。投資額の絶対値は異なるもの、投資効率と呼ばれる指標が一つの目安になる。これは投資をした結果、売上げがどれだけ増やせるかという指数である。

まず仮に15型液晶を生産する工場を新規に作るとする。ガラス基板サイズは第4世代である660mm x 880mmを用いることとする。投入能力は表7 - 2に示すように、ガラス基板5万枚(15型換算で30万枚)の工場をつくと、工場建屋(土地は含まない)、付帯設備、クリーンルーム、製造設備、管理システム、など総計で1,000億円ほど必要になる。歩留まりを80%と想定すると、工場出荷数は月24

万パネルで、その単価を5万円とすれば月の売りが120億円、年間で1,440億円となり、投資効率は1.44ということになる。もし売価が3万円まで下がってしまうと、年売上げは864億円で、投資効率は0.86に低下する。

ガラス基板サイズ	660mm x 880mm
パネル面付数	6枚
ガラス生産能力	5万基板/月
歩留まり	80%
出荷数	24万パネル/月
単価	5万円(3万円)
月売上	120億円(72億円)

表7-2 680mm x 880mmガラスを使ったTFT液晶生産性の評価

これを単純化してDRAMと比較したのが表7-3である。前述の計算でTFT液晶の投資効率を1.5として置いている。DRAMの投資効率は年々低下し、近年では1を切り0.8程度といわれている。この指数だけ見る限りはTFT液晶の方に分があるように見えるが、先ほどのように売価が下がると一挙に1を割ることになる。最近は両者ともに供給過剰から価格が著しく低下し、この指数はかなり悪化している。例えば15型液晶は今や取引価格が200US\$ (約2万5千円)であるから、一挙に半分になってしまっている。

	TFT液晶	DRAM
投資額	500 - 1,500億円	1,500 - 3,000億円
投資効率	1.5倍	0.8倍
部材費比率	50 - 60%	30%
償却費率	20 - 25%	30 - 40%

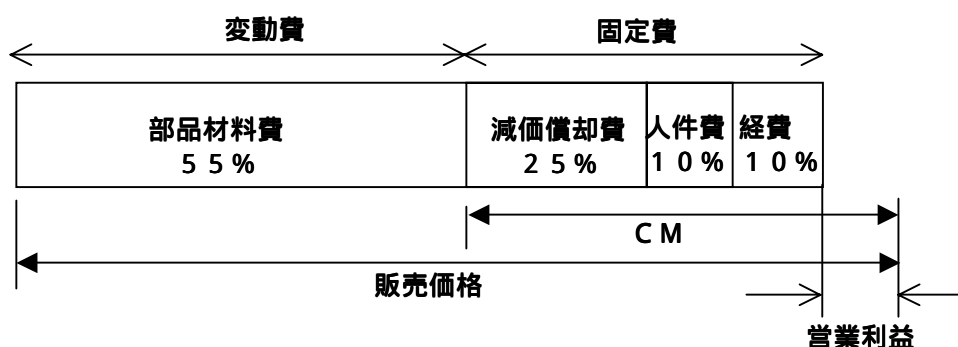
表7-3 TFT液晶とDRAMにおける事業構造の比較

もう一つ、DRAMとTFT液晶で重要な違いは、コストに占める部材費率と償却比率の違いである。TFT液晶では、カラーフィルタを始めとし、バックライト、ドライバLSIなど周辺に高価な部材を必要とし、そのコストに占める比率は表7-3で示すように50%を超える。その一方でTFT液晶の償却負担はDRAMより少ない。(償却年数は同じ5年)従ってネット・キャッシュフローで付加価値を評価すると、DRAMとほぼ同水準になる。また価格変動が大きいことに対し、部材費はドラスティックには変わらない

から、T F T液晶の方が価格変動に弱い構造で、リスクが高い産業であるといえる。換言すればT F T液晶は見かけの売上げは大きい、内部留保分が少なく、価格変動に対して脆弱といえる。

第5節 コスト構造分析と市場競争力に関する考察

T F T液晶のコスト構造を簡単に分析したものが第7 - 4図である。当然液晶のサイズや解像度、スペックなどで違うが、ここではもっとも標準的に使われている15型XGAディスプレイを引き合いに出した。部材費がおよそ55%を占め、固定費が残りの45%である。固定費の中身は、減価償却費が25%、人件費が10%、その他経費が10%である。販売価格から部材費を引いたものが限界利益(CM)であり、これが45%確保できればブレイク・イーブン(BE)ということになる。固定費は操業度に大きく依存し、その意味で生産量を能力目一杯まで引き上げれば、固定費はそれに依りて低下し、利益が膨らむことになる。これはDRAMも含めた設備産業すべてにいえることであり、このために最初は採算性を度外視してまでも操業度を第一優先構造で過当競争を繰り返す原因である。



第7 - 4図 15型T F T液晶のコスト構造

第7 - 5図はここ5年間の15型T F T液晶の価格の推移を示している。液晶モニター事業を始めた1998年にはその価格は600 - 700USドルであり、出荷量は年間数十万台程度であった。生産設備が整い、多量に供給できるようになった1999年から2000年にかけて年間出荷数量は100万台を超えた。しかし価格はそれでも450 - 500ドルにあり、特に2000年前半までは生産数量は増えていくものの、品不足から価格が安定していた。ところが2000年後半から供給量が一挙に拡大し、市場に液晶が溢れる状況になると、価格が一挙に低落し始め200ドルまでに下がってしまった。実に平均年低下率は25%である。一方、その部材費の推移を見ていくと、98年当時が350ドルで、現在で180ドル程度である。これは約15%の低下率で、販売価格と部品価格に大きな齟齬をきたすようになってきた。もっとも直近の200ドルはあまりにも行きすぎた価格で、これは当初のトレンドから2003年価格と予測していた数字である。従って需要が旺盛に戻り、需給バランスが取れてくると、図に示すように250ドル程度に戻るものと考えられる。



第7 - 5図 15型TFT液晶の価格推移

少なくとも価格が500ドルの水準にあったときは10 - 15%の適正利益が取れており、採算性のよい事業として位置付けられていた。しかしながらハイテク製品は波こそあれ、最終製品の価格推移と普及率に連動して必ず低下傾向を示す。TFT液晶では過去の経験から、価格は年率ほぼ20%で下がってきており、同じ利益を確保するためには生産コストを同じ率で下げていかなければならないという宿命にある。そこでコスト要因を分析し、低減する方策について考えてみる。

(1) 変動費 (材料費)

過去の材料費の低減で大きく貢献したのは数量的な拡大であった。何ごとにも数が増えれば生産効率が向上し、価格は低下する。この数量拡大で過去年率20%近く部材費を下げてきた。これ以外に有力なのは、部材を海外で調達することである。ドライバLSIは台湾製が始めており、日本製より30%以上安い。バックライトも台湾製・中国製が使われ始めた。ガラス基板やカラーフィルタ・偏光板など、主要部材も台湾製が立ちあがる日が近い。平均で見ても日本製より20%ほどのコストダウンを期待できる。

もう一つの低減要素は無駄な消費量を減らすことである。間接部材は当然として、直接材料も歩留り落ちで消費するものが多い。歩留りを限りなく100%に近づける改善のみならず、部材のリサイクルも効果がある。あと10%はこの改善で下げることが必要であろう。

(2) 固定費

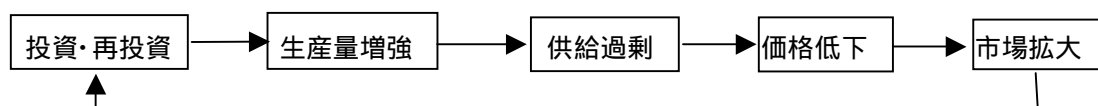
固定費の中では何とんでも減価償却費の占める割合が大きい。これは投資生産性に絡む大きな問題である。同じ投資額からどれだけ多くの液晶パネルを生産できるかが鍵である。例えば15型液晶の生産性を2倍にすれば、単純に固定費は半分近くになる。

ガラス基板の大型化：各世代ごとに基板サイズは1.5倍になってきた。これで50%生産性を向上できる最も効果的な方法である。しかしながらサイズはすでに1m近くになっており、装置の開発コストが増大し、潤沢な資金を有するメーカーのみ可能なリスクの高いアプローチとなった。

スループットの改善：サイクルタイムの改善、工程の短縮、稼働率の向上、歩留まり、などによりアウトプットを増やす方法で、特にサイクルタイムの改善は重要である。現在成膜工程は平均90秒、フォトリソグラフィ工程は60秒が目安となっているが、これから1秒でも低減していく地道な努力が必要である。

償却年数と転用：日本では5年定率償却が多く採用されている。年償却率は36.5%である。従って5年経てば償却費はほぼゼロになるから、同じ工場をできるだけ長く稼働すればよい。しかしながら半導体と異なるのは、市場が常に大型でハイ・スペックの製品にシフトしていくことである。一つの工場を5年以上安定して稼働を続けるのは難しい。多くの場合、対象製品をローエンド・マーケットに転換しようとするが、これに適合した市場が存在しない。

以上の分析結果から見て、一つの結論が引き出せる。量を拡大することのみが固定費も材料費も低減できる効果的な方法ということである。すなわち、シェアの多いプレーヤほどコスト競争力を持つという原理である。材料費は当然のことながら量を多く使っている方がより低価格で購入できる。出荷量が多い方が固定費は下げられる。シェアをもつメーカーは資金力があるから、生産性をあげるためにより大型の基板サイズに投資ができる。その結果、生産キャパシティは一挙に増大する。基板サイズが大きくなった分、固定費を下げられるから、市場競争力が増して市場シェアはますます高くなる。すなわち、シェアが高いほどコストを下げられ、価格競争力を背景にますます市場占有率が上がり、その結果、そこで得られた資金を次の再投資にまわせる。シェアがない会社は再投資ができない。シェアが競争力そのものになり、その格差が拡大するということである。最終的にはDRAMと同様に、TFT液晶も淘汰が起り始める。



第7-6図 TFT液晶における投資サイクル

この意味で、市場シェアをいかに勝ち取るか、そのためには的確なタイミングで資金調達をし、投資を始めること、それが戦略の分かれ目になる。第7-6図に示すように、投資をして生産量を増強すると、同じタイミングで他社も全く同じことをやるから供給過剰になり、価格が大幅にドロップする。しかし、この価格の低下は市場を拡大する原動力にもなる。この結果、数量不足に陥り、再投資が必要になってくる。市場拡大のためにはこのクリスタルサイクルは必要悪かもしれない。

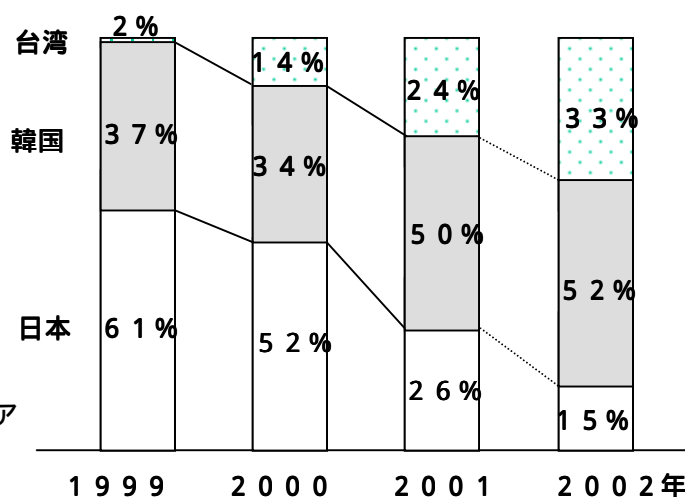
投資から次の投資までのサイクルはおよそ3年である。シェアをとるためには他の誰よりも早く準備をすすめ、いち早く供給形態を作り上げて市場の需要が高まるのを待たねばならない。市場が拡大基調に入り、供給が不十分な時にこそ、キャパを持ったものが優位に立つ。この意味では価格が低下して供給過剰状態で次の投資決断をすることが絶妙のタイミングである。しかしこのタイミングが最もリスクが高い。このリスクとクリスタルサイクルの波の苦しさに耐えられる資金力のある会社で、かつ経営陣がTFT液晶に強い意

志を持った会社のみがシェアを拡大し生き延びることができる。TFT液晶産業はすでにこの段階に入り、これが韓国と台湾の台頭を許し、日本のTFT液晶が衰退期に入った背景である。

第6節 台頭する韓国・台湾と日本復活シナリオに関する考察

TFT液晶産業が大規模化するに従い、日本の液晶メーカはTFT液晶の投資リスク負担に耐えられなくなってきた。DRAMで成功体験のある日本の大手半導体メーカでさえ、90年代末の不況で資金調達力が低下してきたり、あるいは欧米型の短期利益追求型の経営に変わってきたり、このまま続けることに難色を示し始めた。その躊躇を見せ始めた日本メーカにとって代わって台頭を始めたのが韓国であり、その次が台湾である。

第7-7図はTFT液晶生産額に占める日本、韓国、台湾のシェアの推移を示している。韓国は90年代前半にDRAMビジネスで成功を遂げ、ポストDRAMとして狙ったのがTFT液晶である。彼らはDRAMの経験からどうしたら成功できるか知っていた。市場シェアをナンバーワンにすることが勝つ秘訣という、徹底した市場シェア作戦に出た。あらゆるリソースをここに懸け、日本に追いつき追い越す作戦に出た。技術はすべて日本のコピーから始まり、一挙に製造技術を成熟化させた。その結果、第3.5世代ラインを成功裏に立ち上げた韓国勢は90年代末には30%ものシェアをとることに成功した。これは日本メーカがリスクを回避するために緩やかな段階的投資を行ったのに対し、韓国勢は一挙に巨額の投資を実行したためである。彼らが成功したもう一つの秘訣は徹底した低コスト化である。主要部材をことごとく国産化し、低コストで供給できる体制をとった。同時に日本より安い労務費やオーバーヘッドにより、価格競争力を一挙につけて、世界のプライス・リーダーとなった。



第7-7図
大型TFT液晶パネルにおける国別生産シェア

一方台湾は世界のパソコン供給基地としてその力を蓄え、その事業収入から得られた豊富な資金でパソコンの主要部品となったTFT液晶の製造を狙った。台湾の強みは資金力に加え、韓国と違い自国内にパソコンという有力市場を併せ持つこと、そして低賃金に支えられた低コストの製造インフラ、そしてストックオ

プシオンなどによるベンチャー精神を踏襲した独自の経営手法にある。技術は日本からの支援を頼んだ。日本はすでに韓国との競争に負けつつあることを自覚し、その中核技術を台湾に移すことに合意した。その技術移転料でつぎ込んだ開発費を少しでも元を取ろうと考えたのだ。この結果スタートして2年という短期間で世界の20%を超えるシェアをとるに至った。その結果、現在TFT液晶では「韓国」対「台湾」という覇権争いになった。

こうして日本はTFT液晶の生産拠点として衰退の過程に入ってしまった。10社以上存在した日本のTFT液晶メーカーは、現実にはアクティブに活動を続けているのはすでに3社程度に絞られた。このまま手をこまねいては日本で生まれたTFT液晶産業が衰退し、そして日本から消えさせることになってしまう。そこで日本の液晶産業を生まれ変わらせる復活のシナリオを考察してみる。

- (1) パソコンに決別し、新たな市場を狙って新規な技術で新分野を切り開く。これには二つのシナリオがある。一つはもっと大型化を進めて20型以上の液晶テレビ事業を確立する。もう一つは逆に小型化に目を向けて、低消費電力で高性能化できる多結晶SiTFT技術を用いて立ち上がりつつあるモバイル市場を制覇する。
- (2) このためにはこの分野に確信をもって、他国の追随を許さない技術開発への集中投資と、それをベースにした生産拠点を確立する必要がある。とくに技術で絶対に追いつかれないという自信が持てるほどの研究開発投資を行わねばならない。
- (3) 生産技術は成熟の過程にあり、装置さえあれば誰でも作れる時代に入ってきた。製造で差別化することはすでに困難な時代である。21世紀は製品で差別化する時代であると著者は確信している。液晶パネルのみならず、周辺LSI、実装を含めたトータル・ソリューションでいかにハイ・パフォーマンスの製品を提供できるかで、この後の勝負は決まっていく。韓国・台湾は単一技術・単一製品であれば日本を凌ぐことはできるが、総合的にバランスのとれた製品では日本にはかなわない。

このシナリオを現実のものとするためには、日本はいかにつくるかという製造技術から離れて、いかによりよい製品を提供できるかという製品技術に注力する必要がある。日本のTFT液晶産業は、「製造技術」から「製品技術」へと変わることにより、日本に新しいビジネスチャンスをもたらすものと考えられる。

第7節 結言

本研究の成果であるTFTを用いたカラー液晶表示は、1984年の商品化を契機に大手電気メーカーがこぞって参入し、90年代にはノートPC成長の波に乗って年率30%という急成長を遂げ、この15年で2兆円にも手が届く産業にまで発展した。そして、90年代末に始まった液晶モニターの商品化により着実にCRTモニターの置き換えが進みつつある。さらに5年後には最終目的であるテレビの世界でもCRTが液晶に置き換わることになる。まさに本研究の成果であるTFTカラー液晶が開発当初に夢見たとおり、「CRTを置き換えられるフラット・パネル・ディスプレイ」となったわけである。

しかしながら、こうして生まれて育ったTFT液晶産業はDRAMと同じような装置産業化し、3年ごとに需給関係が逆転するクリスタルサイクルにより厳しい事業環境を経験してきた。そして市場シェアが競争

力となる淘汰の時代を迎えて、日本大手企業は次第にこのクリスタルサイクルに耐えられなくなり、その覇権がリソースを大量に持つ韓国、そして台湾に移りつつある。このままでは日本が生み・育てた T F T 液晶産業が消え行く運命になってしまう。

そこで日本の T F T 液晶産業構造を最発展させるためのシナリオについて考察した。まず事業のスタンスを P C 市場からシフトし、T F T 液晶の次の新しい市場を創造すること、それに向けて新技術の開発にリソースをつぎ込むこと、そして付加価値の高い優れた製品を生み出すこと、に注力することが必要である。グローバル化した液晶産業の中で日本独自のポジションを築き上げるためには、「製造技術」ではなく、製品で差をつける「製品技術」に磨きをかける必要がある。

<参考文献>

- 1) 「商品化された液晶ポケットテレビ」、日経エレクトロニクス 9月10日号(No.361)、pp. 211(1984)
- 2) Katagishi, et al., "A New Driving Technique for Flicker-Free Full-Resolution LC-TV", SID Symposium Digest Tech. Papers, pp. 285 (1986)
- 3) Niwa, et. al. "LCTV Addressed by MIM Devices", SID Symposium Digest Tech. Papers, pp. 304 (1984)
- 4) 「パターニング技術の課題を抽出、露光機は目的により使い分け」フラットパネル・ディスプレイ92、日経マイクロデバイス編(日経BP社)、pp.166(1992)
- 5) 「成膜のセルフクリーニングは不可避、スループットを3-5倍に」、同上、pp.176
- 6) 「ハイビジョンは液晶しかない」、日経マイクロデバイス、1987年1月号(No.19)、pp.40
- 7) 「アクティブ・マトリクス・カラー液晶パネル、大型化に向けてじっくり前進」、日経エレクトロニクス、1988年7月25日号(No.452)、pp.179
- 8) 「次世代への発展を目指すT F T液晶生産の姿」、フラットパネル・ディスプレイ1996、日経マイクロデバイス編(日経BP社)、pp.178(1996)
「アモーフラスSi T F T液晶、2005年には30型を10万円で生産する」、フラットパネル・ディスプレイ1999、日経マイクロデバイス編(日経BP社)、pp.118(1999)
- 9) 「ノートP Cの要求を見直し、T F T液晶の今後の開発指針を構築へ」、フラットパネル・ディスプレイ1995、日経マイクロデバイス編(日経BP社)、pp.142(1995)

第8章 第2の事業機会を捉えた新しいビジネス・モデルの提言と実践

第1節 緒言

70年代から始まった日本の高度成長は、日本の経済力を高めたが、同時に円高をもたらした。80年代にはこの傾向は顕著になり、輸出が増えるにつれて円は高くなり、これに対して輸出競争力を保つために懸命なコスト低減が行われた。しかしながら円が対米ドル100円を切るようになると、もはや国内生産では対処できず、製造業の海外シフトが始まった。日本の高コスト体質に製造業は見切りをつけ始めた。この流れは90年代に入っても止まることはなく、労働人口の第2次産業からの移動は現在まで続き、いまや第3次産業（サービス業）の就労率は80%近いと言われている。

経済バブルが弾けた同時に、日本の産業は円高と同時に何回かの不況の波にもまれて、製造業の企業経営マインドが変わり始めた。それまでは日本の長期的視点に立った経営、短期的な利益を追求しない、高度な品質管理、など、世界に賞賛された日本的経営であったが、90年代に入るとこの評価は一変した。それまでの従業員に対する平等的処遇や低利益経営は「物を作る」という製造業に最適な仕組みを作り上げてきたが、90年代の経営風土の変化はとりもなおさず日本が優位を誇ってきた高品質・大量生産という製造業に最適の環境を放棄することとなった。いかに作るかの時代が終わり、何を作るかが問われるようになってきた。

このように日本の産業が大きく変わりつつある時代にありながら、90年当初からTFT液晶は急成長を遂げてきた。円高不況に伴い生産の海外シフトが進む危機感の中で、成長できうる数少ない産業として各関連企業が投資を続けてきたからである。TFT液晶は日本で生まれ、日本で育った日本独自の産業として注目を浴びるようになった。しかしながらそれは長く続かず、いまや他の業種同様に構造転換を迫られる普通の産業の一つになってしまった。しかしながら地盤沈下する日本の製造業あって、TFT液晶はまだ日本に大きな可能性を残している。市場は成長トレンドに乗っている。産業形態の変革を迫られている今こそが、新たなTFT液晶産業をスタートさせる絶好の機会である。

この章では、新たなビジネスチャンスが生まれつつある現在を、80年台半ばの創業期に次ぐ「第2の事業機会」と位置付け、そこにふさわしいビジネス・モデルを提案する。それは従来の大企業・大資本中心ではなく、製品技術を重視したベンチャー事業である。そしてこのモデルに沿って事業展開を実践し、このモデルが機能することを証明し、最終的には日本にこのモデルを定着させることを狙う。

第2節 「第2の事業機会」期の背景と産業形態

9.5型から始まったTFT液晶の大量生産は、12.1型の時代、すなわちガラス基板サイズいえば第3世代(550mm×650mm)までは日本が主導権を握っていた。ところが日本に追いつくべくリソースを集中投入してきた韓国は、1997年について日本を追い抜くことになった。3.5世代といわれる720

mm×600mm ガラス基板を独自に開発し、13.3型パネルを世界で先駆けてノートパソコン用の量産を立ち上げ、一気に日本を抜き去っていった。

これは次の二つのことを意味する。

製造技術の成熟化：すなわち装置と資金があれば物を作れる

TFT液晶が限定供給の戦略商品から、単一商品、大量生産のきくコモディティ商品となったこの結果、DRAMと同様に、あれだけ優位にたっていた日本のTFT液晶はコスト競争力を失い、シェアを韓国メーカーにとられていく。同時に日本を襲った不況の波と経営体質の変化は、思い切った投資決断ができず、徐々に投資能力を奪っていった。そしてついに第4世代に至っては完全に韓国に覇権を譲り、日本ではもはやそれに追従することさえできなくなってしまった。一方1998年には豊富な資金を有する台湾勢が参入した。投資能力を失いつつあった日本勢は、台湾に技術移転を行い、その見返りに移転料を受け取った。こうして日本の市場シェアはどんどん低下し、ドロップアウトするメーカーさえ出てきた。日本のTFT液晶メーカーにとっては厳しい淘汰の時代を迎えたと言えよう。

これは日本の製造業に総じて言えることであるが、今まで見てきた産業構造の変化に伴い、今の日本に相応しい新しい形態が必要になるということである。日本の産業構造が変わろうとしている今が、危機ではなくTFT液晶産業に新しいビジネス・モデルを導入して生まれ変わらせる好機、すなわちTFT液晶の「第2の事業機会」期と理解したい。

新しいビジネス・モデルの研究にあたって、アメリカ、韓国、台湾、など海外の産業形態を考察することが一つのヒントになりうる。

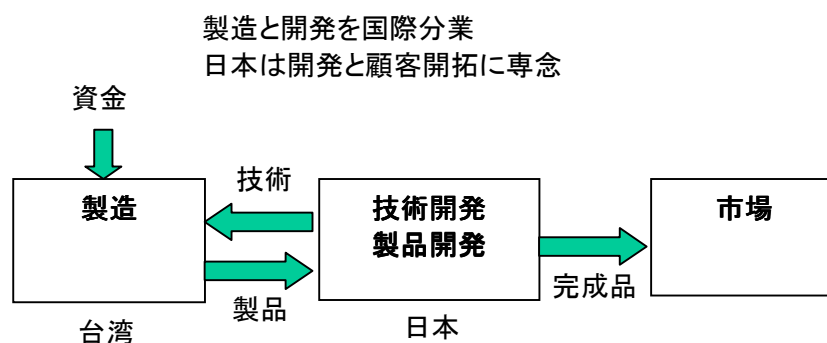
- (1) アメリカは80年代に製造業の覇権を日本に奪われてからその構造変化をハイテクサービス産業に求め、見事に花開いた。特にアメリカがリードするIT産業はその代表例である。ハードウェアの生産は低コストの生産基地にアウトソースして、製品企画、ソフトウェアやサービス・流通にフォーカスし、これにより世界の富を集中させることに成功した。この場合の付加価値は高度なIT技術に裏付けられたサービス、すなわち3次産業である。
- (2) 一方、韓国を成功に導いたのはDRAMに代表されるように、利益の上がる一つの産業にリソースを集中し、徹底的にシェアを拡大するという戦略である。あくまでも基本は製造業で、シェアをとることによりコストで競争できる体質を作り上げることである。経営的構造は大企業型である。資金は財閥系企業に集中し、すべて部品から完成品までをカバーする垂直統合構造である。
- (3) それに対し、台湾は一言で言えばアメリカ製造業の受け皿としてOEMビジネスに徹し、低コスト競争力を武器に成長してきた。その企業体質はベンチャー的で、起業意欲の強いものが資金を得て、OEMをベースに次々と新興事業を立ち上げてきた。

韓国は日本型産業構造に近く、産業の変化に対する柔軟性に欠け、基本的には将来は日本と同様の製造業の崩壊リスクを抱えているといえる。参考になるのは、アメリカ型と台湾型である。アメリカの場合、付加価値の源泉をサービスにシフトはしているが、ハードウェアを忘れたわけではない。ハード・ソフトを含めてトータルで製品企画し、そのうちのハードの製造部門を切り離しただけである。マーケティングから製品企画を戦略的にコントロールしている。一方、台湾はOEMによるモノ作りを得意としているが、資金調達

から市場開拓まで小組織で行うベンチャー的経営で成り立っている。新しいビジネス・モデルを検討するにあたって、この両者の利点を抽出して融合した「アメリカ+台湾」型にヒントがあると考えた。

第3節 国際分業をベースとする新しいビジネス・モデルの提言と展開コンセプト

TFT液晶で日本が再び世界のリーダーシップをとり、主体的な役割を果たしてためには、
従来のノートパソコンや液晶モニターに代わり得る新しい市場を作る
技術開発で先行し、次世代の新しい技術を作り、他をリードする
ことが必要であることは第7章で指摘した。しかしこれだけでは従来と同じように時間の問題ですぐに追い
つかれる。従って、これらに加えて、
これを活かす新しいビジネス・モデルを作り上げる
ところまで踏み込む必要があると考える。そこで著者が考えたのは第8-1図に模式化して示した国際分業
をベースとするモデルで、従来の付加価値構造を変えることを期待している。



第8-1図 国際分業をベースとする新しいビジネス・モデル

このベースは技術開発、製品開発は日本、TFT液晶パネルの製造拠点は台湾、という役割分担を行うことにある。従来のTFT産業では、技術開発から製造販売までが一つの組織内に集積した、いわゆる縦型構造になっていた。この新しいモデルは、これを今度は水平展開して製造と製品開発を二つに分けて、お互いに台湾-日本で分担し合うものである。ちなみにこのような分業は日本と韓国では成り立たない。なぜならば韓国と日本は互いに事業形態が相似しており、お互いの強み・弱みが重複しているために、補完関係にならないからである。それに対し日本と台湾はジグソーパズルのように見事にはまりあい、お互いの強みを発揮した補完関係が成り立つのである。

このモデルの特徴と構造は整理すると次のようになる。

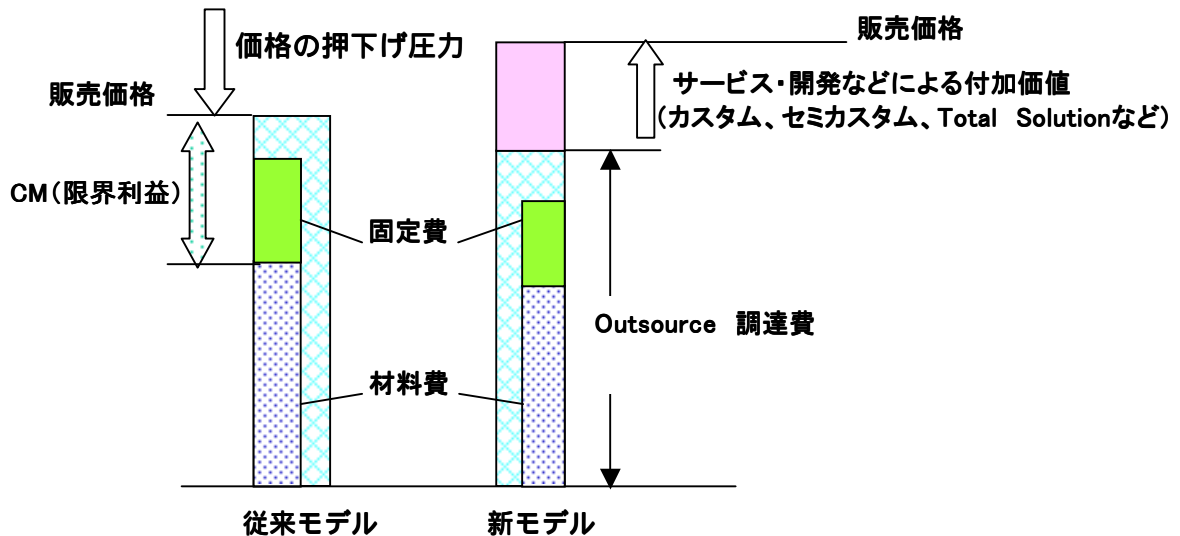
Capital Intensive な製造投資は資金力のある台湾が実行する

Intellectual Intensive な製品技術の開発は先端技術と進んだ材料インフラをもつ日本が行う

台湾は低コストの製造を活かし、製造キャパシティを確保し、製造により付加価値を得る

日本は製品に新しい特徴を載せて、それにより付加価値を得る。

すなわち、日本は製品技術、台湾は製造技術を各々のコア・コンピテンスとするということである。



第8 - 2図 新しいビジネス・モデルにおける付加価値構造

このモデルにおける付加価値構造を第8 - 2図に示す。従来モデルは日本における垂直統合型TFT液晶生産のコスト構造を示している。材料費や人件費などの固定費は比較的高く、販売価格が製造コストより高いうちは事業が維持できるが、現在のような供給過剰に陥り価格が大幅に低下すると事業継続が難しくなる。一方、新モデルでは固定費、材料費ともに日本より安い台湾で行う。その台湾にアウトソースした液晶パネルに新たな特徴や性能を加えることで付加価値を確保する。すなわち調達コストを下げ、かつ付加価値を増やして販売価格を上げる。この差分が新しいしかも大きな付加価値を生むことになる。

台湾で生産するTFT液晶パネルは標準品であり、これに顧客が希望する機能や新しい特徴を付け加えて販売する。顧客の個別のニーズに対応するセミカスタム、フルカスタムを基本として、標準品ではできないサービスを顧客に提供する。顧客はこの個別のサービス、製品の特徴に対し対価を払うことになる。仕様が個別対応をしているために、標準品と違い、顧客は他社製品への切り替えが容易にはできない。価格が乱高下することもなくなる。多品種の管理は大変になるが、付加価値を安定して得ることができる。これは技術とサービスを結びつけた「2.5次産業」とも言える。

このモデルを成功に導くためには、いくつかの条件がある。

- (1) 個別仕様・差別化仕様を要求する合理的な市場が存在すること
- (2) 差別化仕様を実現できる新しい技術が開発できること
- (3) 製品開発や技術開発で顧客をサポート出来る体制ができること

すなわち、「市場」「技術」「事業システム」の3つである。これを実際に遂行しうる計画に展開するために、まずコンセプト作りを行った。表8 - 1は新しいビジネス・モデルの実践コンセプトを従来モデルに比較し

て示している。

従来モデルではコモディティ製品として少品種大量生産をベースとし、その主たる応用市場はPCである。これに対し新モデルはカスタム、セミカスタム製品をベースとし、応用市場として立ち上がりつつあるモバイルと呼ばれる分野を対象とした。この市場は90年代末にインターネットやローカルネットワークの発達により急成長している市場である。従来モデルが標準品の大量生産が基本とすれば、新市場はカスタムをベースとする。それだけに製品技術を問われることになる。

この市場規模は現在約3,000億円、将来は1兆円規模に成長すると期待されている。製品は液晶ディスプレイが製品の顔であり、キーデバイスでなる。この分野では液晶ディスプレイに従来にない高度な性能を要求する。明るく見やすく、しかも消費電力を極小に抑えなければならない。その上で周辺を小型コンパクトに軽量に収めて、持ち運びやすくしなければいけない。それを可能にする技術が本研究で進めてきた「低温多結晶SiTFT」であり、「反射型TFT液晶」技術である。

従来モデル	新モデル
コモディティ製品 少品種、大量生産 価格圧力強い 市場競争激しく、不安定	カスタム、セミカスタム、周辺集積化 多品種、少量・中量・大量 価格より性能重視 需要は安定
市場規模 約2兆円 ノートPC、液晶モニター、液晶テレビ	市場規模 約3,000億円 携帯電話、PDA、携帯ゲーム機、などのモバイル用途 電話、セキュリティ機器、車載機器、などの小型端末 FA、ME、Banking、などのCommercial用途
投資資金能力と市場コントロール 大量生産による価格低減力	Outsourceとの緊密な関係(技術指導、など) 低消費電力・コンパクト実装技術(低温p-SiTFT、反射型、など) 周辺設計技術(半導体、パネル、PCBの三身一体化技術) 顧客開拓能力(マーケティング)

表8 - 1 新しいビジネス・モデルの展開分野

第4節 基本事業戦略の策定

モバイル市場はTFT液晶にとって新しい可能性をもたらすばかりでなく、カスタム性の高い仕様を要求すること、高度な製品技術を要求すること、など前節で述べたわれわれの新しいビジネス・モデルを適應する絶好の市場であることが分かる。

- (1) この分野は日本の製品技術が世界的な競争力を残している
- (2) モバイル市場が立ちあがりつつある絶好機である
- (3) 少量多品種でカスタム、セミカスタムが多い

(4) 顧客はソリューション型の提案を期待している

そこで著者はモバイル市場に的を絞り、新しいビジネス・モデルを具体的に展開するために次のような基本戦略を策定した。

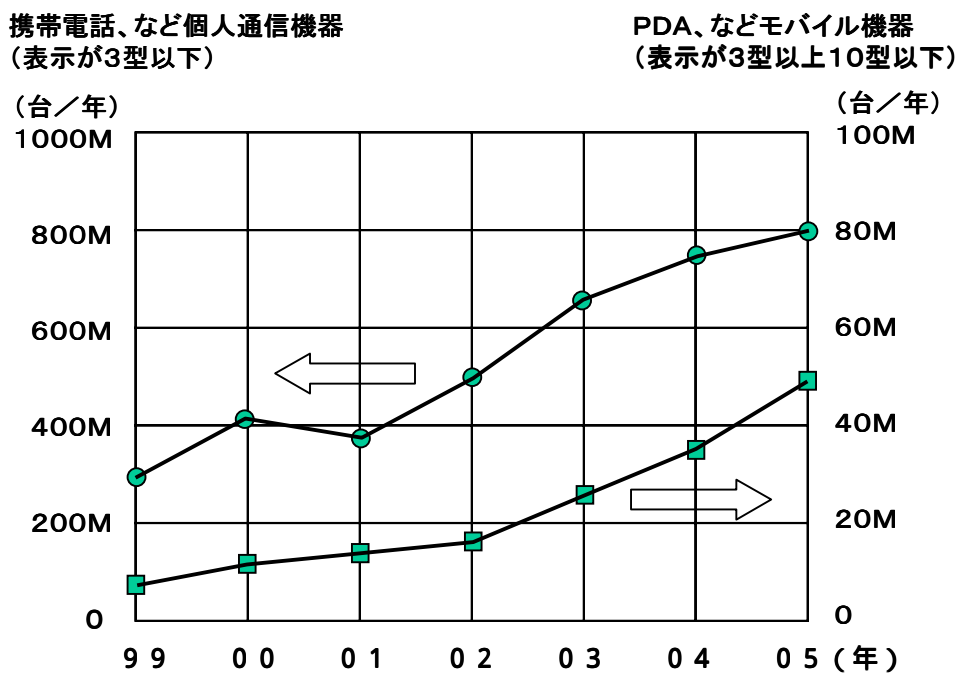
戦略1：モバイル機器用の TFT 液晶に適した技術として、低消費電力を実現できる「反射型液晶」と高機能を集積できる「低温多結晶 Si TFT」の二つを新技術開発の核に据える。

戦略2：この二つの技術を日本で開発を進め、それを製造する技術を台湾の製造パートナーに移転する。台湾パートナーはその技術をベースに投資を行う。

戦略3：これらの先端機器の発信元である日本のユーザあるいはサプライヤとアライアンスを組み、技術開発、市場開拓を共同で行う。

戦略4：日本での市場で基盤ができた後に、ワールド・ワイド展開する。

著者らはこれの実践に向けて、1999年10月に京都府長岡京市を本社とする株式会社「クリスタージュ」(英文名：Crystage Incorporation)を資本金1,000万円で設立した。これは「液晶(Liquid Crystal)が創造する高度な映像(Image)」を想定して作り出した造語(フランス語読みとした)である。同時に台湾の TFT 液晶会社の老舗、Prime View International (PVI社)と密接な提携関係を結び、日本-台湾での国際分業モデルを構築しつつある。これによりモバイル用 TFT 液晶の立ち上げを日本側がリードしていく仕組みができあがりつつある。



第8-3図 モバイル機器の大まかな生産数量予測

第5節 モバイル機器用液晶ディスプレイの市場分析

「モバイル」というのはここ2年ほどで登場した言葉で、正確な定義はないがごく小型で気軽に持ち運びできる個人用の情報機器、インターネット、などのネットワークに接続できる通信機器などを指す。具体的には携帯電話、Smart Phone、PDA (Personal Digital Assistance) などを含み、通信機能、小型ディスプレイ、超小型キーボードもしくはタッチキー、を備えている。第8-3図はこのモバイル機器の代表製品である携帯電話などの個人用通信機器(画面サイズが3型以下)とPDAなどのパーソナル情報機器(画面サイズが3型以上)の生産数量の予測を示す。どちらもここ数年で驚異的な成長が期待されている商品である。携帯電話は世界で年4億台を越す出荷台数になった。またPDAは年間2千万台を超える勢いで、将来はノートパソコンを凌ぐ台数になると予測されている。これらの機器は大容量メモリーを内蔵し、通信機能を通して、画像伝送、ホームページやデータベースへのアクセス、GPSによる位置情報検索、など人間が移動する際に必要になるほとんどの機能をメモ帳ほどの小型でコンパクトな機器に集積することになる。

これらの機器ではディスプレイはマン・マシン・インターフェイスの中核デバイスである。ここに使われている液晶画面のサイズは電話では対角2型、PDAやスマートフォンでは4型、高機能パッドでは6型、と比較的小型表示を利用している。ここに用いる液晶画面はかつては単純なモノクロSTN液晶であったが、通信機能が充実し情報が高度化するにつれて鮮やかなTFTカラー表示への要求が強くなってきている。これからはこれらの機器に搭載されている多くの画面はカラー表示になり、膨大なTFT液晶が必要になるものと期待されている。2005年におけるTFTカラー液晶を搭載したモバイル機器生産量は携帯電話機で5億台、PDAで3千万台と予測している。各々の液晶モジュールの単価を、1,000円と3,000円と見積もれば、液晶出荷額はほぼ6,000億円に達する。これはTFT液晶生産額の20%を占めるところまで成長することを意味する。

この用途における市場、性能要求、あるいはそのトレンド見ると、今までのPCを主体としたTFT液晶事業とその性格が大きく異なることがわかる。

機器の用途、仕様が千差万別でディスプレイの標準化できない。ここに使う液晶画面はカスタム化が必要になる。

徹底した低消費電力化が必要である。小型のバッテリーでできるだけ長時間(10時間以上)持たせることが目標である。

画面はカラーで見やすいものである。ただし使用環境は暗い夜の室内から明るい昼の太陽下まで幅広くどんな環境でも見えるものではなくてはならない。

高度な画像表示が必要で、各色6bitの諸調制御と200dpi(dot-per-inch)程度の高い解像度が必要になる。

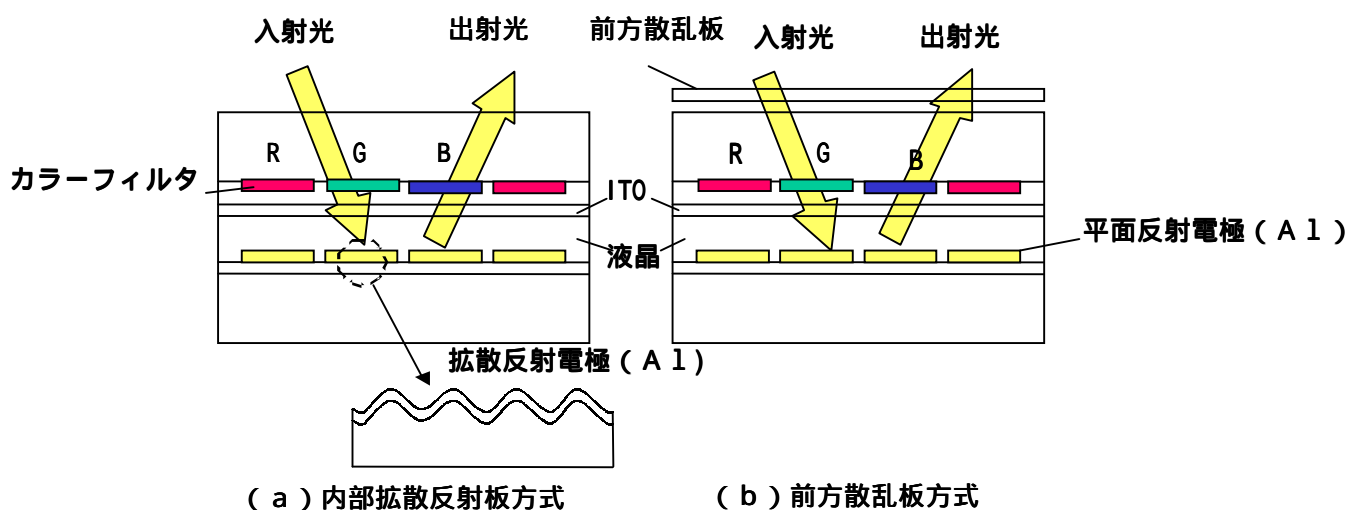
表示モジュールの外形は、画面有効サイズに対する周辺サイズを極小化し、画面率を極大化しなければならない。これは周辺部品を超小型・高密度で実装しなければならないことを意味する。

表示モジュールは極力薄く、軽量化しなければならない。このためガラス基板の厚みも0.5mm以下という極薄になる。

ここでPDAを例にとって液晶ディスプレイの価格目標を議論する。PDAの普及価格帯は200 - 300 USドルであり、ローエンドでは100ドル台のものもあり、平均価格は200ドルと推定される。通常、これらの機器の製造コストに占めるディスプレイの割合は20%であるから、工場出荷価格は市販価格の70%として、TFT液晶ディスプレイに求められる製品価格は28ドル(およそ3,000円)である。現在はPDA用TFT液晶の製造コストは約6,000円ほどで、この画面を搭載したPDAは市販価格が500ドル近辺である。従って、TFT液晶を普及帯域に使うためにはその製造コストを現在の半分の3,000円しなければならない。

第6節 技術開発計画

モバイル用TFT液晶のコアとなる技術は、低消費電力を達成するための「反射型カラー表示」とコンパクトで低コストのモジュールを提供する「低温多結晶Si TFT」である。クリスタージュ社はこれらの先端的な技術開発に台湾PVI社と共同で積極的に取り組み、すでにおよそ20件の特許を日本で申請している。



第8 - 4図 反射型カラー表示TFT液晶パネルの構造

反射型液晶は従来の透過型液晶と異なり、第8 - 4図のような構造になっている。透過型では常にバックライトを点灯して表示しており、このバックライトが液晶モジュール消費電力の70 - 80%を占めている。これに対しTFT画素電極をITO透過電極からA1やAg系の反射電極に変えた反射型ではこのバックライトの電力を節約でき、消費電力を1/5以下に低減できる。さらに暗環境に備えて表示面側にフロントライトを配置する。このように反射型表示は透過型と異なり、外部から入射する光を利用するために、この外光を効率的に集める工夫が必要になる。時には指向性の強い外光であり、時にはどこの方向からも満遍なく来る散乱光である。その両者に対して、光を効果的に集光し、表示正面側に出射させると明るい表地面ができることは過去の研究からわかっている¹⁾。実は著者が80年初期に初めて試作した、本研究を始めるきっかけ

となった腕時計テレビのモノクロ反射画面にこの技術についてはすでに研究済みであったからである²⁾。この反射型液晶の技術が20年の時間ギャップを超えてようやく日の目を見るのである。

反射表示面を見やすく明るくするために、2つの工夫を凝らした。一つは反射電極面を拡散反射板にすることである。これは反射面に数μmのランダムな凹凸を形成する方法である。もう一つの方法は、表示上面に散乱板を用いることである。これは指向性の高い光であっても表示内部で効果的に散乱し、どの方向から見ても明るく見せるのに効果がある。これらの技術を使って開発した2型の携帯電話用TFT液晶パネルの外観写真を第8-5図に示す。この液晶パネルはクリスタージュ社が日本の顧客と共同で開発したカスタム品である。

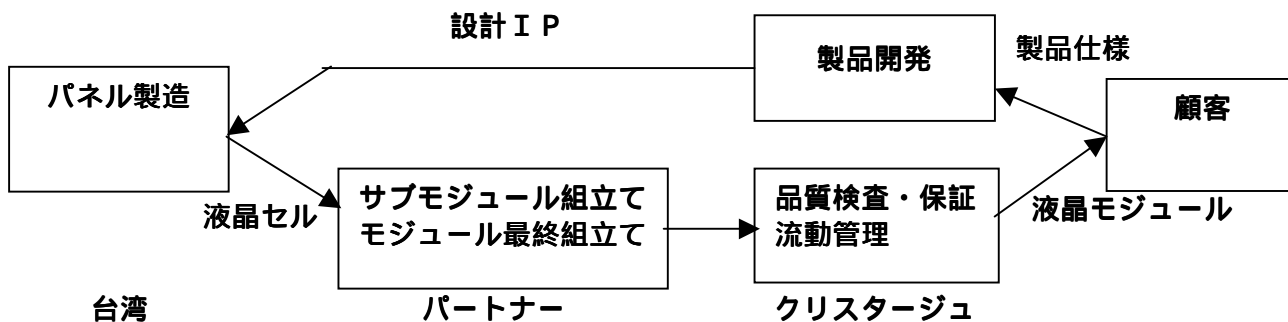
もう一つの核技術である多結晶SiTFT技術については、第6章で述べてあるように、ガラス基板上に相補型構造のTFTを用いてドライバやインターフェイスなどの周辺回路を組み込み、薄く小さくコンパクトで高機能な液晶表示モジュールを実現することを狙う。



第8-5図 新しく開発した携帯電話用2型カラー反射型TFT液晶パネル

第7節 事業の形態と計画

このビジネス・モデルを実践するにあたって、想定している事業形態を第8-5図に示す。上側が製品開発の流れを、下側が製造・物流のフローを示している。



第8-5図 想定している物流形態

顧客から製品仕様が提示されると、それをもとに製品開発をクリスタージュ社にて行う。その設計をもとに部品開発をベンダーに発注するとともに、液晶セル(TFT工程を経てセル工程まで終了したもの:ベアセルと定義する)に関わるIPを台湾TFT液晶製造会社に渡し、製造を委託する。出来上がったTFT液晶パネルはパートナーとなるアッセンブリ会社に引き継がれ、ここにカスタム、あるいは準カスタム化するためにドライバLSI、コントローラ/インターフェイス基板の接続、バックライト(フロントライト)などを装着し、クリスタージュ社が検査と品質保証をした上で顧客に届ける。ケースによってはクリスタージュ社はサブ組立てまでを行い、顧客が最終アッセンブリを行うこともある。アッセンブリについては、少量の場合は日本、量が多い場合は中国生産基地を使う予定である。

	開発期	事業立上げ期		事業発展期	
	2000-2001	2002	2003	2004	2005
販売個数	技術開発	50k	200k	600k	2M
平均単価(円)	顧客開拓	4,000	3,000	2,500	2,000
売上げ(億円)		2	6	15	40
目標営業利益	製品開発	0	3%	5%	10%

表8-2 目標とする事業規模

表8-2はここで目標としている事業の規模を示している。現在は技術開発と顧客開拓を精力的に行っており、具体的な事業展開は2002年から始まる。2005年には売上げ40億円、営業利益を10%を目標としている。技術開発、製品開発、顧客での評価、など事業を立ち上げるのは時間を要し、その間のリスクも大きい。ひとたび生まれれば大きな成長を遂げることができるポテンシャルを持っている。

この事業展開における粗利は約25%を見込んでいる。これがこのビジネス・モデルにおける付加価値である。製品に新たな特徴を付け加えることにより、従来の液晶事業よりも大きな付加価値が取れることを狙っている。固定費は売上の15%を占め、そのほとんどが人件費であり、投資は限定的なものしか行わない。2005年には仕入れ額は30億円に達し、資金回転を3ヶ月とすれば約5億円のランニング・キャッシュが必要になる。この資金調達の方法として、増資と借入れの二つがあるが、基本的には増資をしながら事業規模拡大を図る。そして次のステップとして「株式の上場」を目指し、より大きな事業資金を手に入れて積極的な事業拡大が図れる環境を作っていく。

これらの事業運営を支える柱は人材である。経験ある優秀な人材の採用が大きな鍵を握る。幸い現在はベンチャー企業に対して理解が深まり、人材確保がしやすい環境になってきた。このベンチャーの理念、目標が明確に説明でき、それなりの実績があれば優秀な人材は確保できると考えている。同時に将来の株式公開を見越したストックオプション制度の導入は優秀な人材確保にも役立つはずである。

第8節 競合分析とリスク分析

新しいビジネス・モデルの展開にあたって、市場での競合とそれに伴うリスクについて考察する。まずよく使われるSWOT (strength, weakness, opportunity, and thread) 分析を試みた。これは事業のポジショニングを明確にし、その競合とリスク分析から具体的な戦術を事業計画に反映するために有効な方法である。第8 - 3表はこのSWOT分析結果を示している。

Strength (強み)	Weakness (弱み)
<p>原価力のある台湾の製造キャパを使える</p> <p>最先端技術を顧客に提供できる</p> <p>きめ細かいサービスが可能</p> <p>付加価値が高い</p>	<p>十分なリソースがない</p> <p>知名度が低い</p> <p>特許競合に弱い</p>
Opportunity (機会)	Thread (脅威)
<p>モバイル市場が立ち上がりつつある</p> <p>顧客はカスタム商品を求めている</p> <p>競合で低価格化が進行している</p>	<p>市場参入メーカーが増えている</p> <p>不景気により新機種開発が遅れている</p> <p>為替・株式の環境が変化しつつある</p> <p>予測できない環境変化がある</p>

表8 - 3 ビジネス・モデルにおけるSWOT分析

強みはコスト力のある台湾の液晶工場を利用し、大きな企業ではできない顧客の個別のニーズにマッチできる製品開発である。またモバイル市場が立ち上がりつつあり、顧客はカスタム製品を求めている。この二つがうまく絡み合えばビジネスチャンスをもにすることができる。

その一方で、大手液晶メーカー相手に激しい競合が発生する。モバイル市場は誰もが注目する成長分野であり、大手液晶メーカーもリソースを集中してシェア確保を狙っている。このような競合環境下では「弱み」に示したように、知名度が低いこと、大手企業に比べてリソースが少ないこと、工業所有権がまだ少ないことが弱点になる。そこでこの大手液晶メーカーと競争しても勝てる戦略が必要になる。

- (1) 大手メーカーができないきめ細かい顧客サポートをできるようにする。大型ビジネスは大手も一生懸命やるが、量の少ない準大手顧客へのサポートは十分でない。従って、ニッチ市場から入り込み、顧客に密着した製品設計サービスで地歩を固めて、そして拡大していくことを考える。
- (2) TFT液晶のみでなく、それを使いこなすための周辺、いわゆるトータル・ソリューションを提供する。多くの顧客は液晶を使いこなした経験がないから、新しい顧客を開拓するためにはこれは大

きな武器となる。トータル・ソリューション・ビジネスは付加価値も上げられるという利点もある。
このために L S I デザインハウス、P C B 実装メーカーとタイアップしていく

- (3) 力のある会社とアライアンスを結ぶ。このときのパートナーは、営業力があること、資金力があること、社内に T F T 液晶を必要とする製品を持っていること、などが挙げられる。
- (4) 徹底した原価力を持って、価格で対抗していく。台湾のファウンドリーは垂直統合型企業の大手企業にコストで対抗できる。
- (5) 固有の技術をしっかりと確立し、権利化する。低温多結晶 S i T F T における高品質酸化膜技術は、高信頼性の液晶を提供できるし、明るい反射型技術は見た目で差別化できる。これらの技術で差別化を図るとともに、しっかりと権利を確立していく。もちろん他社は T F T 液晶に関する他の技術を持っているから、彼らも我々を特許で攻めるだろう。しかし、一部にでも有用な I P を持っていれば、小は大に対し圧倒的に有利になる。

次に「脅威」すなわちリスクについては、このビジネス・モデル自身が大きな投資を必要としないから基本的に少ないものと理解している。あえて言えば外的な経済要因が大きい。例えば現在の不況である。とにかく世界的に消費が落ち込み、物が動かないと、これは直接売上げの低下につながる。特にキャッシュの縛りは大きく、運転資金を借入金に頼ると、売上げが落ち込んだ時点でキャッシュをショートさせ、たちまち倒産に追い込まれる。このリスクヘッジのためには、あくまでも増資により資金調達をすることが望ましい。また為替変動は大きな影響を与えかねない。台湾の会社から仕入れはドルベースで、日本の客先向けへは円ベースになる。円とドルの関係が変動すれば収支に大きな影響を与える。もちろん為替変動をヘッジする手段は今日で当たり前になっているから、これも大きな脅威にはならないだろう。

第9節 T F T 液晶の新しいビジネス・モデルと半導体ファブレスとの比較

ここでこのモデルの妥当性をもう一度考えるために、半導体産業との比較して見る。日本の半導体産業が低迷していることは周知の事実である。これは世界的な不況が襲っていることにもよるが、それだけではなく根の深い問題をはらんでいるものと推測する。日本の企業構造はすべからく垂直統合で、すべての事業を同じものさしで運営している。しかしながらこの変化の大きい時代にこのような経営手法がほころびを見せ始めている。半導体もその例に漏れず、構造的な問題をはらんでいるのではないかと考える。

半導体はよく言われるように装置産業である。従って稼働を高めないと投資資金が回収できない。従って DRAM のような単品で大規模できるものが利益をもたらしやすい。現に 8 0 年代半ばから 9 0 年半ばまでは DRAM で日本の半導体産業は潤った。ところが韓国やアメリカの DRAM 専業メーカーが出始めるとコストでかなわなくなり、悲鳴をあげた。その結果 DRAM から撤退し、デジタル家電や通信に活路を求め始めた。しかし問題は、DRAM と異なり、これらの分野は品種数を増やさないと数は増えない。設計部門をどんどん拡大しなければ、工場稼働率を向上できないことになる。このジレンマから抜けだせないのが日本である。

一方、台湾は水平分業へと向かった。ウェハー工程、検査、実装、設計、という日本では集中していた機

能を専門企業に分解したのである。設計はデザインハウス、検査はテストハウス、ウェハー工程はファウンドリー、というように分解し、それぞれがどこの注文でも受けられるようにし、稼働率を高めることに成功し、コスト競争で優位に立ったわけである。

ここで提案した新しい TFT 液晶ビジネス・モデルは、この半導体モデルに似ている。TFT 基板とパネルの製造が半導体で言えばウェハー工程で、モジュールが実装である。生産を委託する TFT パネル工程はまさに台湾へのファウンドリーであり、日本ベンチャーはデザインハウスとして機能することになる。日本の TFT 液晶メーカーは韓国・台湾とコストで立ち行かなくなり、早晚垂直競合が崩れることになる。DRAM と同列視されるパソコン用液晶はすでに日本はほとんど撤退を余儀なくされた。次に日本が勝てる製品があるとすればテレビか、モバイルかということになるが、やがては追いつかれることは目に見えている。投資をして大きな生産能力を確保しても、それを埋められる製品がないとやっていけないし、大きな投資もできなくなっていること、できてもそれを 100%活用できるほどコスト競争力がなくなっていること、から半導体の二の舞になることは目に見えている。

一方、ここで提案した新しいビジネス・モデルで見たときの比較はどうだろうか。半導体で実装は標準化されている。ここにカスタム化する余地はない。一方、TFT 液晶では液晶セルに加えて、モジュールがカスタム化のポイントであり、付加価値の源泉である。従って、デザインハウスの役割はチップの設計と異なり、表示モジュールそのものに新しい仕様、機能を付け加えるのである。ツールが標準化されているわけでもない。ここに経験と知識が必要で、これらに卓越した者のみがこの事業を立ち上げられる理由がある。

第二に、半導体ファウンドリーではプロセス・パラメーターやデザインルールは誰にでも公開されるが、TFT 液晶では各社のノーハウがあり、公開されることはない。TFT や液晶パネルの製造に関する深い知識経験がないとデザインハウスは成り立たない。

半導体のデザインハウスがそうであるように、TFT 液晶のデザインハウスも大きな資金を必要としない。知識と経験と度胸のあるものなら誰でも始めることができる。その意味では日本の TFT 液晶産業を受け継いでいくためには、このような TFT 液晶デザインハウスがいくつも立ち上がり、活性化していくことが必要と考える。

第 10 節 結言

筆者は本研究の技術成果である TFT カラー液晶技術をベースに、80 年代半ばに TFT 液晶の事業化を行った。そして 90 年代には大手電気メーカーの参入により TFT 液晶は急成長を遂げた。しかしながら TFT 液晶は供給が豊富になったことで戦略部品からコモディティ部品に变じ、日本企業はその産業携帯の転換を迫られる時代になった。この構造変換期を第 2 の事業機会と捉えて、新しいビジネス・モデルを提言し、実践することを決意した。

従来のモデルが大手企業を中心とした垂直統合型とすれば、新しいモデルは「製造」と「製品開発」を分離して日本 台湾間での国際分業を基本とするものである。台湾の資金力と低コスト生産力を活かし、日本の優れた先端製品開発力とを補間・融和させることを目的としている。TFT 液晶を台湾から低コストで調達し、

そこに新しいフィーチャーを載せて先端的な製品を顧客に提供することで付加価値を生むことができる。

新しいビジネス・モデル実践のために、将来巨大化すると期待されている「モバイル」市場にターゲットを当てた。この市場は従来にない新しい性能を要求し、またカスタム志向が強く、それを実現させるためには「反射型液晶」と「低温多結晶S i T F T」の二つの新技術が必要となる。モバイル市場はまさに立ち上がりつつあり、この新しいビジネス・モデルにとって今が実践のタイミングでもある。

この実践のために、高知工科大学・起業家コース・加納教授指導のもとに株式会社「クリスタージュ」を1999年に設立し、モバイル市場に向けた次世代「多結晶S i T F T」と「反射型液晶」の二つの技術開発への取り組みを開始した。同時に台湾のT F T液晶メーカ・P V I社と提携して、技術支援と製品開発を共同で行っている。2005年には40億円の売上げを達成し、その後技術ベンチャー企業として株式の上場を果たすのが目標である。

構造転換を迫られている日本の産業にとって、従来の大企業中心体質からの脱皮が鍵である。そのためにもこのような新しいビジネス・モデルの登場と実践が不可欠である。

< 参考文献 >

- 1) N. Sugiura and T. Uchida, “Designing Bright Reflective Full-Color LCDs Using an Optimized Reflector”, SID Symposium Digest Tech. Papers, pp. 1011 (1997)
- 2) M. Hosokawa, et. al., “Dichroic Guest-Host Active Matrix Video Display”, SID 1981 SID Digest Tech. Papers, pp. 114 (1981)

第9章 あとがき

本論分の命題は、CRTを凌ぐフルカラー表示の平面ディスプレイ、すなわち「壁掛けテレビ」技術を開発し、その事業化を通してCRTの置換えを促進する、ということであった。本研究の成果である多結晶Si TFTを用いたアクティブ・マトリクスカラー液晶表示は、その命題に応えられる技術として著者が全精力を傾注して開発したものである。本研究成果を礎にしたTFTカラー液晶の創出により、カラーノート・パソコンが誕生し、そして液晶モニター、液晶大型テレビへと発展を続け、ポストCRTはTFTカラー液晶と誰もが認めるようになった。当初に掲げた命題に十二分の解を提供したものと自負している。

本研究の最初のアプローチは低電力・薄型の「液晶」を利用することに始まり、それをいかに高品位のフルカラー表示にまで高めるかということであった。せいぜい時計や電卓のうす暗い白黒表示しか出来なかった液晶を使って、CRT並のフルカラー画像を実現するわけであるから、目標達成のためには幾多の斬新なアイデアと試行を必要とした。明るさを変調する機能と色を発生する機能を分離することを基本原理として、次に挙げる3つの要素技術とその組み合わせ構造を創出し、それによって高品位のカラー画像を液晶ディスプレイ上に再現した。

- (1) 数万以上の液晶画素を高速、高コントラストで駆動する多結晶Si薄膜トランジスタ(TFT)
- (2) 液晶画素にRGBカラー・エレメントを付加するカラーフィルタ
- (3) 液晶パネルに高輝度、高色度画像を再現させるための薄型バックライト

TFTについては、安定で高性能化が期待できる多結晶Si薄膜に着目し、超薄多結晶Si膜やデュアルゲート構造などの新しい技術を盛り込むことで、高性能で実用的なTFTを実現できた。カラーフィルタとバックライトの組み合わせを発色要素として用い、試行錯誤を重ねた結果、ブラック・マトリクス構造や、RGBピーク強調型極細蛍光灯、微細反射構造を有する導光板、などいくつかの新しい方式を開発した。

これらの成果をまず対角2インチ、220×240画素のカラー液晶パネルを試作した。その結果、液晶表示で初めて色のついた動画像、すなわちフルカラー・ビデオ表示の実現に成功した。これは世界初の快挙であり、これが発表されるや業界に大きなインパクトを与え、これがきっかけとなってTFT液晶技術がポストCRTの本命と見られるようになった。

ここで生まれた技術をさらに大きく発展させるために、いくつかの新しい試みを行った。

- (1) 移動度が高い多結晶Si TFTを用いてドライバ回路をガラス基板上に集積化することを行なった。回路の高速駆動、低消費電力化を図るためp型とn型を別途に形成する相補構造を開発した。
- (2) 将来の画面大型化に備えて、プロセス温度を600以下に下げを試みた。Si薄膜の結晶化には固相成長とレーザー・アニールが効果的であることを実証し、高温プロセス以上の高性能が得られることがわかった。
- (3) もう一つの大画面化の手段として液晶投射型表示を開発した。これは多結晶Si TFTドライバ回路を内蔵した高密度画素の液晶パネルをRGB用に3枚使い、従来にはなかったポータブル式のビデオ・プロジェクタの実現に成功した。

これらの新しい技術はその後それぞれ実用化が進み、現在ではTFT技術は超小型表示から100インチ

に達する大型スクリーンまで全ての領域をカバーする全能ディスプレイとなった。

これらの研究成果はSID (Society for Information Display)を中心に、IEEE (Electron Device)、SPIE (Society of Photo-Instrument Engineers)などの国際学会や日本ではテレビジョン学会(現在のメディア情報学会)、電子通信学会などのコンファレンスや学会誌を通じて発表し、多大な評価を受けた。SIDからは1984年、85年と2年連続で「Best Paper Award」(最優秀論文賞)を、その後「Special Recognition Award」「Fellow Award」を受賞した。またドイツからは86年にコンシューマ・エレクトロニクス分野で顕著な業績を挙げた人に贈られる名誉ある「Eduard Rhein Award」を頂いた。またこれに関連して日本・アメリカを中心に100件以上の特許出願を行い、日本では約30件、アメリカでは約20件の権利が登録され、91年には特許庁関東発明賞を受賞した。これらの成果が認められるに至って、特にSIDを中心に学会活動に深く関わってきた。現在でもSIDのプログラム委員とアワード委員のメンバーを勤めさせていただいている。

振り返って見ると、原始的液晶ディスプレイがアメリカで誕生して30年あまり、そしてTFTアクティブマトリクス液晶技術を日本で立ち上げて15年、今や液晶は2兆円に達する巨大産業に成長し、CRTを置き換えられるレベルになった。著者らが80年代初期に始めた腕時計テレビに始まった開発成果は、CRTを超えることができる“壁掛けテレビ”という大胆な挑戦へと続き、最後に液晶という受光型の素子を用いて鮮明で大きなカラー画像の実現に成功した。特にTFTはSi単結晶ウェハーが登場する以前から半導体トランジスタとして存在したが、歴史上誰もその量産に成功しなかったデバイスであった。すべてが新しく、初めての試みではあったが、結果的には執念にも近い“夢”の実現という意味が量産の立ち上げを可能にした。

著者らはあくまでもテレビにこだわった。最初は2型という小さな画面であったが、それが3型になり、5型になり、やがて10型になり、15型になり、20型、と進化していくことを当時でも信じて疑わなかった。結論から言うと、まさにこの信念は正しかった。TFT液晶は間違いなく日本が主役で、TFT液晶は日本に新しい産業をもたらした。この時代は間違いなく製造技術が主役であった。いかに歩留まりをあげるか、いかにガラス基板を大きくして生産性を上げるか、装置開発と二人三脚でここまでやってきた。しかしながら皮肉なことに産業が巨大化し、技術の進化スピードが低下するに従って日本の優位性は薄れてきた。資金力がつき、製造技術が装置について回る時代になると、他の産業と同様日本のTFT液晶は国際競争力を失ってしまった。市場は少なくとも今後10年間は間違いなく伸びていくのに、日本のシェアは落ちるばかりである。半導体ではプロセス技術が装置に組み込まれてしまうと、日本のプロセス技術の優位性はたちまち薄れ、台湾のファウンドリーメーカーにさえ勝てなくなってしまった。これと全く同じことがTFT液晶でも起こってしまったのだ。

ここで改めて日本の果たす役割を考え直す必要がある。日本がもう一度産業を立ち直らせる新しい枠組みが必要になってきた。従来の垂直統合型のビジネス・モデルに決別する時が来たのである。これを著者は第2の事業機会と捉えた。

著者はここで21世紀は“製造技術”ではなく“製品技術”の時代と宣言したい。製造技術はすでに道筋がついている。半導体で言えば、サブミクロンもディープ・サブミクロンもすでに読んでいる。装置メーカーに任せれば出来上がる。問題はいかに作るかではなく、何を作るかである。これが著者の説く“製品技術”という趣旨である。より高い機能を、よりよい性能を、いかに顧客に提供できるか。これは高度な製品開発力と、卓越したマーケティング能力を試されることである。大きな重い組織は必要ない。組織全体の集積した力よりも、個人の優れた市場と技術を見通す力が勝る。これが“脱大企業・立ち上げベンチャー”の原点であろう。

半導体産業は我々に多くの教訓を残してくれた。いかに日本の産業を救うか。いかに競争力を取り戻すか。自分の弱いところは切り捨てて、強みを最大限に生かしていく。我々はTFT液晶の将来を見据え、新しいTFT液晶産業の枠組みを作ろうとしている。TFT液晶事業を今度は水平展開するべきと考える。すなわち製造と資金力に強い台湾と製品技術にすぐれた日本が国際分業して手を握ることである。これが本研究で提案した新しいビジネス・モデルである。TFT液晶“ファウンドリー”を台湾で立ち上げ、日本では製品技術を全面展開したデザインハウス(ファブレス)を構築する。いわば2次産業から、2.5次産業へのシフトである。その一つ一つは小さいだろう。せいぜい100億円規模に留まるかもしれない。しかしこのようなデザインハウスが日本で100社立ち上げれば、1兆円になる。

日本のTFT液晶産業を生み出した一人として、この第2の事業機会を捉えて、この新しいビジネス・モデルの実践に踏み切った。そのため株式会社「クリスタージュ」を設立し、6年計画で事業立ち上げを進めている。今年はこの3年度目に入り、具体的方向感が出てきたところである。今後これが成功するか、しないか、時間の判定を待つことになる。日本の液晶産業の将来を憂い、行動を起こしたことこそ意義あるものとして、捉えていただければ幸いである。

謝 辞

本研究を進めるにあたり、絶大なご指導を賜りました高知工科大学・水野 博之 副学長、および起業家コース長・加納 剛太 教授はじめ、高知工科大学の諸先生方に厚くお礼申し上げます。特に本研究に関連して、ベンチャー企業「クリスタージュ」の立ち上げにあたっては水野副学長には多大なサポートを頂き、また加納教授には指導教官として会社の経営に有益なアドバイスを頂きました。お二人には心から厚くお礼申し上げます。また同僚、森田 達夫氏にはベンチャーを共同運営する同志として常にご協力を頂き、感謝致します。

振り返ってみれば、ここに至るまでに間、幾多の方々にお世話になって参りました。本論文で記述した技術関連のほとんどの仕事はセイコーエプソン株式会社在籍時になされたもので、当時の研究開発本部の方々にはだいぶお世話になりました。とりわけ苦楽をともにした小口幸一氏、大島弘之氏、湯田坂一夫氏、はじめ当時のメンバーにここで厚くお礼申し上げます。またその後一緒に仕事をさせていただきました Xerox 社 Palo Alto Research Center の Dr. Malcolm Thompson, Dr. I-Wei Wu, はじめ当時のメンバー、及びホシデン株式会社と Hosiden & Philips Display Corp.(当時)の社員の方々、など私の仕事を長年にわたってサポートして頂いた方々に感謝の意を捧げます。

業績一覧

主な著書

1. “Active-Matrix Thin-Film Transistor Liquid-Crystal Displays”, Advances in Electronics and Electron Physics Volume 77 (1990, Academic Press)
2. “Liquid Crystals-Applications and Uses”, Vol. 1 (1990, World Scientific)
3. 小林駿介編「カラー液晶ディスプレイ」産業図書（平成2年）
4. 日本学術振興会第142委員会編「液晶デバイスハンドブック」（日刊工業新聞社）1989年
5. 「プロジェクションテレビ」（トリケップス社）（共著 安藤久仁夫）1989年
6. 「液晶ビデオプロジェクタ」（トリケップス社）（共著 佐々木 正）1990年
7. 「液晶パネル用カラーフィルター作成技術」（トリケップス社）1991年
8. 「液晶パネル用バックライト技術」（トリケップス社）1992年
9. 「新版液晶プロジェクタ」（トリケップス社）1992年
10. 「液晶プロジェクションディスプレイ」（トリケップス社）1994年
11. 「商品化された液晶ポケット・カラーテレビ」日経エレクトロニクス 1984年9月10号、
(no. 351) p. 211
12. 「CRTに匹敵する大容量化、低コスト化へ」日本の科学と技術、ディスプレイデバイス編
(1984年)
13. 「アクティブ・マトリクス・カラー液晶パネル、大型化に向けてじっくり前進」日経エレクトロニクス、1988年7月25日号 (no. 452) p. 179
14. 「アクティブ・マトリクス液晶ノ構造編」フラットパネル・ディスプレイ90（日経BP社）P. 124（1990年）
15. 「不安定性解消や特性向上のために TFT デバイス物理の解明が必要」（両角、大島）日経マイクロデバイス、フラット・ディスプレイ91、p. 97（1991年）
16. 「アクティブマトリクス型液晶ディスプレイ」、映像情報 1990年8月号
17. 「カラー液晶表示体」Op1usE、1989年5月号
18. 「液晶による大画面壁掛けテレビの可能性」日本ビジネスレポート“2000年をターゲットとする技術予測シリーズ”第1巻「エレクトロニクス技術」（1990年）

主な発表論文

1. S. Morozumi, K. Oguchi, S. Yazawa, H. Ohshima and T. Mano, “B/W and Color LC Video Display Addressed by Poly-Si TFTs”, 1983 SID Digest Tech. Papers, p. 156 (1983)
2. S. Morozumi, T. Ohta, T. Sonehara, K. Kubota, Y. Ono, T. Nakazawa and H. Ohara, “A 250x240 Element LCD Addressed by Lateral MIM”, Proc. SID, Vol. 25/4, p. 255 (1984)

3. S. Morozumi, K. Oguchi and H. Ohshima, "Latest development in Liquid Crystal Television Displays", *Optical Engineering*, Vol. 23, p. 241 (1984)
4. S. Morozumi, K. Oguchi, T. Misawa, R. Araki and H. Ohshima, "4.25-in. and 1.51-in. B/W and Full Color LC Video Display Addressed by Poly-Si TFTs", 1984 SID Digest Tech. Papers, p. 316 (1984)
5. S. Morozumi, "Active Matrix Addressed Liquid-Crystal Displays", Proc. of 1985 International Display Research Conference, p. 9 (1985)
6. S. Morozumi, H. Kurihara, T. Takeshita, H. Oka and K. Hasegawa, "Completely Integrated Contact-Type Linear Image Sensor", *IEEE Trans. Electron Dev.*, Vol. ED-32, No. 8, p. 1546 (1985)
7. S. Morozumi, T. Sonehara, H. Kamakura, T. Ono and S. Aruga, "LCD Full-Color Video Projector", 1986 SID Digest Tech. Papers, p. 375 (1986)
8. S. Morozumi, R. Araki, H. Ohshima, M. Matsuo, T. Nakazawa and T. Sato, "Low Temperature Processed Poly-Si TFT and Its Application to Large Area LCD", Proc. of 1986 International Display Research Conference (Japan Display 86), p. 196 (1986)
9. H. Ohshima, T. Nakazawa, T. Shimobayashi, H. Ishiguro and S. Morozumi, "9.5-in. Poly-Si TFT-LCD with New Transistor Configuration", 1988 SID Digest Tech. Papers, p. 408 (1988)
10. T. Uchida, S. Morozumi and A. Sasaki, "Liquid Crystal Television", *Mol. Cryst. Liq. Cryst.*, Vol. 165, p. 533 (1988)
11. H. Watanabe, O. Okumura, H. Wada, A. Ihoh, M. Yazaki, M. Nagata, H. Takeshita and S. Morozumi, "Full-Color LCD with Neutralized STN (NTN)", 1988 SID Digest Tech. Papers, p. 416 (1988)
12. S. Aruga, N. Shimotome, H. Ohshima, and S. Morozumi, "Contrast Enhanced Mode (CEM) for Active Materix Displays", Proc. of The 1988 International Display Research Conference, p. 236 (1988)
13. S. Morozumi, H. Kurihara, T. Takeshita, H. Oka and K. Hasegawa, "Completely Integrated Contact-Type a-Si/a-SiC Heterojunction Image Sensor with Poly-Si TFT Drivers", *Mat. Res. Soc. Symp.*, Proc. Vol. 149 p.221 (1989)
14. S. Morozumi and H. Ohshima, "Poly-Si TFTs for Active-Matrix LCDs" SPIE, *Liquid Crystal Chemistry, Physics, and Applications*, vol. 1080, p.142 (1989)
15. T. Miyasawa, H. Kamakura, J. Shinozaki and S. Morozumi, "Full-color projector with poly-Si thin film transistor light valves", SPIE *Projection Technology, Systems, and Applications*, vol. 1081, p.64 (1989)
16. S. Morozumi, "Poly-Si TFTs for Large Area Applications", Proc. of 1989 International Display Research Conference (Japan Display 89), p. 148
17. S. Morozumi, "Future Trend for TFT Integrated Circuits on Glass Substrates", *Abstracts for International Electron Device Meetings (IEDM) 89-157* (1989)
18. S. Morozumi, "Active-Matrix Displays", *SID Seminar Lecture Note*, Vol. 2, 10/1-29 (1989)
19. Y. Matsueda, A. Ashizawa, S. Aruga, H. Ohshima and S. Morozumi, "Defect-Free Active-Matrix LCD wit Redundant Poly-Si TFT Circuit", 1989 SID Digest Tech. Papers, p. 238 (1989)
20. T. Takeshita, H. Kurihara, H. Ohshima, I. Yudasaka and S. Morozumi, "Completely Integrated a-Si/a-SiC Heterojunction Contact-Type Linear Image Sensor with Poly-Si TFT Drivers", 1989 SID Digest Tech. Papers, p. 255 (1989)

21. Y. Matsueda, M. Ashizawa, S. Aruga, H. Ohshima and S. Morozumi, "New Technology for Compact TFT LCDs with High Aperture Ratio", Conf. Rec. of The 1990 International Display Research Conference, p. 315 (1990)
22. H. Ono, H. Aruga, T. Ushiki, K. Suzuki, T. Uchiyama, Y. Noda, T. Kamikawa, K. Kaneko and S. Morozumi, "An MIM-LCD with Improved TV Performance", 1990 SID Digest Tech. Papers, p. 518 (1990)
23. H. Ohshima and S. Morozumi, "High Performance Poly-Si TFT for LCDs", Extended Abstracts of the 1991 International Conf. On Solid State Devices and Materials (Tokyo), p. 577 (1991)
24. S. Morozumi, "LCD Development Leading to HDTV", Mol. Cryst. Liq. Cryst., Vol 199, p. 47 (1991)
25. S. Morozumi, "Issues in Manufacturing Active-Matrix LCDs", SID Seminar Lecture Note, Vol.2, F-3 (1992)
26. S. Morozumi, "Active-Matrix LCDs", SID Seminar Lecture Note, Vol. 1, M-8 (1993)
27. S. Morozumi, "The Present and Future of AMLCD Production", Digest of 1995 Display Manufacturing Technology Conference, p. 3 (1995)
28. S. Morozumi, "AMLCD Manufacturing", SID Seminar Lecture Note, Vol. 1, M-8 (1996)
29. S. Morozumi, "AMLCD Manufacturing", Information Display, Vol. 12, No. 11, p. 18 (1996)
30. S. Morozumi, "Emerging Huge Market, Era of Flat PC Screen", International Electron Devices and Materials Symposia (Taiwan), 0-3-P3 (1998)
31. S. Morozumi, "Challenge of LCD towards Blooming Flat PC Monitor", Workshop Digest of Technical Papers, p. 43 (Asia Display '98)
32. S. Morozumi, "Fundamentals of Active-Matrix Liquid-Crystal Displays", SID Short Course S-1 (1999)
33. S. Morozumi, "Future Prospect of Manufacturing AMLCDs", Proceedings of The 19th International Display Research Conference (Euro Display 99), p. 195 (1999)
34. 両角ほか「250×240画素ラテラルMIM-LCD」テレビジョン学会技術報告 IPD-83-8、p. 38
35. 両角「TFTによる液晶フルカラー表示」日本学術振興会 光と電波の境界領域第130委員会研究会資料(59.12.4) p. 1
36. 両角「液晶表示テレビジョン」光学 第13巻第3号(1984年6月) P. 184(2)
37. 両角ほか「9インチMIM液晶ディスプレイ」テレビジョン学会誌 vol.40、No.10(1986) p. 980(46)
38. 両角「液晶ディスプレイの現状と動向」、1986年テレビジョン学会全国大会 S2-4、p. 33
39. 両角「液晶式大画面ディスプレイの最近動向」テレビジョン学会関西支部専門講習会論文集、p. 70(昭和61年10月)
40. 両角「液晶カラーテレビ」光学 第17巻 第9号(1988) p. 461(23)
41. 両角「投射型液晶ディスプレイ」、1988年テレビジョン学会全国大会、P1-4、p. 449

42. 両角「液晶ディスプレイの現状と将来」放電研究 第105号(1989) p.1
43. 両角「投射型液晶ディスプレイ」1989年テレビジョン学会全国大会、S2-4、p.563
44. 両角「画像表示」光学 第19巻 第4号(1990) p.209
45. 両角「液晶ディスプレイの将来動向」電子通信情報学会技術研究報告、EID90-7(1990) p.39
46. 両角「カラー液晶デバイスの技術動向」平成3年度照明学会創立75周年記念全国大会、p.219
47. 両角「ジャイアントマイクロエレクトロニクスの歴史と動向」電子通信情報学会誌 C - vol. J76-C-、No.5、p.001-010、1993年5月

主な特許

日本国特許

1. 特許 2916896 アクティブマトリクスパネルの製造方法及び液晶装置の製造方法
2. 特許 2852899 薄膜トランジスタの製造方法
3. 特許 2828067 投写式表示装置
4. 特許 2790136 投写式表示装置
5. 特許 2782333 薄膜トランジスタの製造方法
6. 特許 2746263 カラー表示装置
7. 特許 2716040 液晶装置
8. 特許 2689975 投写式表示装置
9. 特許 2678722 液晶表示装置
10. 特許 2674551 液晶表示装置
11. 特許 2668317 アクティブマトリクスパネル
12. 特許 2650184 投写式表示装置
13. 特許 2650183 投写式表示装置
14. 特許 2678596 薄膜トランジスタ
15. 特許特許 2645694 薄膜トランジスタの製造方法
16. 特許 2626651 液晶装置
17. 特許 2624112 イメージセンサ
18. 特許 2606619 投写式表示装置
19. 特許 2602125 薄膜トランジスタの製造方法
20. 特許 2586195 液晶表示装置
21. 特許 2576854 液晶装置

22. 特許 2570257 表示装置
23. 特許 2570054 固体イメージセンサ
24. 特許 2568990 液晶表示装置及びその製造方法
25. 特許 2565130 アクティブ・マトリクスパネルの駆動方法
26. 特許 2562426 液晶表示装置
27. 特許 2562393 液晶表示装置
28. 特許 2562392 液晶表示装置
29. 特許 2562383 薄膜トランジスタ
30. 特許 2534566 アクティブマトリクス型液晶表示装置

アメリカ国特許

1. RE36,725 Projection-type display device
2. 5,241,407 Projection-type display device
3. RE33,882 Liquid crystal display device
4. 5,075,798 Projection-type display device
5. 5,073,013 Projection-type display device
6. 5,053,765 Light guide type display apparatus
7. 4,899,141 Matrix panel with an active driving system
8. 4,862,237 Solid state image sensor
9. 4,716,403 Liquid crystal display device
10. 4,653,862 Liquid crystal display device having color filters sized to prevent light leakage between pixels
11. 4,604,617 Driving system for a matrix display panel
12. 4,600,274 Liquid crystal display device having color filter triads
13. 4,591,848 Matrix panel with an active driving system
14. 4,582,395 Active matrix assembly for a liquid crystal display device including an insulated-gate transistor
15. 4,394,586 Dynamic divider circuit
16. 4,272,840 Semiconductor integrated circuit for a timepiece
17. 4,258,310 Selectively adjustable voltage detection integrated circuit
18. 4,251,739 IC Input circuitry
19. 4,242,679 Liquid crystal display mechanism
20. 4,162,608 Electronic timepiece frequency regulating circuit
21. 4,148,184 Electronic timepiece utilizing main oscillator circuit and secondary oscillator circuit
22. 4,124,975 Calendar watch
23. 4,112,670 Electronic timepiece

24. 4,068,090 Hearing aid
25. 4,063,114 Dynamic divider circuit
26. 3,939,642 Electronic timepiece semiconductor intergrated circuit
27. 3,935,546 Complementary MOS transistor crystal oscillator circuit
28. 3,934,400 Electronic timepiece

主な受賞

1. 1983 年 SID 最優秀論文賞 受賞
2. 1984 年 SID 最優秀論文章 受賞 (2 回目)
3. 1985 年 ドイツ Eduard Rhein 賞 受賞
4. 1987 年 SID Special Recognition Award 受賞
5. 1992 年 特許庁 関東発明賞 受賞
6. 1997 年 SID Fellow Award 受賞
7. 1998 年 SEMI Program Award 受賞

主な招待講演

1. 1985 International Display Research Conference (San Diego)
2. 1986 IEEE International Electron Device Meetings (IEDM) Evening Session Panelist (San Francisco)
3. 1989 SPIE Conference (San Jose)
4. 1989 International Display Research Conference (Kyoto)
5. 1989 IEEE International Electron Device Meetings (IEDM) (San Francisco)
6. 1989 SID Symposium Seminar Lecturer
7. 1990 Electrochemical Society (San Jose)
8. 1991 Solid State Devices and Materials (Tokyo)
9. 1991 International Liquid Crystal Conference (Vancouver, Canada)
10. 1992 SID Symposium Seminar Lecturer
11. 1993 SID Symposium Seminar Lecturer
12. 1995 Display Manufacturing Technology Conference (San Jose)
13. 1996 SID Symposium Evening Session Panelist
14. 1997 SID Symposium Key Note Speech
15. 1998 International Electron Devices and Materials Conference (Taiwan)
16. 1998 Asia Display Workshop (Seoul, Korea)
17. 1999 SID Short Course Lecturer
18. 1999 International Display Research Conference (Berlin)
19. 1986 年テレビジョン学会全国大会
20. 1988 年テレビジョン学会関西支部専門講習会

21. 1989 年テレビジョン学会全国大会
22. 1990 年電子通信情報学会研究会
23. 1990 年照明学会 75 周年記念大会

学会等における主な貢献

1. 1988 - : SID Program Subcommittee Member and Chairman
2. 2000 - : SID Honors & Awards Committee Member
3. 1989-1990: IEEE Electron Device Chapter Committee Member
4. 1999 - : “Displays” magazine Technology Editor-in-chief (Elsevier Science, Netherland)
5. 1986-1992: Japan Display Program Committee Member
6. 1997, 1998 セミコン関西 プログラム委員長