

卒業研究報告

題目

CMOS 集積回路の要素技術の検討

指導教官

原 央 教授

報告者

新妻 研作

平成 13 年 2 月 9 日

高知工科大学 電子・光システム工学科

1 目的と概要

ハードウェアシステムは大規模かつ複雑化しており、それを短期間で設計しなければならないという方向にある。それらの設計用コンピュータツールも日進月歩している。そんな中で、実際に社会に出て設計や試作など一人でやれる規模ではない。自分では一部の設計をすることになるだろうが、目先の工程だけを考えていてはシステム全体を把握できず、また開発効率も上がらない。常にシステム開発フローの全体を見渡す目が必要となってくる。そのためにも、LSI の機能設計、回路設計、レイアウト設計、そして製作した LSI の評価までと多岐にわたっている LSI 設計技術を上流から下流まで広く見ておかないと中途半端な技術者になってしまう。そうならないため基礎知識を確実にしておくことが重要であると考え今回は、もっとも基礎となる MOS 構造に対する正確な知識を得て、今後の MOS LSI で重要になる高速配線の課題を調査し、CMOS LSI 設計のベースとなる CMOS 標準ロジックを設計、試作して、設計技術や測定技術を取得する。