

要 旨

データ駆動方式による 超高速 IP アドレス検索の実現法

森川 大智

近年、インターネットの急速な普及によって、ネットワーク中でデータ通信量が急激に増加している。伝送技術に関しては DWDM などの技術により大容量化されつつあるが、Tbps 超の性能を達成するルータ技術に関してはまだ研究段階にある。さらに、ネットワークの利用形態の多様化に伴い、複数のプロトコルを扱う要求が高まっている。従来ルータでは、各プロトコル処理向けの専用 LSI で対応してきたため、新しいプロトコルに対して LSI を新規に設計する必要がある、開発コストが増加する。

本論文では、ルータの主要なボトルネックの一つである IP アドレス検索処理の超高速実現法を提案する。提案方式は、検索速度を支配する外部メモリアクセス回数を、パイプライン並列処理により隠蔽し効率的なメモリアクセスを行うことによって高い検索レートを維持する。性能評価の結果、本実現法により最大 18Gbps の性能を達成可能なことが確認された。

キーワード 超高速ルータ、IP アドレス検索、レベル圧縮トライ、データ駆動方式、マルチプロセッサ、自己タイミング型パイプライン

Abstract

A Data-Driven Implementation of IP Address Lookup

Daichi MORIKAWA

Recently, the data traffic within the information communication network is significantly increasing along with rapid diffusion of the Internet. Although high bandwidth links are realized by the advanced transmission technology such as DWDM, the router technology operating beyond T bps throughput is still opened as a challenging theme. Further, recent routers are required to handle one or more protocols suitable for the individual application. Conventional routers have usually employed multiple ASIC devices each of which copes with a specific protocol. However, every time a new protocol then comes out, you must pay higher development cost to design LSI chip again newly.

key words high-speed router, IP address lookup, level-compressed trie, data-driven, multi-processor, self-timed pipeline