

# 要 旨

## Data Driven Processing 非同期パイプライン処理を用いた パケットアセンブリ方式の研究

小林 寛征

ネットワークの高速化に加え,peer-to-peer 技術を用いたアプリケーションの普及により最近 2 年の基幹網内を流れるトラフィック量は,年約 3 倍の割合で増加している. それに対し,ネットワークノードのプロセッサの性能は,18 ヶ月で 2 倍の割合で向上する Moore の法則の予測が一般的である. 現状の伸び率が今後も続くと,ネットワークノードのプロセッサの処理がネットワーク高速化のボトルネックとなる.

基幹網内を流れる IP パケットのサイズは,アクセス網の MTU によって制限された 1500Bytes 以下が大半である. そこで,プロセッサに掛かる負荷を軽減するため,宛先送信元の IP アドレスが同じ IP パケット同士を,アクセス網と基幹網の間にあるエッジルータにおいて結合,分解するパケットアセンブリ方式を研究している. この方式は,従来の転送方式に IP パケットの待合せ,結合,分解の処理を追加するものであり,遅延と遅延の揺らぎが増加する. 待合せ以外の遅延を最小限に抑えるため,結合,分解の処理を高速化する必要がある. そこで,一般に利用されているノイマン型プロセッサと異なり,非同期パイプラインによる自律制御に加え並列処理の記述が容易と,高速な処理が可能なデータ駆動型プロセッサ (Data Driven Processor, 以下 DDP) を用いてこの処理を実装する研究をおこなった.

本論文では,パケットアセンブリ方式の DDP を用いた実装について検討を行う. その検討により得られた情報を元に,アセンブリ処理の高速化の観点から,テーブル参照,比較で生じる冗長な処理に対する改善案として,投機実行を提案する. さらに,DDP を

ネットワークプロセッサとして用いるための実装上の観点から、キャッシュの先読みが読み込みに対し先行する問題と、IP パケット全体に対する処理が困難な問題に対し、改善案として Long Data 緩衝機能と、DDP パケット対 IP パケット命令の提案につき報告する。

キーワード パケットアセンブリ, データ駆動プロセッサ, 非同期パイプライン, 投機実行,  
Long Data 緩衝機能, DDP パケット対 IP パケット命令

# Abstract

## A Study on Packet Assembly System Implemented by Data Driven Processor Based on Asynchronous Pipeline

Hiroyuki KOBAYASHI

The amount of backbone network traffic has grown at three times a year during the past few years, because of broadbandization of network and spreading of applications using peer-to-peer communication. On the other hand, the capability of network processors has been growing at double every 18 months, according to the Moore's Law. If these growth rate remains at the current trend, network processors would be traffic bottleneck.

Less or equal 1500 Bytes packets, restricted by Maximum Transfer Unit established every datalink, constitute the majority of backbone network traffic. So, a study on Packet Assembly System that assembles and disassembles the same destination and resource packets to one packet, is made in routers that contact point between backbone network and access network. This system decreases the processor load of backbone network node but increases delay and delay jitter due to process of packet waiting, assembly, disassembly. This system was tried to be implemented by Data Driven Processor(DDP), differ from von Neumann processor and allow easy definition of parallel processing, based on asynchronous pipeline.

This paper shows that decreases the processing time of packet assembly process that use the DDP for minimizing delay and delay jitter by packet assembly system,

and problems and remedies on incorporating DDPs into network processors. With the object of greatly accelerates the execution of assembly processing, speculative execution is proposed for reference and compare to IP address table. From the viewpoint of implementation by DDP, Long Data buffering function and DDP packet-to-IP packet operation is suggested for cache access error and not operation to IP packet.

***key words*** Packet Assembly System, Data Driven Processor, Asynchronous pipeline processing, Speculative execution