## 要旨

## ステレオ画像マッチングの データ駆動型並列実現法

### 河野 恵美

近年,ステレオビジョンの技術は,ロボットナビゲーション・監視カメラ・カーナビゲーションといった幅広い分野において,様々な実時間アプリケーションに利用されている.ステレオビジョンの技術の中で,最も処理時間を要するのは距離計算の際に必要となるステレオ画像マッチング(視差測定)である.現在,これらの多くは,ステレオ画像マッチングの計算を行うために開発された特定用途向けプロセッサである ASIC チップを用いて実装されている.

本研究では、プログラマブルな LSI チップであるデータ駆動型マルチメディアプロセッサ (DDMP)[1] を用いて、高速かつ柔軟なステレオ画像マッチングの効率的なデータ駆動型 並列実現法を提案する。本手法は、ステレオ画像マッチング処理において、複数のプロセッサを用い、それらのプロセッサの処理負荷が均等になるよう配置することで、ステレオ画像 マッチングアルゴリズムを並列に実現した。また、演算時に処理の途中経過データをメモリ に格納することで、メモリを効果的に使用し、各プロセッサの処理負荷を軽減した。

シミュレーションによりステレオ画像マッチングの評価を行った.結果,データ駆動型による並列実装において,本手法は CIF サイズにおいて 29 フレーム/秒と高速に実現可能である事を示し,有効性を明らかにした.

キーワード ステレオビジョン,ステレオ画像マッチング,データ駆動型

### Abstract

# Data-Driven Parallel Implementation of Stereo Matching

#### Kawano Emi

Recently, stereo vision is widely utilized for various real-time applications such as robotic navigation, remote surveillance and product detection. However, stereo matching is a time-consuming computation. Therefore, many dedicated ASIC chips have been developed in order to realize fast disparity computation. Nevertheless, ASIC chips hardly meet the rapid changing requirement because they are hardwired.

Thus, final objective of our research project is to realize high-speed and flexible stereo matching on a low power programmable LSI chip, e.g., our data-driven multimedia processor (DDMP) [1]. To accomplish the fast stereo matching, the parallelization of original stereo matching algorithm, e.g., SAD is performed. Moreover, realize in order to speed up of stereo matching, stereo matching process is allocated on the different processors. In addition, the effective method is utilized to reduce the memory capacity.

In this study, an efficient data-driven parallel implementation of a simple stereo matching algorithm is proposed and evaluated on our DDMP. Performance evaluation results show that the proposed method can achieve high-speed process due to frame rate up to CIF 29 frames per second.

key words Stereo vision, Stereo matching, Data-driven,