

## 要 旨

### DDMP 向きパケット・インタフェース回路の設計と実装

藤本 健太郎

半導体集積化技術の発展により，ワンチップ上に機能を凝縮したシステム LSI が登場し，さらに，画像処理や音声処理などの信号処理を行う DSP(Digital Signal Processor) を搭載されたシステム LSI が，デジタル家電などを通して我々の生活に貢献している．今後，LSI の小型化と高機能化に向けて，さらなる省電力化と高性能化が求められる．

省電力と高性能，この二つの問題をアーキテクチャレベルで解決する方法として，クロックに依存しない自己タイミング型パイプラインとデータ駆動方式による高並列処理を実現したデータ駆動プロセッサ (以下，DDMP)[1] が提案されている．自己タイミング型パイプラインでは，C 素子と呼ばれるデータ転送制御回路がステージ間で局所的にデータ転送を行うことにより，無駄な消費電力を抑えた．また，動的データ駆動方式により，自然な動的スケジューリング能力を持ち，細粒度の並列処理が可能である．以上のように，DDMP は低消費電力と並列処理に優れたプロセッサであり，積和演算を多用する DSP としての能力に優れている．DDMP では，処理データにデータの識別情報 (タグ) を付帯したパケットを処理単位とするため，外部データを DDMP で処理するにはタグ付与処理が必要となる．

本研究では，周辺デバイスから DDMP へ入力されるデータに対し，アプリケーション適したタグを付与するパケット・インタフェース回路を提案した．また，その機能を搭載した DDMP を LSI 化する事前検証として，回路を設計し，DDMP と接続した FPGA に実装し，動作検証を行った．その結果，設計した回路が DDMP にパケットを転送し，正しい処理結果を受け取ることを確認した．

キーワード DDMP，データ駆動，自己タイミング型パイプライン，FPGA

# Abstract

## Design and Implementation of Packet Interface Circuits for DDMP

Kentaro Fujimoto

With the rapid developments of semiconductor integration technology, system LSI which integrates various condensed functions on to a single chip such as DSP shows powerful function and great application foreground. In order to get higher performance, a general trend of LSI is more miniaturization and power saving.

To fulfill the above requirements, data-driven multimedia processor(DDMP) which employs self-timed pipeline(STP) and dynamic data-driven scheme has been developed. By the STP, DDMP packets are transferred between two stages autonomously. By dynamic data-driven scheme, DDMP has dynamic scheduling capability and allows fine-grain parallel processing. Essentially, the data-driven scheme is based on the theory that each DDMP packet has its own tag and an operation can be executed when a pair of packets with the same tag which are necessary for the operation execution are both ready. Therefore, the tag assignment processing should be implemented before the external data enter DDMP board and then become DDMP packets.

In this work, the packet interface circuits design was accomplished. These circuits manage the tag processing mentioned above. A function test of the circuits was carried out on FPGA. The result shows that the designed interface circuits can transfer data between DDMP board and peripheral device successfully.

**key words** DDMP, data-driven, self-timed pipeline, FPGA