

# FPGA を用いた世界時計の設計・製作

1080293 浜口 幸之助  
電子・光システム工学科 矢野研究室

## 1 はじめに

現在、多くの技術革新が行われておりその中にデジタル技術がある。本研究では、デジタル化の最も代表的な例であるデジタル時計をとりあげ、デジタル世界時計を設計・製作することでデジタル回路の基礎を理解し、VHDLでの回路設計方法を習得することを目的とした。

## 2 世界時計の設計

世界時計は5つの構成要素から成り立っている。それらは、時刻をカウントするカウンタ、時刻設定機能、各国の時間を切り換えるための加算・減算回路、分周回路、LCD制御回路の5つである。図1が全体の構成図である。

時刻をカウントするカウンタには、秒と分を刻む60進カウンタが2つと、時間を刻む24進カウンタを用いている。

時刻設定では、スイッチ4に同期して60進カウンタと24進カウンタを動作させる。複数のスイッチの操作により時刻設定が可能となっている。

各国の時間切り換えでは、東京の時刻から順に加算・減算を行い各国の時間を計算する方式としている。

分周回路ではFPGAの水晶発信器30MHzを100Hzと1Hzに分周している。

LCD制御回路では、LCDの初期化を行い、初期化終了後、アドレス・文字データを送信し文字を表示させる。

## 3 製作と評価

VHDLで書いたプログラムをシミュレーションした結果、正しく動作した。実装した回路でも世界時計は正確に動作した。図2では東京の時刻を表示している。

## 4 まとめ

デジタル世界時計を設計・製作したことで、VHDLでの回路設計方法を習得することができ、デジタル回路についての知識が深まった。

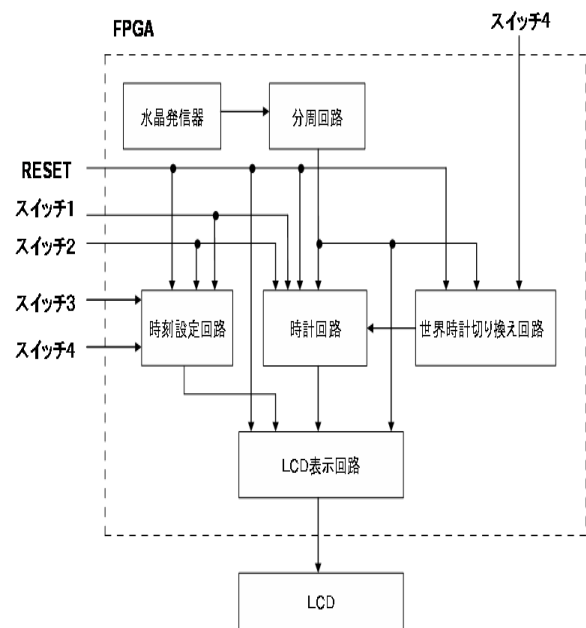


図1 全体の構成図



図2 東京時刻表示

# FPGA を用いた世界時計の設計・製作