

ESD 試験装置の開発と評価

電子・光システム工学科 1080322 山崎規雄

1. はじめに

LSIの微細化に伴い、市場故障の約80%が外因的要因であり、その約70%がEOS、ESD破壊であることが報告されている(1)。リーク電流を伴うが規格値以内のため故障として顕在化しないLSIを含めるとこれらの割合はさらに増大し、信頼性の観点から大きな問題である。そこで今回ESDについて研究すべく試験装置を自作するに至った。

2. 研究目的

- ・ 擬似的に静電気を作製し、ESD破壊現象を検証できる装置を開発する。
- ・ ESD試験装置でLSIを評価する。

3. ESD試験装置の構成

装置は代表的な3つの故障モデルをLSIに印加し、これらの耐量や破壊状況を知ることが目的としている(2)。図1、2に試作した装置写真を示す。高電圧を扱うために装置全体をBOXに搭載し、フタをした状態で試験するため、パルス経路はBOX表面のランプにて識別できるようになっている。



図1. 試作したESD試験装置(外側)

ESD試験装置は3つの回路から構成されている。1つは高電圧パルスを制御する信号制御回路である。2つ目はパルス信号を受けたリレースイッチの開閉によりESDパルスをLSIに供給する回路である。3つ目はESDモデルを形成する回路である。



図2. 試作したESD試験装置(内側)

4. まとめ

ESD試験装置を開発した。しかし高電圧に耐えられる抵抗とコンデンサーの入手が遅れているためESDモデルを形成する回路が、今回の発表に間に合わなかった。結果LSIを評価するまでに至っていないため、品物が入り次第、研究を続けていくつもりである(入手: 2/25頃)。

文献

- (1)今井康雄, 田中大起, “電子部品の故障解析および良品解析—車載用電子部品の信頼性向上のための取り組み—,”
- (2)日本電子機械工業会規格, “半導体デバイスの静電破壊試験方法,”
- (3)山崎, 真田, “簡易ESD装置の開発とその適用”電子情報通信学会研究会 2008/2/15