

要 旨

自律電源制御による 超低電力自己タイミング型パイプラインの検討

宮城 桂

近年、情報化社会の基盤技術であるシステム LSI の消費電力が急増している。主な原因は、素子の高速動作による動的な電力の増大と、限界に近づいたデバイスの微細化による漏れ (リーク) 電力の増大にある。データ駆動プロセッサ (DDP) は大域的なクロックを用いないセルフタイム型パイプライン (STP) により構成されており、自律的にデータが存在するステージにのみ電力消費を局所化するため、動的な電力消費に対し省電力である。

本研究では、STP に対して、Vdd ラインを 2 本用意し、適応的に切り替える DualVdd (DV) 技術、および、電源を遮断する事でリーク電力を削減する PowerGating(PG) 技術を適応可能とする回路を構成し、提案する。STP はステージ間でのハンドシェイクにより、局所的にデータを転送する。このパイプラインステージ水準の局所性を利用して適応的に電源、電圧を制御する。任意のステージに着目した場合、1 パケットが存在しない待機状態、2 パケットを転送中の転送状態、3 パケットを一定期間保持する輻輳状態、のいずれかをとる。1 に対して電源を遮断、また、2 に対して高電圧、3 に対して低電圧への切り替えを行い、パケットの転送に影響を及ぼす事なく、リーク電力を削減可能とする。また、様々な状態やタイミング特性を保持した、ハンドシェイク信号を組み合わせる事で、電源、電圧を制御する回路を小規模に構成できる。SPICE により評価した結果、動作時において、待機状態で 90 % 以上、輻輳状態で 60 % 以上リーク電力を低減可能であることが分かった。

キーワード 自己タイミング型パイプライン, パワーゲーティング, 二重電源電圧手法, 低消費電力アーキテクチャ

Abstract

A Study on Super-Low-Power Self-Timed Pipeline with Autonomous Power-Supply Control

Recently, the electric power consumption of system LSI s has been increased rapidly. The dynamic (run-time) power consumption increases with the reduction of circuit latency, while the static (leak) power consumption is increased by the growth of micro-fabrication technology. To reduce the power consumption, self-timed pipeline (STP) is the promising system architecture since it has no global clock forcing every circuit work, and thus provides dynamic power-saving feature. In this study, a self-timed autonomous power-supply control is proposed for leak power reduction by using power gating (PG) and dual voltage-switching (DV) schemes. In STP, data is transferred locally by a handshake between adjacent pipeline stages. By utilizing this locality, flexible and fine power supply control can be realized. Each pipeline stage of the STP, becomes one of three states, 1 idle, 2 busy, and 3 congestion. To reduce the power consumption, 1 power is gated, 2 voltage is switched to normal (V_{dd}), and 3 voltage is switched to minimum (V_{min}). This makes it possible that each stage consumes minimal power without any influence on the transfer of the data packets. The additional circuit for power and voltage control can be small by utilizing local handshake signals expertly. As a result of evaluation by SPICE, I reduced leak electricity of 60 % at the time of congestion more than 90 % at the time of a idle.

key words STP, PowerGating, DualVdd, LowPower