

要 旨

自己タイミング型軽量ソータの LSI 設計

久保 竜宏

近年，単位面積あたりに集積されるトランジスタ数は増加しており，それに伴った ICT 機器の小型化も進んでいる．今後も ICT 機器の小型化を継続させるには，大規模な同期機構に起因する，高消費電力・発熱，電磁妨害等を極力抑えて，高度な回路集積を容易する必要がある．これに対し，自己タイミング型パイプライン (STP) は，隣接するパイプラインステージ間での転送制御信号の授受 (ハンドシェイク) による局所同期により，それらの問題点の緩和が期待できる．STP には，SoC (System on a Chip) 水準でのパイプライン展開を目的として提案された，相互作用回路がある．これを用いることにより，パイプライン間を柔軟に接続することができ，高い機能性を持った構成が実現できる．既に，TCP パケットリアセンブルなどで，システム性能を左右するソート処理に対して，比較処理を徹底して並列化した高並列ソータ (SPS) が提案されている．SPS では各パイプラインステージに比較モジュールが必要となり，ソート対象データ数の増加に比例して回路規模が増加する．そのため，小面積の実装には適していない．

本論文では，小面積な LSI チップ上への実装を目的とした軽量ソータ (SLQ) の提案および設計を行う．SLQ は比較処理を 1 箇所にも局所化した構成である．これにより，ソート対象データ数が増加した場合でも，比較モジュールの数は変わらず，SPS より小規模での実装が可能となる．SLQ を，TSMC 社 $0.18\mu\text{m}$ CMOS 6ML を用いて設計した結果，10 要素のソーティングに対して，回路規模は $15185\mu\text{m}^2$ ，またスループットは 1.35Mpacket/sec であり，SPS の約 2 分の 1 の面積で実装が可能であることを確認した．

キーワード 自己タイミング型パイプライン，相互作用回路，軽量ソータ

Abstract

LSI design of self-timed light sorter

Tatsuhiro KUBO

With the development of VLSI technology, the scale of integrated circuits is becoming very large and the size of the ICT products is becoming very small. With the continuous increase of the integration density, the problems such as high power consumption, heat generation and electromagnetic interference must be noticed and solved. A STP (Self-Timed Pipelined) structure is preferable because it can be easily added and modified by adjusting the simple handshake mechanism between two adjacent pipeline stages without global clock control. In addition, a inter-pipeline data transfer control circuit, which can flexibly alter the data transfer direction to any pipeline stage, has been proposed. Based on the STP structure and the inter-pipeline data transfer control circuit, a SPS (Self-timed Parallel Sorter) is designed for the parallel sorting function. However, a problem is that the circuit area is proportional to the input data.

In this dissertation, a light-weight sorter called SLQ is proposed and implemented by ASIC technology based on the $0.18\mu m$ CMOS standard library of TSMC. The results shows that, a 10-stage SLQ can be customized into $15185\mu m^2$ area and achieve 1.35 Mpacket/sec throughput. Compared with the SPS, the SLQ is more light-weight.

key words Self-Timed Pipeline, Inter-Pipeline Data Transfer Control Circuits, Self-timed Light sorter using pipeline Queue