

卒業論文要旨

FPGA を用いたデジタルフォトフレームの設計・製作

電子・光システム工学科

矢野研究室

1100185 大橋 賢治

1. はじめに

近年、デジタル技術の発展に伴い様々なデジタル機器が開発されたその中のひとつとしてデジタルフォトフレームが挙げられる。本研究では、VHDL を用いたデジタル回路の設計手法の学習としてデジタルフォトフレームの設計・製作を行った。

2. デジタルフォトフレームの設計

本研究では、デジタルフォトフレームの基本仕様となる画像データ制御、液晶ディスプレイ制御、SD カード制御をとりあげる。SD カード内にある画像データを液晶ディスプレイに表示させることを最終目標とした。SD カード、バッファ、液晶ディスプレイのそれぞれの関係と FPGA 内の制御回路のブロック図を図 1 に示す。

3. 製作・評価

本研究で製作したデジタルフォトフレームは、拡張子が BMP、SD カード FAT が FAT16、画像サイズが 240*320pixel、画像枚数が最高 512 枚まで表示可能である。

上記の仕様以外では正常に動作しないが、プログラムの書き換えによって機能拡大は可能である。製作したデジタルフォトフレームの外観を図 2 に、表示の様子を図 3 に示す。

4. まとめ

本研究を通して VHDL を用いたデジタル回路の設計について理解を深めた。その外にも SD カードのファイルシステム、SD カードから液晶ディスプレイへのデータの通信手法などについての理解も深めることができた。

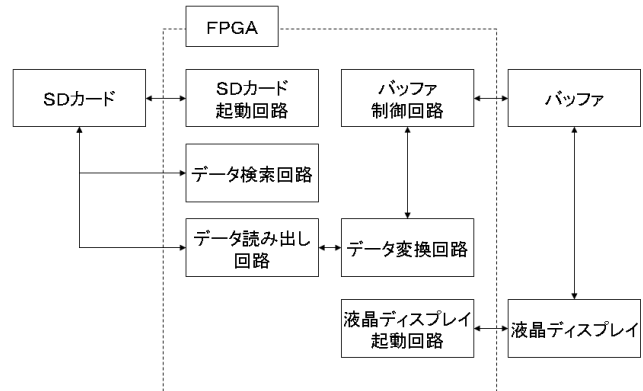


図 1 制御回路のブロック図



図 2 デジタルフォトフレームの外観



図 3 デジタルフォトフレームの表示