

電流の変動を用いた LSI 劣化の顕在化

真田研 1110173 坂本 俊輔

1. はじめに

欠陥起因の LSI 劣化はリーク電流を伴う。しかし正常な電流に対するリーク電流は極小であり、電流の変動のみによる劣化診断は困難である。そのため数学的打法が必要となる。

今回は劣化の顕在化の方式で、電流にフーリエ変換を用いる方式を検討する。

抵抗負荷による IDDQ 値の変化をフーリエ変換することで取得する周波数成分毎の係数（パワースペクトル（PS）と呼ぶ）にする。この劣化の変遷における変化を大きく顕在化するために、初期の PS 値に対する各変遷過程での PS 値を周波数差分の絶対値をとり任意の周波数帯域までの合計を比べていくことにより劣化の進捗状況をモニターした。

2. 簡易テスト

IDDQ（※）測定には阪和製簡易テスト「HPG-3000N」を使用した。本テストは入力テストパターン毎の IDDQ を高速 A/D 変換回路での自動測定が可能である。



図 1：簡易テスト「HPG-3000N」

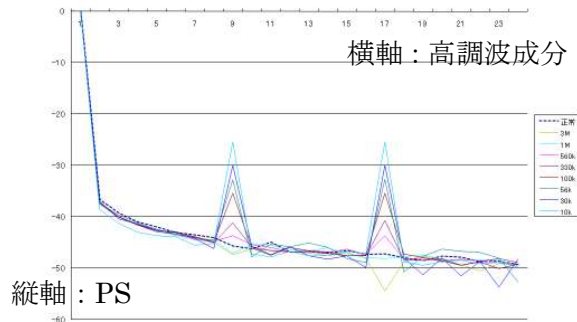


図 3：フーリエ変換の PS

3. 実験

VDD5V でのサンプル LSI の IDDQ が少量だったため、正常時で大きな IDDQ 値を実現するために電源間に 510Ω（約 10mA）の抵抗を並列接続した。Vdd-OUT 間に 3M~10kΩ（1.6μA からのリーク電流）抵抗を負荷し、擬似的な劣化を設定する。

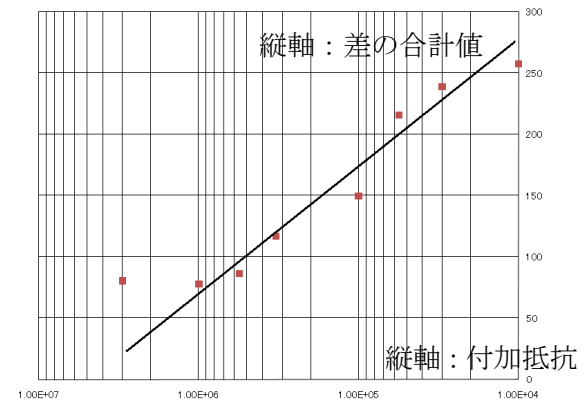


図 4：劣化の顕在化グラフ

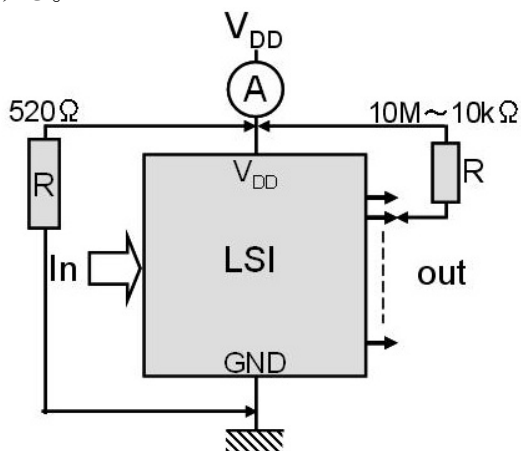


図 2：LSI の測定環境の設定状況図

4. まとめ

IDDQ のフーリエ変換によるパワースペクトルを検出し、正常状態に対する変動を算出することで劣化の顕在化を行ない、1/1000（510kΩ、約 10μA のリーク電流）からの変化をモニターできることが判明した。

今後の方針として内部に故障を作り込んだ実 LSI での加速実験による劣化の進行を測定する予定である。

※ IDDQ：静止状態での電源電流