

要 旨

異速度信号に対応可能な FFT の セルフタイム型並列処理回路の実現法

大磯 元

近年，HetNet などに見られるように，異なる無線通信方式の基地局や端末による通信を実現する技術の要請が高まっている．異なる無線通信方式間で，電波環境の最も良い通信方式に端末側が動的に切り替えをするためには，異なる無線通信方式を同時に扱えるシステムが必要である．無線信号処理の中で，最も負荷の高い処理の一つに高速フーリエ変換 (FFT) がある．FFT は，標本化周波数とポイント数によって，処理時間に対する制約条件が異なる．そのため，その制約条件を満たすようにハードウェア資源を割り当てかつ，異速度の入力信号の標本化周期に対応したスケジューリングを行う必要がある．しかし，様々な標本化周波数，ポイント数に対応する最適スケジューリングをクロックサイクル単位で実現する同期式回路では，事実上実現不可能である．一方，セルフタイム型パイプライン回路 (STP) 回路では，クロックが不要なため任意のタイミングで入力されるデータを受動的に処理することができる．

本研究では，標本化周波数に応じたハードウェア資源割当を自律的に実現できる FFT 回路として，STP を用いた並列処理回路を提案する．FFT の並列性を活用するために，FFT のストリーム指向並列処理の研究におけるストリームフローグラフを用いて，FFT に内在する並列性をモデル化した．そして，提案回路の最小構成を FPGA (Altera 社 stratixII) をターゲットとしてシミュレーションをした結果，資源量に応じて並列処理が可能になり所望の性能がえられることを確認した．

キーワード HetNet，異速度，FFT，STP

Abstract

Self-Timed Pipeline Implementation of Adaptive FFT for Different Rate Signals

Hajime ooiso

In recent years, such as seen in HetNet, there is an increasing demand for heterogeneous wireless communication system that allows mobile terminals to choose the best wireless interface among available ones. In such terminals, multiple signal sequences of different interfaces have to be processed in parallel. However, in the conventional clock-synchronized digital circuit, it is difficult to design adaptive scheduling for various combinations of the interfaces. Therefore, this study focuses on the self-timed pipeline (STP) circuit, which inherently has the clockless passive operation mode without clock-based scheduling, and implements an experimental STP circuit for fast Fourier transform (FFT), which is one the heaviest functions in modern wireless signal processing.

In the self-timed FFT circuit, radix-R butterfly operations in Cooley-Tukey FFT algorithm are continuously invoked based on stream-oriented parallel processing. The number of invoked butterfly operations is controlled by color identifiers that we introduced as abstraction of available processing resource constrained by concurrently processed wireless signal sequences. As a result of FPGA implementation, it is confirmed that the proposed circuit for radix-2 1024-point FFT performs well under available hardware resource.

key words Signal processing, Heterogeneous wireless system, Fast Fourier transform, Self-timed pipeline