

2 次デルタシグマ変調器の設計と評価

橋研究室 1140015 板坂 直哉

1.背景と目的

オーディオ機器に用いられている AD コンバータでは、SNR が約 100dB 必要になってくる。その中で、低い bit 数で高い SNR を得ることができるデルタシグマ型の AD コンバータがよく用いられる。しかし、1 次のデルタシグマ変調器では SNR100dB を得るには 200MHz ほどのサンプリング周波数をかけなければならないため実現は難しい。そこで本研究では、Rohm0.18 μ m プロセスで 60dB~94dB の SNR を得ることを目的とし 2 次デルタシグマ変調器の設計・評価をおこなう。

2.デルタシグマ変調器の原理

量子化器で発生する量子化雑音にかかる伝達関数

$$(NTF) \quad 1 \text{ 次: } \frac{1}{(1+\frac{1}{sCR})} \quad 2 \text{ 次: } \left(\frac{1}{(1+\frac{1}{sCR})}\right)^2$$

により量子化器で発生する雑音を高周波に押しやるため低周波においては低雑音になる。

3.設計したデルタシグマ変調器

図 1 に設計した 2 次デルタシグマ変調器の回路図を示す。積分器の出力において飽和してしまった為に、抵抗を大きくすることで飽和しないように設計を行った。また、DAC 部分を外部から入力するように設計した。

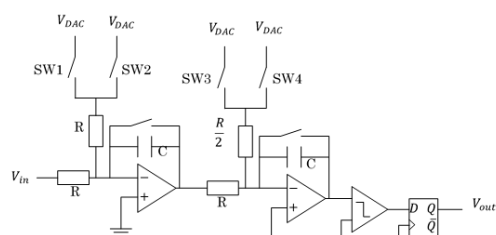


図 1 2 次デルタシグマ変調器の回路図

4.測定結果

図 3、図 4 に実測結果を示す。実測結果において 1 次で SNR=27dBV、2 次で SNR=10dBV しか得ることができなかった。これは、出力にバッファを入れていないことでフィードバックに出力のひずみがのってしまっていることが原因であると考える。

1次デルタシグマ変調器のFFT結果

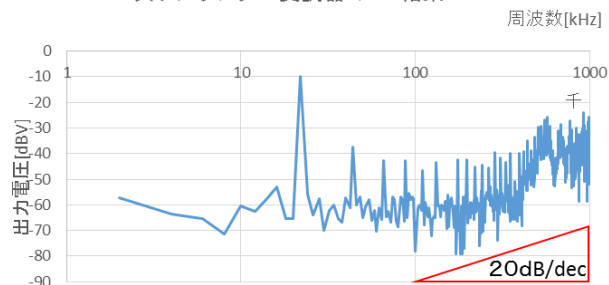


図 3 1 次デルタシグマ FFT 結果

2次デルタシグマ変調器のFFT結果

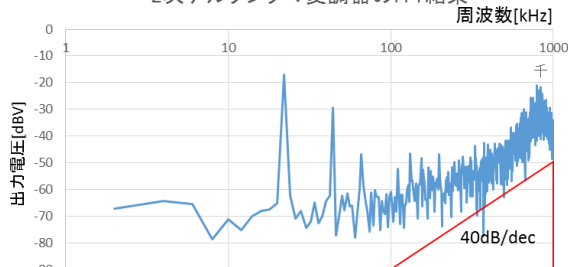


図 4 2 次デルタシグマ FFT 結果

5.まとめ

1 次のデルタシグマは動作を確認することができた。2 次のデルタシグマ変調器は正確な動作をえることはできなかった。しかし、実測時の考慮が欠けていたため、SNR においては 1 次、2 次ともに良い結果をえることができなかった。

参考文献

[1] Richard Schreier、Gabor C. Temes 著、和田孝夫、安田彰 監訳:「 $\Delta\Sigma$ 型アナログ/デジタル変換器入門」丸善株式会社