

SLSによるLSI内部の故障候補の特定

眞田 克 研究室 1140137 濱田 喜之

1. はじめに

SLS(Switching Level Simulation)とはトランジスタ(Tr)をスイッチング素子と見做したシミュレーションである。この方法を利用し故障候補を特定した。

2. SLS とは

トランジスタのゲート端子に入力された論理によって S-D 間が導通または非導通となるスイッチング動作(ON/OFF 動作)をベースとした簡易的な論理シミュレーションである。

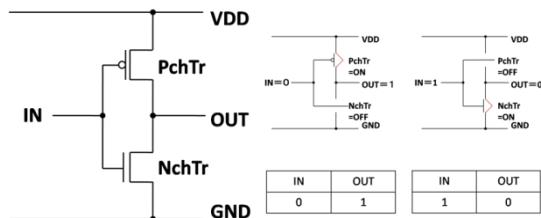


図 1. SLS 原理

3. 故障診断

故障の設定は各 Tr の S-D 間を強制的に導通/非導通に固定する方式である。この固定状態をベースに、入力に対し展開する論理の出力値をシミュレーションする。

4. 実例

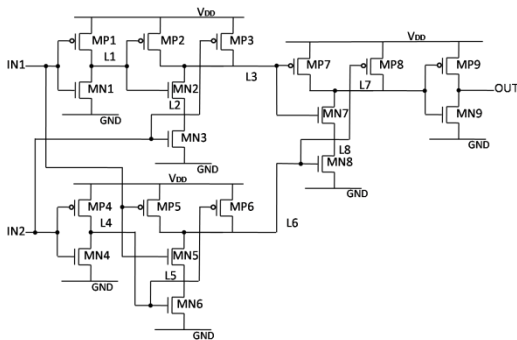


図 2. EOR(Exclusive OR)回路

図 2 は例として挙げる EOR 回路図である。図 3 は EOR の SPICE データと正常な回路の真理値表と入力が (0,0) の時に故障した値が出ると仮定した真理値表である。以上の情報をもとに診断を行った例を図 4 に示す。

	S	G	D	IN1	IN2	OUT
P1	VDD	IN1	L1			
P2	VDD	L1	L3	0	0	1
P3	VDD	IN2	L3			
P4	VDD	IN2	L4	0	1	0
P5	VDD	IN1	L6			
P6	VDD	L4	L6	1	0	0
P7	VDD	L3	L7			
P8	VDD	L6	L7	1	1	1
P9	VDD	L7	OUT			
N1	GND	IN1	L1			
N2	L2	L1	L3			
N3	GND	IN2	L2	0	0	*0
N4	GND	IN2	L4			
N5	L5	IN1	L6	0	1	0
N6	GND	L4	L5			
N7	L8	L3	L7			
N8	GND	L6	L8	1	1	1
N9	GND	L7	OUT			

図 3.SPICE データと真理値表

I	0	1	1	0	1	1	1	0	1	1	0
I	1	Z	1	1	0	1	0	1	1	0	1
I	1	Z	1	1	0	1	1	1	1	1	1
I	0	1	1	1	0	1	0	1	1	1	0
I	1	0	1	1	0	1	1	1	0	1	1
I	1	1	1	0	1	1	1	0	1	0	1
I	Z	Z	1	0	1	1	1	1	1	1	0
I	1	Z	1	1	1	1	0	1	1	1	0
I	Z	Z	1	1	0	1	1	0	1	0	1
O	0	1	0	0	1	0	1	0	0	1	0
Z	1	Z	0	1	0	Z	0	1	0	0	1
0	0	Z	0	1	0	0	0	Z	0	1	0
0	0	1	0	1	0	0	0	1	0	1	0
0	0	1	Z	0	1	0	1	0	1	1	1
0	1	0	0	0	Z	0	1	0	0	0	1
0	Z	Z	0	0	1	1	1	1	0	1	0
0	1	0	0	1	0	0	0	1	0	1	0
0	Z	Z	0	1	0	0	1	0	0	1	0

図 4.P4 が Open 状態の SLS 出力結果

P3	Open
N3	Short

図 5.診断結果

図 5 の結果、P3Tr が Open 状態、N3Tr が Short 状態の時、故障の論理と一致した

5. まとめ

ON,OFF 状態の Tr を埋め込むことで故障候補を特定することができた。本報告では、S-D間の Open 状態 Short 状態のみの部分である。今後の課題としては、図 6 のような 4 端子全ての組み合わせでの候補の特定である。

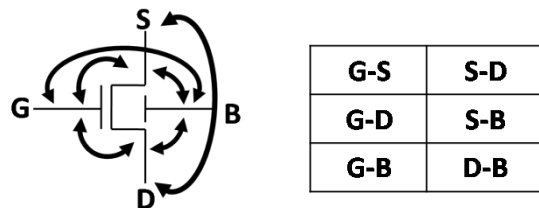


図 6.4 端子の組み合わせ