要旨

ストリーム駆動プロセッサにおける パイプライン型演算器アレイの設計

辻 太一

近年,情報通信技術の発展に伴い大量のデータがネットワークを介して蓄積されるようになり,これらを高速に処理するニーズが高まっている.これに対して我々の研究室ではアーキテクチャレベルでの処理の高速化に着目して,パイプライン並列処理を追究したSDP(Stream-Driven Processor)の研究を行っている.

SDP は SFP(Stream-Flow Programming) モデルに基づいて動作し,大規模データを対象として,メモリからの効率的なデータ供給によって並列処理を実現するよう設計されている.SDP はデータ依存関係に基づきストリームを生成/吸収する能動的な SMem(Stream Memory) と生成されたストリームを処理する受動的な DDP(Data-Driven Processor) によって構成されている.しかし,DDP 上ではプログラム中の命令実行に,環状パイプラインを 1 周回する時間を要する.よって,アプリケーションによっては,ストリームの供給速度に対して DDP コアの処理性能がバランスせずに,SDP 全体の演算性能の向上につながらない場合がある.

本研究では,DDP に比べてより高い供給速度のストリームに対してパイプライン的に演算処理可能な専用コアとして,パイプライン型演算器アレイの構成法を検討した.5 段構成の演算器アレイの回路を $65 \mathrm{nmCMOS}$ 標準論理セルライブラリを用いて設計し,SDP に組み込んだ結果,DDP に比べて約 3.4 倍の性能を達成できることを確認した.

キーワード ストリーム駆動,データ駆動,パイプライン型演算器アレイ

Abstract

A Design of A Pipelined FP Array for Stream-Driven Processor

Taichi TSUJI

With rapid advancement of information and communication technology, huge amount of data sets can be collected via various networks. To utilize those data, higher performance processing would be demanded more and more. Therefore, novel stream-driven processor (SDP) architecture has been studied in our laboratory. SDP is basically designed based on a stream flow programming (SFP) model in order to realize pipelined processing of essential data stream supplied from a kind of functional memory, called stream memory (SMem). SMem produces/consumes only essential data streams to/from passive data-driven processor (DDP) which executes fine-grain operations autonomously. Although the performance of SDP might depends on the characteristics of applications, one of promising architectural optimizations is to replace the DDP into a dedicated processor core higher than the DDP.

This paper therefore studies a pipelined function-processor (FP) array with not only improving performance and also keeping its programmability. A five-stage FP array circuit was designed by using 65nm CMOS standard cell library and evaluated through logic synthesis tool. As a result, its throughput performance achieved about 3.4 times faster than that of DDP.

key words stream-driven processor, data-driven, pipelined FP array