

ΔΣ変調器の設計の為のシミュレーターの開発

高知工科大学システム工学群電子工学専攻
橋研究室 1150170 山中康平

1. 背景と目的

橋研究室では従来、チップを用いてΔΣ変調器の設計を行ってきた。その設計を行う上で、ΔΣ変調器の積分器の特性（周波数、ゲイン、出力インピーダンス）や時定数、コンパレータの時間遅れなどをトランジスタレベルでシミュレーションするには時間がかかるという問題があった。

本研究の目的は LTspice を用いたΔΣ変調器のシミュレーターを設計することによって、チップ制作におけるΔΣ変調器の設計を単純化することを目的とする。

2. ΔΣ変調器とは

ΔΣ変調は、アナログ信号や、多ビットで表現された信号などを1ビットに変換する手法の一つ。つまり、アナログ信号をオーバーサンプリングすることで、振幅が0と1のパルス信号に変換する。[1]

3. 設計したΔΣ変調器

設計した2次ΔΣ変調器の回路図を図1に示す。量子化器については LTspice 内にある LT1807 を使用し、オペアンプはビヘイビアモデルを用いて設計したオペアンプを使用した。

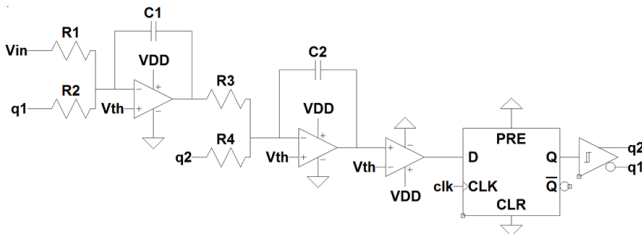


図1 2次ΔΣ変調器の回路図

表1 2次ΔΣ変調器設定値

項目	設計値
入力振幅	1V
信号帯域	10kHz
CLK	50MHz
オーバーサンプリング比	2500
S/N比の理論値	98dB
オペアンプの仕様	LT1807

表2 素子パラメータ

項目	設計値
R1	4.7kΩ
R2	4.7kΩ
C1	30pF
C2	30pF
Vth	1.65V
VDD	3.3V

4. オペアンプのビヘイビアモデル

SPICE では、理想 OP アンプは、電圧制御電圧源 (VCVS) 1 個（と入力抵抗 1 個）で出来る。理想から現実的に少し近づけたモデルをこの基本形に多少の素子を加え、自分で簡単に特性を変えて実験できるようにしたオペアンプのビヘイビアモデルを制作した。ビヘイビアモデルを用いて設計したオペアンプを図2に示す。

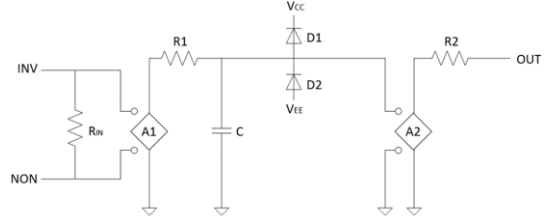


図2 ビヘイビアモデルを用いて設計したオペアンプ

表3 オペアンプ設定値

項目	設計値
R1	5KΩ
R2	60Ω
A1	20K
A2	1
C	9nF
利得	86dB
RN	1MΩ

5. シミュレーション結果

図3、4、5にFFTのシミュレーション結果を示す。図3は2次ΔΣ変調器のオペアンプの部分で既製品と自作したビヘイビアモデルのオペアンプで比較した図である。図4はビヘイビアモデルのオペアンプの利得を86dBと50dBで比較した図である。図5ではビヘイビアモデルのオペアンプのRCを固定したままで、ユニティゲイン周波数を下げて比較した図である。

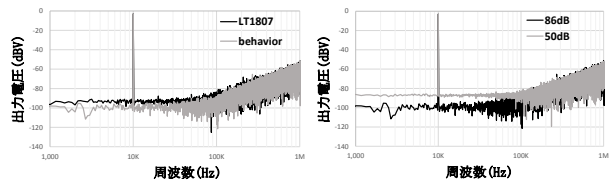


図3 2次ΔΣ変調器 C=120pF

図4 利得変化 86dB, 50dB

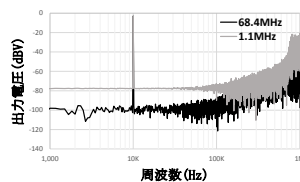


図5 ユニティゲイン周波数変化

6. まとめ

図3より、ΔΣ変調器の回路の時定数を変更した場合、多少の変化は見られるもののS/N比に大きな変化はみられない。図4と図5より、オペアンプの利得と、RC固定でユニティゲイン周波数を変化させた場合、S/N比に変化が見られた。このことから、利得とユニティゲイン周波数を減少させるほどS/N比が減少するということが分かる。

参考文献

[1] 相良岩男 著：「A/D・D/A変換回路入門」 日刊工業新聞社