

特別研究報告

SoC-FPGA を用いた外観検査システムの

ソフトウェア・ハードウェア協調設計と性能検証

Software / Hardware Co-design for an Image Processing System

Using SoC-FPGA and Its Performance Verification

報告者

学籍番号: 1195050

氏名: 島崎 仁宏

指導教員

星野 孝総 准教授

平成 29 年 2 月 13 日

高知工科大学 電子・光システム工学コース

第1章 序章

1.1 はじめに

工業製品の製造工程における検査として、人の視覚に頼った目視検査がある。目視検査では、良品・不良品の選別などにおいて自動化システムでは認識できない違いを認識できたり、柔軟性があつたりするものの検査能力の個人差が大きいこと、検査スピード（処理量）の向上が難しいことが問題として挙げられる。このほかにも問題点として、人材確保・育成難が指摘されるとともに、人件費等の問題も存在する[1]。そこで現在では、多くの工場で検査の自動化が進み工業用検査カメラとプロセッサを用いた自動外観検査システムの導入が進んでいる[2][3][4]。検査品質を安定させること、検査スピードを向上させること、人件費などのコストを削減することが自動化の主な目的である。しかし、導入費用の高さや画像処理を行う処理装置の性能不足などが自動化の進む工業製品の製造工場において問題となっている。

1.2 研究目的・概要

本研究では、SoC-FPGA（System on a Chip - Field Programmable Gate Array）を用いて外観検査システムのための画像処理システムの構築を行う。FPGAを用いることにより、ハードウェア処理の特徴である優れた処理性能を維持しつつ、仕様変更や新しい画像処理アルゴリズムの採用などに柔軟に対応できるシステムの構築を目的とする。そして SoC-FPGA を用いることにより、画像処理 LSI（Large Scale Integration）または FPGA と CPU（Central Processing Unit）を一つのチップにまとめ、システム規模の縮小、消費電力の削減を目指す。FPGA 以外にも設計したハードウェア回路を変更することができる LSI は存在する。本研究においては、FPGA を用いて画像処理システムを開発することとする。

本稿では、FPGA に実装したハードウェア画像処理回路の性能を検証するために行った実験内容・結果について述べる。本研究は、FPGA を用いた画像処理システムとして工業製品の外観検査への応用を考えている。外観検査システムでは、カメラで検査対象を撮像し画像処理を実行する。そして、良品・不良品を選別する機械に対して不良品を取り除く制御信号を送信する。撮像対象の製品はライン上を流れるため、制御信号は画像を撮像後一定の時間以内に送る必要がある。そこで、カメラからの画像転送が終了してからどの程度の遅れで処理結果を返すかというレイテンシ時間により FPGA に実装したハードウェア画像処理回路の性能を検証する。