

## 2次ΔΣ変調回路の設計

### Design of Second-Order Delta-sigma Modulator

1190021 上村 大輔 (大規模集積回路研究室)  
(指導教員 橘 昌良 教授)

#### 1. はじめに

A/D・D/A変換技術が必要とされていく中で信号雑音比(S/N)、ノイズフロアはA/D・DA変換の精度の良さを表す基準になっている。例えばデジタルオーディオプレーヤーでは1標準化16ビットを1ロードとしており高精度なS/N比を必要としている。[1]

Nauta OTAを用いた連続型、離散型の2次ΔΣ変調器を設計し、先行研究[2]よりも高いS/N比、ノイズフロアを算出することを目的とする。

#### 2. 使用したNauta OTA

図1に今回使用したNauta OTAの回路図を図2、図3に $V_{imp}$ 側 $V_{inn}$ 側に挿入したダミーパターンを示す。

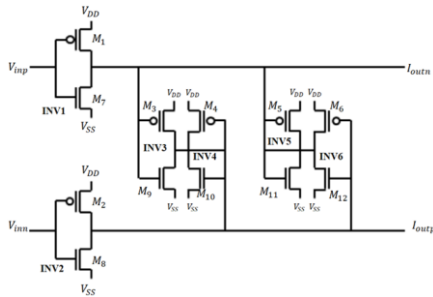


図1:使用したNauta OTA[3]

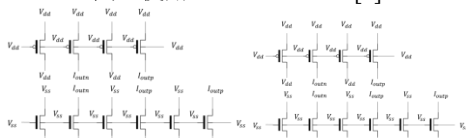


図2: $V_{imp}$ 側のダミーパターン[3] 図3: $V_{inn}$ 側のダミーパターン[3]

#### 3. Nauta OTAを用いた2次ΔΣ変調器の構成

##### 3.1 連続型2次ΔΣ変調器

図4に本研究で設計した連続型2次ΔΣ変調器の回路図と表1に設計した連続型ΔΣ変調器の仕様を示す。1次側の出力とフィードバックのタイミングにズレが生じたため2次側のフィードバックに遅延をもたせ、タイミングを合わせた。

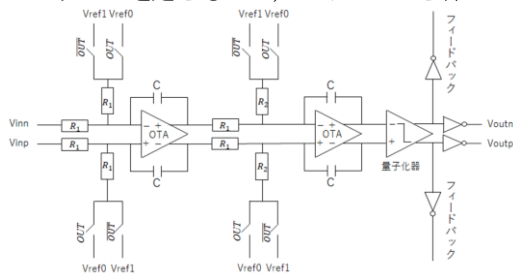


図4:設計した連続型2次ΔΣ変調器

表1: 連続型2次ΔΣ変調器の仕様

パラメータ	数値
C	8[pF]
$R_1$	100[kΩ]
$R_2$	50[kΩ]
VDD	1.8[V]
VSS	0[V]
入力範囲	0.6~1.2[V]
信号帯域	22[kHz]
サンプリング周波数	11.26[MHz]
Vref1	1.35[V]
Vref0	0.45[V]

##### 3.2 離散型2次ΔΣ変調器

図5に本研究で設計した離散型2次ΔΣ変調器の回路図と表2に設計した離散型ΔΣ変調器の仕様を示す。アナログスイッチのタイミングが同時にオンとならないように入力側のスイッチに遅延をもたせた。また、1次側を0.5倍、2次側を2倍の出力にしてノイズが $(1+z^{-1})^2$ になるようにした。[4]

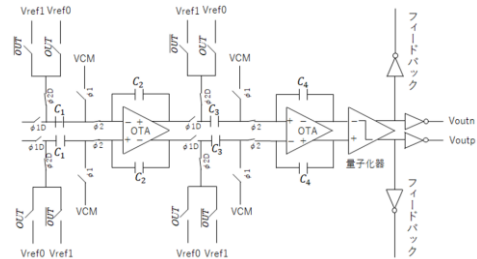


図5:設計した離散型2次ΔΣ変調器

表2: 離散型2次ΔΣ変調器の仕様

パラメータ	数値
$C_1$	4[pF]
$C_2$	8[pF]
$C_3$	8[pF]
$C_4$	4[pF]
VDD	1.8[V]
VSS	0[V]
入力範囲	0.6~1.2[V]
信号帯域	22[kHz]
サンプリング周波数	11.26[MHz]
Vref1	1.35[V]
Vref0	0.45[V]
VCM	0.9[V]

#### 4. シミュレーション結果

図6、図7に連続型、離散型の2次ΔΣ変調器のFFTシミュレーション結果を示す。

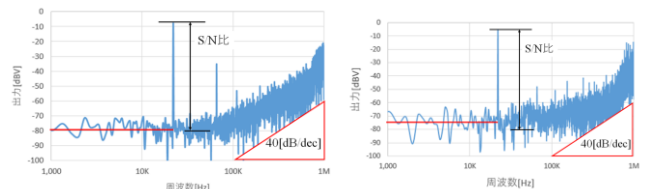


図6:連続型ΔΣ変調器のFFT結果 図7:離散型ΔΣ変調器のFFT結果

#### 5. まとめ

本研究では先行研究をもとに連続型、離散型の2次ΔΣ変調器の設計を行った。図6、図7より、連続型、離散型の両方で先行研究よりも高いS/N比をシミュレーション内で算出することができたが、離散型のノイズフロアが先行研究に比べ5dBV大きい結果になった。

#### 参考文献

- [1] 相良 岩男 “A/D・D/A変換回路入門” 日韓工業新聞社 2003
- [2] 岡崎 泰士 “Nauta OTAを用いたΔΣ変調器の設計と評価” 高知工科大学 システム工学群 基盤工学専攻 2018
- [3] 軽野 滉士 “Nauta OTAの設計” 高知工科大学 システム工学群 電子工学専攻 2017
- [4] R.Schreier,G.C.Temes, “ΔΣ型アナログ/デジタル変換器入門” 和保 考夫, 安田 彰 監訳 丸善株式会社 2007