

CMOS アナログ回路設計のためのパラメータ計算システムの開発

Development of Device Parameter Calculation System for CMOS Analog Circuit Design

1200079 高畑 望 (回路工学研究室)
(指導教員 橘 昌良 教授)

1. はじめに

現在、LSI (Large Scale Integrated circuit) の微細化、低電圧化により MOSFET (Metal-Oxide-Semiconductor Field Effect Transistor) の実用サイズでの電圧、電流などの各種パラメータ値はこれまでの 2 乗特性の式による計算ではずれが生じる。加えて研究室では今までパラメータ値をあまり重視しないで回路設計を行っていたために、回路設計に利用できるパラメータ計算システムを開発しようと考えた。

2. g_m 、 λ のシミュレーション

パラメータ計算で重要になってくる利得の感度である g_m 、 λ のシミュレーションを行った。図 1 には今回のシミュレーションに用いた回路を示す。図 2 は n チャネル MOSFET 回路と p チャネル MOSFET 回路のどちらにも VDD に 1.8V になるまで 0.1mV ずつ電圧を印加し VIN に 1.8V を印加して得た $I_D - V_{GS}$ 特性から g_m を計算した。また、図 4 には逆に VDD の電圧を 1.8V に固定して VIN に 0.1mV ~ 1.8V を印加して得た $I_D - V_{DS}$ 特性から λ を計算した。ゲート幅/ゲート長 (W/L) の設定は図 2~5 すべて $1.8\mu\text{m}/180\text{nm}$ である。 g_m は n も p も飽和前の変化が完全な比例関係であるとはいえない結果が出た。また、 λ も n の方に 1 部様な変化とは言えないものが見られた。

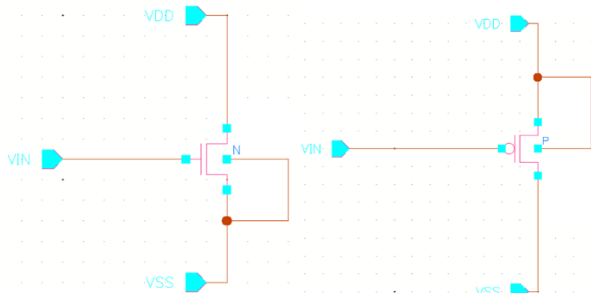


図 1 n チャネル MOSFET (左) と p チャネル MOSFET (右)

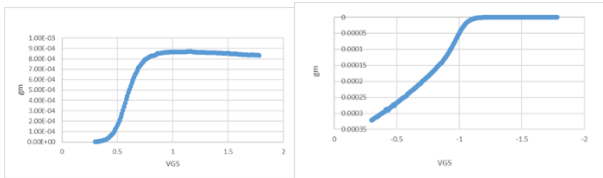


図 2 g_m のシミュレーション結果 (左 n/右 p)

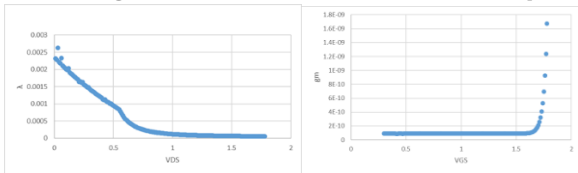


図 3 λ のシミュレーション結果 (左 n/右 p)

3. 提出チップの測定

図 5 は今回提出したチップの n チャネル MOSFET のレイアウトである。今回提出したのはゲート長 L が 180nm のゲート幅 W を L の 10~90 倍にしたものを n チャネル MOSFET と p チャネル MOSFET の計 18 個の回路を実装した。図 6 は n チャネル MOSFET のゲート長 L180nm、ゲート幅 W1.8 μm の $I_D - V_{GS}$ 特性と $I_D - V_{DS}$ 特性のシミュレーションと実測結果である。どちらの特性も実測値がシミュレーションより小さくなっていることがわかる。図 7 は図 6 から g_m と λ を計算したものである。

p チャネル MOSFET は測定に失敗した。

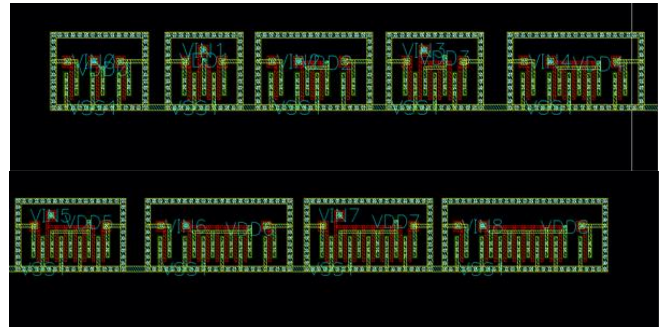


図 5 実装チップのレイアウト (n チャネル MOSFET)

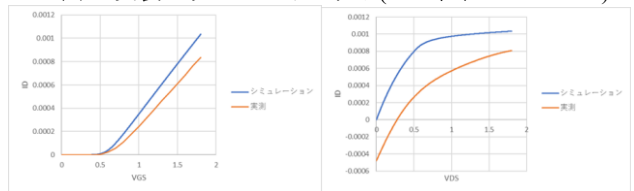


図 6 シミュレーションと実測結果 (左 $I_D - V_{GS}$ /右 $I_D - V_{DS}$)

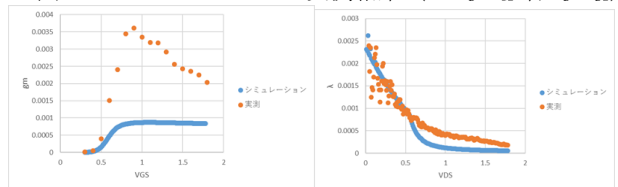


図 7 g_m と λ のシミュレーションと実測結果 (左 g_m /右 λ)

表 1 は実測結果より欲しい g_m の値の近似値を選択すると回路設計とかけるべき電圧がわかる表である。この表を使用すればパラメータの値を古典的な 2 乗特性の式を利用せず回路設計を行うことができる。実測結果より欲しい λ の値の近似値を選択すると回路設計とかけるべき電圧がわかる表も作成した。

表 1 g_m をもとにした回路設計表

W/L	W 1.8 μm L 180nm	W 3.6 μm L 180nm	W 5.4 μm L 180nm	W 7.2 μm L 180nm	W 9.0 μm L 180nm	W 10.8 μm L 180nm	W 12.6 μm L 180nm	W 14.4 μm L 180nm	W 16.2 μm L 180nm
VGS									
0.3	0.008	0.005	-0.004	-0.117	0.026	0.026	0.020	0.060	0.034
0.4	0.048	0.154	0.192	0.306	0.364	1.090	0.520	0.853	0.700
0.5	0.392	1.150	1.743	2.298	2.736	3.100	4.112	4.313	4.921
0.6	1.509	3.986	5.090	7.183	8.028	9.740	12.463	15.105	16.047
0.7	2.400	5.951	8.282	12.030	13.516	16.373	19.365	27.063	36.491
0.8	3.445	6.446	10.691	13.826	16.639	24.139	27.170	28.097	31.847
0.9	3.616	7.404	10.594	14.326	19.008	19.564	28.702	24.444	28.526
1	3.351	7.206	11.020	14.933	14.879	19.879	19.158	20.030	18.498
1.1	3.197	6.533	9.383	14.885	14.915	19.006	16.178	17.531	19.561
1.2	3.176	5.562	8.714	10.613	15.817	16.233	16.134	19.061	19.279
1.3	2.913	5.667	9.073	7.420	12.099	16.715	15.653	20.710	19.484
1.4	2.561	5.585	8.047	9.884	12.838	13.909	18.058	19.201	23.291
1.5	2.429	4.650	6.977	10.258	11.947	15.281	15.412	17.525	19.161
1.6	2.360	4.916	6.803	9.391	11.333	10.708	16.849	15.048	17.149
1.7	2.249	4.132	6.296	9.066	10.527	13.468	12.671	13.271	17.791
1.8	2.038	3.794	5.754	7.901	8.788	11.566	11.802	12.308	16.748

4. まとめ

n チャネル MOSFET の実測に成功し、 g_m と λ を古典的な 2 乗特性の式を利用せず回路設計を行うことができる表を作成した。プロットの数を増やせばより理想に近い回路設計を行える。

p チャネル MOSFET が測定できなかった理由は、チップに実装した他の回路との VDD が共通であったことが原因であると考えられる。