

BGR 回路の検討 —温度特性向上を念頭においた回路設計—

1230114 永田 士竜 (回路工学研究室)
(指導教員 橘 昌良 教授)

1. はじめに

近年, LSI (Large-Scale Integration) の製造技術である微細化技術の向上により, 回路の小型化, 高速化が進む一方で製造時に発生する素子バラツキがアナログ回路の分野において問題になっている. 先行研究[1]では, BGR (Band Gap Reference) 回路と呼ばれる電源電圧や環境温度に依存せず出力電圧を生成できる回路を用いて素子バラツキを抑制している. 本研究では先行研究[1]の回路を基に温度特性の改善を目的とした BGR 回路の設計を行った. 温度特性の設計目標は先行研究[1]と同様 100ppm/°C以下とし, 回路設計は Rohm0.18μm テクノロジーで行い, チップ試作も Rohm0.18μm プロセスで行われた.

2. BGR 回路の設計

本研究では先行研究[1]と同様に正の温度係数を持つ PTAT 電圧と負の温度係数を持つ CTAT 電圧を加算することで出力電圧を得た. 式(1)におけるそれぞれの係数に含まれる抵抗値を適切に操作することで温度に依存しない出力電圧の生成が可能である.

$$V_{out} = \frac{R_3}{R_1} V_T \ln K + \frac{R_3}{R_2} V_D + \frac{R_3}{R_2} V_{os} \quad (式 1)$$

本研究では先行研究[1]において行われたオフセット電圧を考慮した回路設計の手法を基に, 出力電圧の大きい回路の検討を行った. 出力電圧を大きくする手法として抵抗値を大きくする方法を採用し, 先行研究[1]では 1[V]であった出力電圧を 1.25[V]まで設計目標を大きく設定した. この設計目標を基に先行研究[1]のダイオードの並列数 $K=10, K=12$ の BGR 回路をそれぞれ試作した. 以後 $K=10$ の回路を回路 1, $K=12$ の回路を回路 2 と呼ぶ.

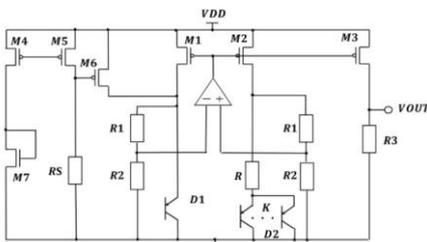


図 1 BGR 回路の回路構成

3. 試作した BGR 回路の評価

シミュレーションを基に試作した BGR 回路のチップについて電源電圧特性と温度特性のシミュレーション値との比較及び評価を行った. 図 4, 図 5 は回路 1, 回路 2 の電源電圧特性のグラフであり, 先行研究[1]と比べて出力電圧のバラツキが ±5% ずつ程度大きくなっている.

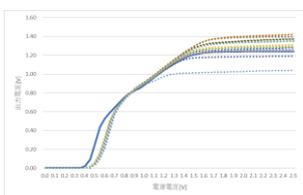


図 4 回路 1 電源電圧特性

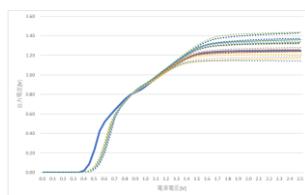


図 5 回路 2 電源電圧特性

また, 図 6, 図 7 は回路 1, 回路 2 の温度特性を示したグラフであり, 電源電圧特性同様に出力電圧のバラツキは先行研究[1]と比較して, ±5%程度大きくなっている. ほとんどのチップがシミュレーションでは見られなかった負の温度特性を示す結果となり, 式(1)から考えると $\frac{R_3}{R_2} V_{os}$ の部分のオフセット電圧が温度特性に大きく影響を与えたのだと考えられる.

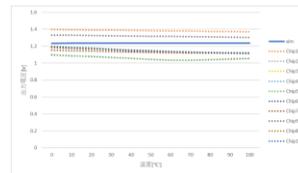


図 6 回路 1 温度特性

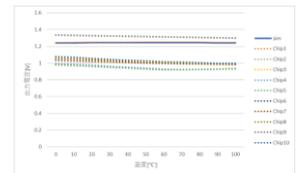


図 7 回路 2 温度特性

次に温度変化に対する強度を表す TC の値については, まず計算式を式(2)に示す. シミュレーションでは設計要件を満たしていたが, 試作チップでは設計要件を満たしたのは 1 チップのみであった.

$$TC = 10^6 \times \left(\frac{V_{max|T} - V_{min|T}}{V_{|25^{\circ}C}} \right) \times \left(\frac{1}{T_{max} - T_{min}} \right) \quad (式 2)$$

表 1 試作したチップの TC 値

	K=10	K=12
sim	19.5724	19.5552
chip1	194.88348	42.463934
chip2	561.6893	639.89135
chip3	558.62248	709.63442
chip4	649.55026	747.85846
chip5	577.49844	654.29469
chip6	582.45917	695.53906
chip7	320.70366	446.50757
chip8	559.54414	703.08146
chip9	215.21553	285.42835
chip10	657.77154	775.15609

結論

本研究では, 先行研究[1]で作製された出力電圧のバラツキを抑制するためにオフセット電圧を考慮した BGR 回路でシミュレーションを行い, さらに改良を加え, より温度特性の向上を目指した回路を 2 種類製作し, 実測を行った. シミュレーションと実測値ではかなりずれが生じているため, 出力電圧の式の見直しが必要であると考えられる. また, 出力電圧をもう少し小さい 1.1[V]程度に下げた回路の検討や出力電圧を大きくする他の手法の検討も今後の課題として挙げられる.

参考文献

[1] 林竜史, “バンドギャップ基準電源回路の素子バラツキを抑制するための回路の検討”, 高知工科大学システム工学群電子・光専攻卒業研究報告書, 2022