

# 低電源電圧で動作可能な CMOS オペアンプの設計

1250065 久家 大輝 (回路工学研究室)  
(指導教員 橘 昌良 教授)

## 1. はじめに

今日、アナログ回路とデジタル回路が混在するミックスド・シグナル回路が広く使用されている。デジタル回路の分野では低電源電圧化が進んでおり、アナログ回路においても低電源電圧化が求められている。しかし、電源電圧を低下させると、アナログ回路の動作可能な入力コモン・モード電圧範囲が狭くなるといった本質的な問題を抱えている。

本研究では、低電源電圧化に取り組むにあたり基本的なアナログ回路であるオペアンプを取り上げる。フォールデッドカスコードは低電圧動作に適しており、rail to rail 回路は低電圧でも動作し、なおかつ入力コモン・モード電圧範囲を接地電位から電源電位まで拡張できるためこれらの回路の設計を行う。

## 2. オペアンプの概要

オペアンプとは、オペレーショナル・アンプライア (operational amplifier) の略で、オペアンプ単体では単なる増幅回路であるが、周辺回路を付加すればあらゆる機能を持つアナログ回路を作成できる素子である。[1]オペアンプの回路記号を図1に示す。オペアンプの基本動作は、非反転入力端子と反転入力端子という2つの入力端子に入力された電圧の差を増幅して出力するというものである。

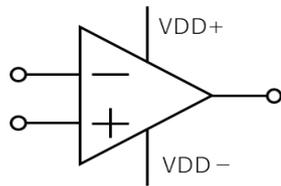


図1 オペアンプの回路記号

## 3. 設計したオペアンプ

図2は今回設計したフォールデッドカスコードの回路図で、図3は rail to rail オペアンプの回路図である。

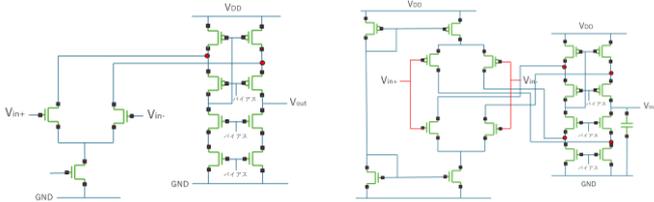


図2 フォールデッドカスコード 図3 rail to rail オペアンプ

## 4. 測定結果

今回行ったシミュレーションの条件は、VINP にオフセット電圧 0.6[V]及び振幅が 1[V]で周波数が 1[kHz]の正弦波を入力し、VINN にオフセット電圧 0.6[V]を入力した。VDD が 1.8V の時と正常に動作する VDD の下限値であった 1.2V の時とそれぞれシミュレーションを行った。また、フォールデッドカスコードにはシミュレーション上でバイアス電圧を印可するよう設定した。一方、rail to rail オペアンプにはバイアス回路を作成してバイアス電圧を印可した。図4は VDD が 1.8V の時の電圧利得と周波数特性で、図5は VDD が 1.2V の時の電圧利得と周波数特性を示している。図6、図7は VDD が 1.2V の時にそれぞれの回路のオフセット電圧を変化させ、正常に動作をする入力コモン・モード電圧範囲を確認した図である。

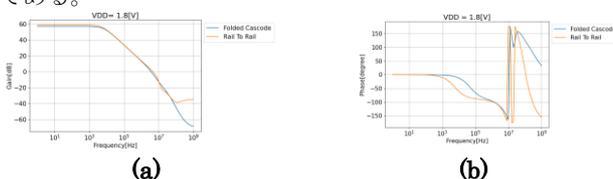


図4 VDD が 1.8V の時の(a)電圧利得および(b)周波数特性

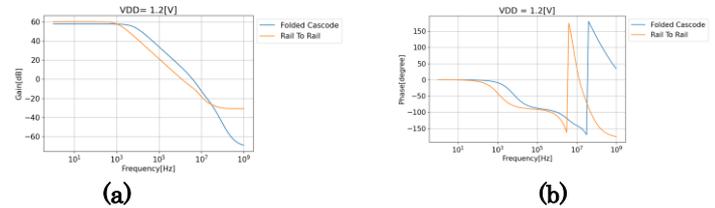


図5 VDD が 1.2V の時の(a)電圧利得および(b)周波数特性

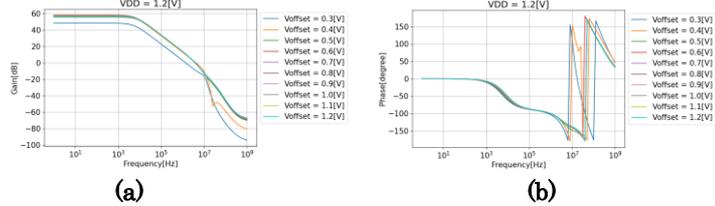


図6 VDD が 1.2V でオフセット電圧を変化させた時のフォールデッドカスコードの(a)電圧利得および(b)周波数特性

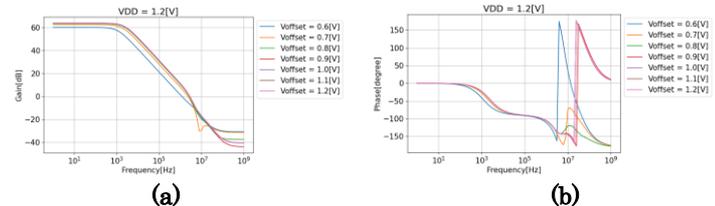


図7 VDD が 1.2V でオフセット電圧を変化させた時の rail to rail オペアンプの(a)電圧利得および(b)周波数特性

## 5. 考察

今回作成した rail to rail オペアンプには、適切な条件で回路を動作させるのが困難であると判断し、相互コンダクタンスを一定にするための3倍電流生成回路を付加しなかった。その結果、出力信号に高調波ひずみが発生し、動作可能な入力コモン・モード電圧範囲が狭まったと考えられる。また、別の要因としては、フォールデッドカスコードのバイアス電圧はシミュレーション上で設定しているが、rail to rail オペアンプはバイアス回路を作成してバイアス電圧を生成したため安定したバイアス電圧を生成できなかったと考えられる。

## 6. まとめ

本研究では、フォールデッドカスコード、rail to rail オペアンプにおいて電源電圧を 1.2V まで下げて、動作させることができた。また、すべての回路において電圧利得、位相余裕は、VDD が 1.8V の時よりも 1.2V の時の方が優れている結果となった。

今後の課題としては、相互コンダクタンスを一定に保つ回路を rail to rail オペアンプに付加することなどが挙げられる。

## 参考文献

- [1] 谷口研二、LSI 設計者のための CMOS アナログ回路入門、CQ 出版社、2005
- [2] 吉澤浩和、CMOS OP アンプ回路 実務設計の基礎、CQ 出版社、2007
- [3] 泰地増樹、CMOS アナログ/デジタル IC 設計の基礎、CQ 出版社、2010