

CNT フォレストフィルムの横方向電気抵抗のメモリスタ特性評価

1250081 佐藤 佑紀 (先進エネルギーナノ材料研究室)
(指導教員 古田 寛 教授)

背景・目的

本研究室で、CNT 構造体(Carbon Nanotubes フォレスト)の CNT 間接点を利用するメモリスタ神経模倣回路を目指した研究を行ってきた。メモリスタに必要な特性として、値を記憶する SET 状態と忘却する RESET 状態がある。従来研究[1]では、CNT フォレストの横方向電気伝導率を評価し、断面 SEM 画像との対応から横方向電気伝導率の上昇要因が上層ランダム配向 CNT であること[1]を明らかにし、電極端子間電圧 0V ~0.2V での横方向電気伝導特性を測定し、電気特性評価装置の測定精度限界以下と値が低い課題があることを報告した。

本研究では、従来研究よりも高い電圧領域、電極間距離の変化による CNT フォレストフィルムの横方向電流電圧特性を測定し、横方向電気抵抗特性に現れるメモリスタ特性を明らかにすることを目的とした。

実験方法

熱酸化 Si 基板に RF マグネトロンスパッタ法により AlO(30nm)/Fe(1nm)を堆積し触媒を作製した。炭素源ガス C₂H₂ の熱 CVD 法により合成時間 1sec,10sec で CNT フォレストを合成した。CNT フォレスト上に DC マグネトロンスパッタ法により点電極と 2 端子平行金電極(電極間隔 4.0mm)と 2 端子金点電極(電極間隔 5.0mm)を蒸着により作製し、横方向電圧を掃引し、CNT フォレストの I-V 特性から R-V 特性を算出した。

実験結果

図 2 より、炉内温度 730°C,アニール時間 6.5min,合成時間 1sec,平行電極の試料では掃引電圧が高いほど抵抗値が低下した。20V~0V の電圧減少方向への抵抗値は 0V~20V の電圧増加方向の抵抗値より低く、ヒステリシスカープの観測に成功した。10 回繰り返し測定すると 5V 付近で SET の値が低い抵抗値 (4600Ω) で往復一致した。

図 3 より、炉内温度 730°C,アニール時間 6.5min,合成時間 10sec,点電極の試料(電極間隔 5.0mm)では 0V~20V の電圧を掃引した時、14V 付近で抵抗値が急激に増加した。10 回の繰り返し測定で高抵抗値の状態が続いた。また同試料を測定から 10 時間以上経過させ、掃引電圧を 0V~10V に変化させるとヒステリシスカープを観測し、10 回繰り返し測定すると 2V 付近で SET の値が低い抵抗値 (520Ω) で往復一致した。

考察

印加電圧が高いほど抵抗値が低下した原因は電圧印加により CNT がほかの CNT と接触し電流量が増加し、抵抗値が減少したと推測した。電圧の減少・増加方向で抵抗値が変化した原因は CNT 形状が電圧印加前状態に完全に戻らず抵抗値として記憶されたと推測した。点電極(電極間隔 5.0mm)では 0V~20V の電圧を掃引した時、14V 付近で抵抗値が急激に増加した原因として平行電極から点電極にすることで CNT 1 本 1 本にかかる電圧が高くなったため、CNT の構造破壊が起き抵抗値が高くなったと推測した。0V~10V の電圧を掃引した時ヒステリシスカープを観測できた原因として点電極(電極間隔 5.0mm)では 10V の電圧を掃引しても CNT の構造破壊が起きずヒステリシスカープが観測できたと推測した。

まとめ

従来研究より高い電圧(0V~20V)を掃引することによりヒステリシスの大きさが増加し、SET 状態を維持するメモリスタの性質を観測できた。また、2 端子金平行電極を点電極にすることで CNT 構造の破壊が起きた。その後、10V の低い電圧を掃引すると、ヒステリシスが生じた。

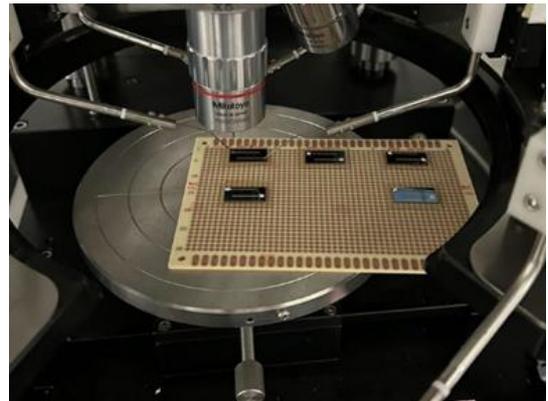


図 1 半導体パラメータアナライザでの I-V 測定

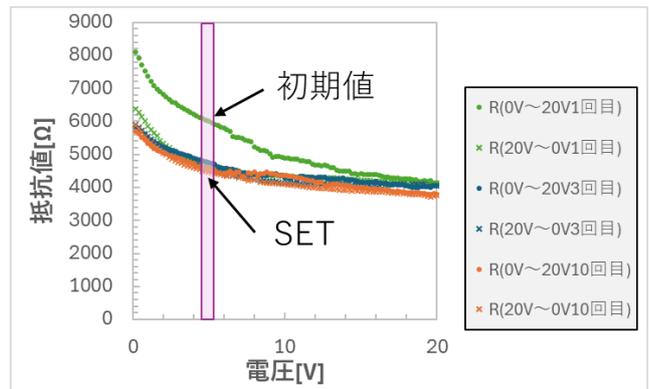


図 2 炉内温度 730°C,アニール時間 6.5min,合成時間 1sec の平行電極による R-V 特性

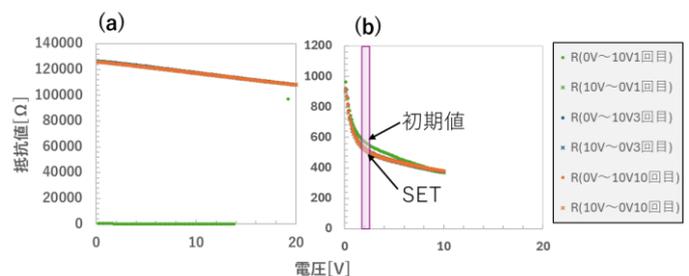


図 3 点電極(電極間距離 5.0mm)での R-V 特性((a)0V~20V の往復電圧を掃引,(b)0V~10V の往復電圧を掃引)

参考文献

[1] 沢田侑斗他,垂直配向カーボンナノチューブフォレストの横方向導電率評価,第 68 回応用物理学会春季学術講演会,2021.03.19,ONLINE